

LUẬN VĂN

THIẾT KẾ VÀ THI CÔNG MÁY THU PHÁT KÝ TỰ 8 BIT

Giáo Viên Hướng Dẫn : NGUYỄN THANH BÌNH

Sinh Viên thực Hiện : MAI ĐĂNG KHOA

Lớp : 95KĐĐ

LỜI MỞ ĐẦU

Trong nửa cuối thế kỷ này, nhân loại đã chứng kiến cuộc cách mạng khoa học kỹ thuật diễn ra trên các lĩnh vực. Trong đó mạnh mẽ và vũ bão nhất là lĩnh vực công nghệ Vi Điện Tử, đặc biệt là Kỹ Thuật Số. Các sản phẩm của công nghệ kỹ thuật cao. Những điều kỳ diệu do thế giới kỹ thuật số đem lại cho con người thì không cần phải kể sau đây.

Tìm hiểu và ứng dụng được kiến thức kỹ thuật số nhằm phục vụ cho nhu cầu thực tế đang là vấn đề quan tâm của sinh viên ngành Điện Tử, các ngành có liên quan và những người yêu thích lĩnh vực này.

Việc giảng dạy và học tập môn học Vi Mạch Số sẽ được hiệu quả cao hơn khi các vấn đề trong lý thuyết được triển khai cụ thể vào các bài thực hành.

Nhu cầu cần thiết hiện nay của phòng thí nghiệm là các thiết bị chuyên dụng phục vụ cho yêu cầu các bài thí nghiệm môn học Vi Mạch Số.

Tuy nhiên, điều kiện thực tế của trường thì chưa đáp ứng được nhu cầu này. Do đó đề tài “**Thiết Kế và Thi Công Máy Thu Phát Ký Tự 8 Bit**” được thực hiện nhằm đáp ứng một phần nào đó cho nhu cầu trên.

Do thời gian thực hiện đề tài tương đối ngắn, nên tập luận văn này sẽ không thể tránh khỏi những hạn chế cũng như sai sót. Chúng tôi kính mong được sự chỉ dẫn quý báu của quý thầy cô, những góp ý của các bạn sinh viên để đề tài ngày càng được hoàn thiện hơn.

Xin chân thành cảm ơn.

TP.HCM Ngày 27 Tháng 02 Năm 2000

Sinh Viên Thực Hiện

MAI ĐĂNG KHOA

LỜI CẢM TẠ

Sau 6 tuần lễ thực thực hiện đề tài, tập luận văn đã được hoàn tất với sự cố gắng của bản thân.

Được sự động viên, chỉ bảo và hướng dẫn hết sức tận tình của chính thầy **NGUYỄN THANH BÌNH**, người thầy đã trực tiếp theo dõi hướng dẫn thực hiện đề tài này.

Cùng với sự đóng góp không nhỏ của quý thầy cô khoa điện, những góp ý quý báu của các bạn sinh viên lớp 95KĐĐ. Chúng tôi sẽ không bao giờ quên những đóng góp này.

Xin chân thành cảm ơn thầy hướng dẫn, cảm ơn tất cả những người giúp đỡ chúng tôi hoàn thành đề tài này.

TP.HCM Ngày 27 Tháng 02 Năm 2000

Sinh Viên Thực Hiện

MAI ĐĂNG KHOA

MỤC LỤC

	Trang
A. GIỚI THIỆU	i
Trang tựa	ii
Nhiệm vụ đồ án	iii
Nhận xét của giáo viên hướng dẫn	iv
Nhận xét của giáo viên phản biện	v
Lời mở đầu	vi
Lời cảm tạ	vii
Mục lục	viii
Liệt kê các bảng	x
Liệt kê các hình	xi
B. NỘI DUNG	1
Chương 1: DẪN NHẬP	
1.1. Đặt vấn đề.....	1
1.2. Tầm quan trọng của vấn đề	1
1.3. Giới hạn vấn đề.....	2
1.4. Mục đích nghiên cứu	2
Chương 2: CƠ SỞ LÝ LUẬN	
2.1. Dàn ý nghiên cứu.....	4
2.2. Đối tượng nghiên cứu	4
2.3. Phương pháp nghiên cứu.....	4
2.4. Thời gian nghiên cứu	5
Chương 3: LÝ THUYẾT CƠ SỞ THIẾT KẾ	
3.1. Giới thiệu về máy phát từ 16 bit (Word Generator)	6
3.1.1. Giới thiệu.....	6
3.1.2. Đặc điểm.....	6
3.1.3. Hoạt động	6
3.2. Đề nghị một máy phát từ 8 bit bằng linh kiện điện tử.....	7
3.2.1. Lý do đề nghị.....	7
3.2.2. Đề nghị bằng sơ đồ khối	8
3.2.3. Đề nghị bằng linh kiện điện tử	8
3.3. Phát triển máy phát từ đề nghị thành máy thu phát ký tự 8 bit.....	12
Chương 4: TÍNH TOÁN THIẾT KẾ MÁY THU PHÁT KÝ TỰ 8 BIT	
4.1. Thiết kế khối nguồn	14
4.2. Thiết kế khối xử lý dữ liệu	16
4.2.1. Đơn vị xử lý dữ liệu	16
4.2.3. Bộ nhớ hệ thống.....	17
4.2.4. Chốt, đệm địa chỉ và dữ liệu cho vi xử lý	17
4.2.5. Giải mã địa chỉ cho hệ thống.....	18
4.2.7. Tính toán chọn lựa linh kiện cho mạch tạo xung đơn ổn.....	22
4.3. Thiết kế khối bàn phím và hiển thị	26
4.3.1. Bàn phím	26
4.3.2. Màn hình hiển thị	26
4.3.3. Giới thiệu vi mạch lập trình 8279	27
4.3.4. Kết nối 8279 giữa bàn phím và hiển thị.....	27
4.3.5. Lập trình khởi tạo cho 8279	28

4.3.6. Tính toán linh kiện cho mạch chọn LED hiển thị	30
4.4. Thiết kế khối giao tiếp ngoại vi.....	32
4.4.1. Thu phát dữ liệu 8 bit song song	33
4.4.2. Thu phát dữ liệu nối tiếp bất đồng bộ và đồng bộ.....	35
4.4.3. Bộ tạo xung Clock	35
4.3.4. Lập trình khởi tạo 8253	36
4.3.5. Mạch chọn đơn vị xung Clock	37

Chương 5: XÂY DỰNG CHƯƠNG TRÌNH MONITOR

5.1. Giới thiệu.....	42
5.2. Cơ sở xây dựng chương trình Monitor	42
5.3. Các bước xây dựng chương trình Monitor.....	43
5.4. Một số yêu cầu đối với chương trình Monitor	43
5.5. Cấp phát vùng nhớ.....	43
5.6. Xây dựng chương trình Monitor.....	43
5.7. Lưu đồ khối chương trình Monitor.....	45
5.8. Lưu đồ thuật giải chương trình Monitor	48

Chương 6: THI CÔNG

6.1. Thi công phần cứng	65
6.2. Thi công phần mềm	74

Chương 7: HƯỚNG DẪN SỬ DỤNG MÁY THU PHÁT KÝ TỰ 8 BIT

7.1. Khởi động hệ thống và nhập mật mã.....	76
7.2. Chọn vùng màn hình soạn thảo và thủ tục soạn thảo	77
7.3. Chọn các chế độ làm việc.....	77

Chương 8: TÓM TẮT - ĐỀ NGHỊ - KẾT LUẬN

8.1. Tóm tắt đề tài.....	82
8.2. Đề nghị.....	83
8.3. Kết luận	84

C. PHỤ LỤC VÀ TÀI LIỆU THAM KHẢO

Phụ lục 1 .Giới thiệu linh kiện sử dụng	85
Phụ lục 2 .Chương trình Monitor	126

LIỆT KÊ BẢNG

Bảng 1.1: Bảng địa chỉ ngoại vi của hệ thống	21
Bảng 1.2: Bảng địa chỉ bộ nhớ của hệ thống	21
Bảng 6.1: Bảng dự trữ vật tư linh kiện	66
Bảng 7.1: Bảng qui định mã LED 7 đoạn cho ký tự và ký số	79
Bảng 7.2: Bảng qui định mã phím ấn của bàn phím	81

LIỆT KÊ HÌNH

Hình 3.1: Máy phát từ 16 bit.....	6
Hình 3.2: Sơ đồ khối máy phát từ đề nghị 8 bit.....	8
Hình 3.3: Sơ đồ bố trí màn hình hiển thị, bàn phím máy phát từ đề nghị....	11
Hình 3.4: Sơ đồ khối cấu trúc máy thu phát ký tự 8 bit	13
Hình 4.1: Sơ đồ khối nguồn	14
Hình 4.2: Sơ đồ nguyên lý mạch nguồn	14
Hình 4.3: Sơ đồ khối xử lý dữ liệu	16
Hình 4.4: Sơ đồ giải mã địa chỉ cho hệ thống.....	19
Hình 4.5: Bản đồ địa chỉ bộ nhớ	19
Hình 4.6: Bản đồ địa chỉ các ngoại vi	20
Hình 4.7: Sơ đồ nguyên lý mạch tạo xung đơn ổn.....	22
Hình 4.8: Sơ đồ mạch điện Reset.....	23
Hình 4.9: Sơ đồ mạch điện bảo vệ dữ liệu trong bộ nhớ RAM	23
Hình 4.10: Sơ đồ nguyên lý mạch điện khối xử lý dữ liệu.....	25
Hình 4.11: Sơ đồ khối bàn phím và hiển thị máy thu phát ký tự 8 bit.....	26
Hình 4.12: Sơ đồ nguyên lý mạch điện khối bàn phím và hiển thị.....	29
Hình 4.13: Sơ đồ mạch điện chọn LED 7 đoạn dùng Transitor	30
Hình 4.14: Sơ đồ mạch điện thúc các LED đơn sắc dùng Transitor.....	30
Hình 4.15: Sơ đồ bố trí màn hình hiển thị và bàn phím	31
Hình 4.16: Sơ đồ khối giao tiếp ngoại vi.....	32
Hình 4.17: Sơ đồ mạch điện kết nối 8251 với vi xử lý và ngoại vi	35
Hình 4.18: Sơ đồ mạch điện bộ tạo xung Clock	37
Hình 4.19: Sơ đồ mạch điện khối giao tiếp ngoại vi.....	39
Hình 4.20: Sơ đồ mạch điện khối xử lý chính	39
Hình 4.21: Sơ đồ mạch điện khối bàn phím và hiển thị.....	40

PHẦN B

NỘI DUNG

CHƯƠNG 1

DẪN NHẬP

1.1.ĐẶT VẤN ĐỀ:

Những vấn đề lý thiết của môn học Vi Mạch Số mà sinh viên ngành Điện Tử đã được học sẽ được làm sáng tỏ hơn trong các bài thực tập Mạch Số. Phục vụ cho việc thực tập môn học này, thực tế thì ở phòng thực tập của Trường Đại Học Sư Phạm Kỹ Thuật đã có “Bộ thực tập Vi Mạch” góp phần giải quyết được một số công việc. Tuy nhiên nó chưa đáp ứng được một số yêu cầu cụ thể cần được triển khai trong thực hành.

Chẳng hạn, yêu cầu thực tế đặt ra cho các bài thực tập là: nạp dữ liệu 8 bits cho các bộ nhớ ROM, RAM, mạch DAC, mạch Vi Xử Lý, mạch Vi Điều Khiển, hoặc cần một nguồn xung Clock chuẩn có chu kỳ thay đổi được theo ý muốn.

Để thực hiện được yêu cầu trên trước tiên cần phải có nguồn mã ký tự 8 bits có thể thay đổi được nội dung giá trị cần truyền đi. Hay nói đúng hơn là cần một thiết bị thực tập có khả năng cho phép người sử dụng soạn thảo được nội dung nguồn mã ký tự cần truyền.

Xuất phát từ đó, đề tài “**Thiết kế và thi công máy thu phát ký tự 8 bit**” được bắt tay thực hiện nhằm đáp ứng được phần nào nhu cầu trên.

Thật ra, cần phải kể thêm một số yếu tố góp phần tạo nên khởi điểm xuất phát cho đề tài này là sự gợi ý, chỉ hướng đi của chính người thầy hướng dẫn đề tài này.

1.2.TẦM QUAN TRỌNG CỦA VẤN ĐỀ:

Mặc dù trong thực tế bản thân người thực hiện đề tài này chưa được tiếp xúc với thiết bị thực tập có tính năng như trên hay các tài liệu có liên quan.

Tuy nhiên, cũng không dám khẳng định rằng nó không có trong thực tế, cũng như cho rằng thiết bị thực tập này là hoàn toàn mới lạ. Nhưng thiết nghĩ rằng, ở các quốc gia có ngành công nghiệp Điện Tử phát triển, sự hiện diện của thiết bị thực tập này đã có từ lâu trong phòng thực tập Vi Mạch Số.

Trở lại với đề tài này, liên hệ đến điều kiện thực tế. Trong chương trình học chính khóa ở trường, người thực hiện đề tài đã được học môn học “Giải tích mạch trên máy tính” và cũng làm quen với phần mềm mô phỏng mạch EWB 5.0 (Electronics Workbench). Trong đó có một thiết bị mô phỏng mang tên “Máy phát từ” (Word Generator) phát dữ liệu 16 bit mã nhị phân. Nhận xét tổng quan, thiết bị này có khả năng trở thành thiết bị thực tập đáp ứng được nhu cầu trên nếu được chọn làm mẫu thiết kế. Đối tượng nghiên cứu đã có, tiến hành quan sát tìm hiểu hoạt động, xác định giải pháp thiết kế thay thế, xây dựng sơ đồ mạch điện, xác định và tận dụng linh kiện có sẵn trong nước để thiết kế và cho chạy thử nghiệm. Trên cơ sở đó, mở rộng và phát triển, thiết kế hoàn chỉnh thành một “**Máy thu phát ký tự 8 bit**”. Đó là hướng đi, phương thức thực hiện của đề tài này.

Tuy nhiên, cho dù là thiết bị phát mã ký tự 8 bit hay 16 bit thì đây cũng là cách thức để những vấn đề lý thiết, giải pháp thiết kế, cấu trúc của thiết bị sẽ được giới thiệu giải quyết, trình bày trong đề tài này. Đó là những vấn đề thú vị cho những ai yêu thích quan tâm đến lĩnh vực này.

1.3.GIỚI HẠN VẤN ĐỀ:

Khi đề cập đến vấn đề thu phát ký tự thì có rất nhiều vấn đề liên quan cần phải nêu ra như:

- ❖ Đường truyền (Vô tuyến, hữu tuyến)
- ❖ Các mã ký tự gởi đi (mã ASCII, Baudot, EBCDIC, ...)
- ❖ Các chế độ truyền: (song song, nối tiếp bất đồng bộ và đồng bộ)
- ❖ Tốc độ truyền chuẩn.

Tuy nhiên, do đề tài này thực hiện trong điều kiện.

- Tài liệu có liên quan đến đề tài này rất ít.
- Thời gian thực hiện chỉ trong vòng 6 tuần lễ.
- Ở Trường Đại Học, người thực hiện không được học các môn về truyền số liệu, thông tin số,

Do đó thiết bị “Máy thu phát ký tự 8 bits được thiết kế “có đặc điểm chính sau:

- Đường truyền là hữu tuyến
- Thu phát mã ký tự 8 bits song song có và không bắt tay.
- Có khả năng thu phát mã ký tự ở chế độ nối tiếp đồng bộ và bất đồng bộ.
- Có khả năng giao tiếp bắt tay được với thiết bị thực tập cùng loại hoặc các bộ thiết bị thực tập khác có ở phòng thực tập.
- Phát xung Clock có tần số thay đổi được trong phạm vi từ 1Hz đến 3MHz.
- Hoạt động được ở các chế độ:
 - ❑ **STEP**
 - ❑ **CYCLE**
 - ❑ **BREAK PIONT**
 - ❑ **BURST**
 - ❑ **PATTERN**

1.4. MỤC ĐÍCH NGHIÊN CỨU:

Khi bắt tay vào thực hiện đề tài này, người thực hiện mong muốn rằng sản phẩm của đề tài phải được ứng dụng, có khả năng đáp ứng được phần nào nhu cầu và về thiết bị thực tập ở phòng thực tập Vi Mạch số của trường. Đó là mục đích trước mắt.

Hơn thế nữa, là thiết bị thực tập này không chỉ phục vụ cho việc thực tập môn học Vi Mạch Số, mà còn có khả năng đáp ứng được việc triển khai các vấn đề lý thiết của các môn học có liên quan như: Vi Xử Lý, Vi Điều Khiển, Điều Khiển, ...

Đồng thời đây là cách thức được áp dụng để có khả năng thay thế dần các thiết bị thực tập phải nhập về từ nước ngoài.

Và đặc biệt, đối với người nghiên cứu đây là điều kiện, cơ hội, cách thức để củng cố, bổ sung và ứng dụng những gì đã được lĩnh hội được trong lý thuyết và thực hành. Để rồi sử dụng và ứng dụng nó nhằm đáp ứng cho nhu cầu thực tế.

CHƯƠNG 2

CƠ SỞ LÝ LUẬN

2.1.DÀN Ý NGHIÊN CỨU.

- Lý thuyết cơ sở thiết kế.
- Giới thiệu tổng quát về máy phát từ 16 bit (Word Generator).
- Đề nghị máy phát từ bằng linh kiện điện tử.
- Phát trên máy phát từ đề nghị 8 bit thành máy thu phát ký tự 8 bit.
- Tính toán thiết kế máy thu phát ký tự 8 bit..
- Thiết kế khối nguồn.
- Thiết kế khối xử lý dữ liệu .
- Thiết kế khối bàn phím và màn hình hiển thị.
- Thiết kế khối giao tiếp với thiết bị ngoại vi.
- Xây dựng chương trình Monitor.
- Thi công.
- Hướng dẫn sử dụng máy thu phát ký tự 8 bit.

2.2.ĐỐI TƯỢNG NGHIÊN CỨU.

Để thực hiện đề tài này, cần phải có đối tượng nghiên cứu cụ thể, có nghĩa là phải có một thiết bị thực tập điển hình cụ thể. Để có thể tự tay tháo ráp, nghiên cứu, quan sát cấu trúc, tìm hiểu nguyên lý hoạt động và vận hành thiết bị hoạt động.

Điều đó sẽ tạo cơ sở cho việc thiết kế sau này. Nhưng thực tế điều đó không thực hiện được, bởi vì không thiết bị nào cả kể cả tài liệu có liên quan.

Do đó người thực hiện quyết định chọn thiết bị mô phỏng mang tên “Máy phát từ” 16 bit (Word Generator) trong phần mềm mô phỏng mạch EWB 5.0 (Electronics Work bench) làm đối tượng nghiên cứu cho đề tài. Đây là thiết bị mà trước đây có lần đã được đề cập đến ở các phần trước.

2.3.PHƯƠNG PHÁP VÀ PHƯƠNG TIỆN NGHIÊN CỨU.**❖ Phương pháp:**

- *Tham khảo tài liệu:* bao gồm các tài liệu có liên quan đến đề tài như : vi mạch số, kỹ thuật, vi xử lý, kỹ thuật lập trình hợp ngữ, truyền số liệu.
- *Quan sát:* sử dụng phần mềm EWB 5.0 kích lấy máy phát từ 16 bits (Word Generator) ra màn hình soạn thảo và kết nối thiết bị vào mạch điện mô phỏng cụ thể. kích hoạt cho thiết bị hoạt động ở các chế độ SETP, CYCLE, BREAK PIONT, BURST, PATTERN, quan sát quá trình hoạt động và ghi nhận.
- *Thực nghiệm:* sử dụng kit vi xử lý 8085A kết hợp với kit mở rộng bàn phím và hiển thị. Tạm gọi là kit vi xử lý 8085A mở rộng để viết chương trình Monitor, chương trình cho chế độ STEP, CYCLE, BURST, PATTERN và các phím chức năng khác của thiết bị.

❖ Phương tiện:

Sử dụng máy vi tính PC để quan sát, sử dụng máy phát từ 16 bits trong phần mềm EWB 5.0.

Ngoài kit vi xử lý mở rộng 8085A người thực hiện còn phải sử dụng thêm các Testboard, bộ thực tập vi mạch để viết thử nghiệm các chương trình có liên quan đến 8255A, 8253, 8251A, chương trình quét bàn phím và hiển thị cho 8279, thử nghiệm các vi mạch 74221, 74244, MC 1488, MC 1489, 4017, ...

2.4.THỜI GIAN NGHIÊN CỨU.

Thời gian phân bố thực hiện đề tài trong 6 tuần lễ như sau:

- **Tuần 1:** Lập đề cương tổng quát.
- **Tuần 2:** Thu thập tài liệu.
- **Tuần 3:** Lập đề cương chi tiết.
- **Tuần 4, 5, :** Khai triển đề cương và đánh máy (viết xong phần nào gọi đi đánh máy phần đó).
- **Tuần 6 :** Chỉnh sửa, định dạng, in ấn, đóng bìa và nộp đề tài.

Do thời gian thực hiện đề tài tương đối ngắn, nên phải chờ đến ngày nộp đề tài, và trong thời gian chờ bảo vệ luận văn tốt nghiệp, người thực hiện đề tài mới bắt tay vào thực hiện công việc thi công máy thu phát ký tự 8 bit.

CHƯƠNG 3

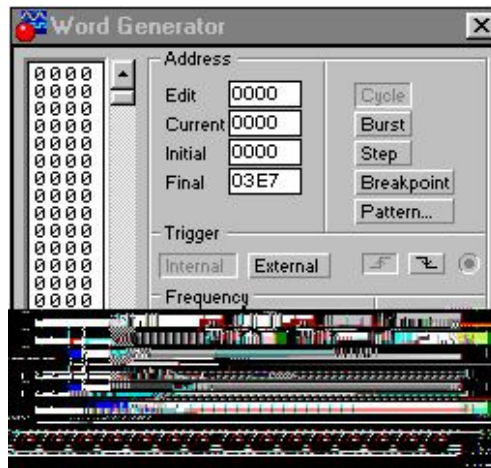
LÝ THUYẾT

CƠ SỞ THIẾT KẾ

3.1.GIỚI THIỆU TỔNG QUÁT VỀ MÁY PHÁT TỪ 16 BIT (WORD GENERATOR).

3.1.1.Giới thiệu.

Máy phát từ là tên gọi của một trong những thiết bị (Instruments) mô phỏng phục vụ cấp phát nguồn mã nhị phân 16 bit cho các mạch điện mô phỏng trong phần mềm EWB 5.0 (Electronics Workbench). Đây là phần mềm hỗ trợ cho việc giải tích mạch trên máy tính, giống như các phần mềm khác như Circuit Maker, Pspice...phục vụ cho việc giảng dạy và học tập của sinh viên ngành kỹ thuật Điện tử.



Hình 3.1.Hình dạng máy phát từ

3.1.2.Đặc điểm.

Máy phát từ có chức năng phát ký tự mã nhị phân 16 bit và mã ASCII.

Ý nghĩa các chú thích trên mặt máy phát từ:

- **INITIAL**: hiển thị địa chỉ đầu vùng dữ liệu soạn thảo (mã Hexa).
- **FINAL** :hiển thị địa chỉ cuối vùng dữ liệu soạn thảo(mã Hexa).
- **EDIT** : hiển thị địa chỉ dữ liệu hiện hành(mã Hexa).
- **CURRENT**: hiển thị dữ liệu dưới dạng mã hexa .
- **BINARY** : hiển thị giá trị các bit mã nhị phân 16 bit.
- **ASCII** : hiển thị dữ liệu dạng ASCII.
- **FREQUENCY** : hiển thị tần số làm việc từ 1HZ đến 999MHZ.

3.1.3.Hoạt động.

Máy phát từ có các chức năng hoạt động cơ bản thông qua các hộp thoại sau:

♦ Các chế độ hoạt động :

- **CYCLE**: máy sẽ phát lần lượt mã nhị phân từ địa chỉ đầu vùng dữ liệu soạn thảo đến địa chỉ cuối rồi quay trở về địa chỉ đầu tiếp tục vòng lặp.
- **STEP**: một ký tự mã nhị phân 16 bit sẽ được phát ra mỗi khi kích hoạt vào hộp thoại **STEP**.
- **BREAK POINT**: cho phép đặt các điểm dừng tại các địa chỉ soạn thảo. Khi đó máy phát sẽ phát mã ký tự từ địa chỉ đầu vùng soạn thảo đến điểm dừng đầu tiên nếu tiếp tục tác động **BREAK POINT** thì máy sẽ tiếp tục phát mã ký tự cho đến điểm dừng tiếp theo.

- **BURST**: máy sẽ phát mã ký tự từ địa chỉ đầu vùng dữ liệu soạn thảo đến địa chỉ cuối và sau đó quay trở về dừng lại tại địa chỉ đầu vùng dữ liệu soạn thảo.
- **PARTERN**: khi kích hoạt vào hộp thoại này sẽ xuất hiện một danh sách các hộp thoại khác như :
 - **SHIFT LEFT**: dịch trái vùng dữ liệu.
 - **SHIFT RIGHT**: dịch phải vùng dữ liệu.
 - **UP COUNTER**: đếm lên.
 - **DOWN COUNTER**: đếm xuống.
 - **CLEAR BUFFER**: xóa vùng đệm dữ liệu.
 - **OPEN**: cho phép mở một phần mềm khác trong cùng môi trường làm việc.
 - **SAVE** : lưu trữ tài liệu vào đĩa.
- **INTERNAL** :hệ thống hoạt động với xung Clock bên trong
- **EXTERNAL** :hệ thống hoạt động với xung Clock bên ngoài
-  :cho phép xung clock tác động theo cạnh lên hoặc cạnh xuống
- **DATA READY** : bao gồm 16 ngõ song song ra để kết nối với mạch điện mô phỏng và các đèn trạng thái của các bit nhị phân tương ứng.

3.2.ĐỀ NGHỊ MỘT MÁY PHÁT TỪ 8 BIT BẰNG LINH KIỆN ĐIỆN TỬ.

3.2.1 Lý do đề nghị :

Đề nghị ở đây đồng nghĩa với thay thế tương đương, có nghĩa là người thực hiện muốn thay thế Máy Phát Từ trong phần mềm EWB 5.0 bằng một Máy Phát Từ tương đương nhưng được thiết kế và lắp ráp từ linh kiện điện tử chuyên dụng.

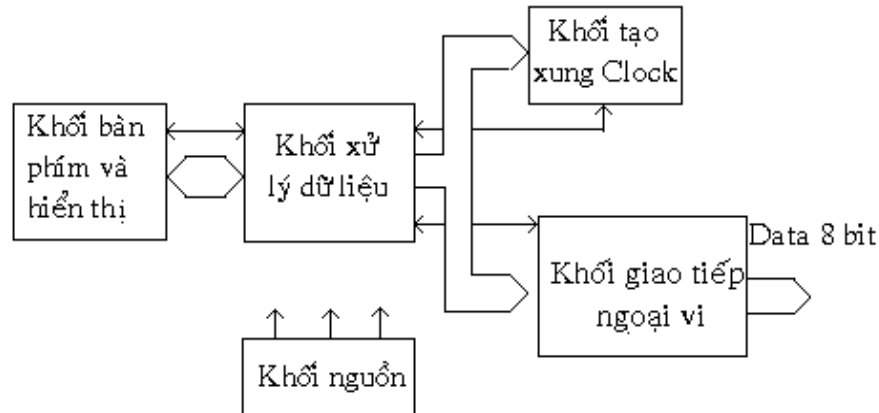
Thay thế để làm gì ?. Trở lại yêu cầu thực tế đặt ra ở phòng thực tập Vì Mạch đã được nêu ra trước đây. Để đáp ứng được yêu cầu trên thì không có giải pháp nào khác hơn là thực hiện giải pháp trên.

Lý do đề nghị Máy Phát Từ 8 bit thay vì 16 bit là nhằm mục đích dễ dàng cho việc chọn lựa các linh kiện xử lý dữ liệu 8 bit. Bởi vì người thực hiện có ý định ứng dụng kỹ thuật Vi xử lý để thiết kế.

Đồng thời những gì được đề nghị, chọn lựa trong phần này sẽ được sử dụng làm nền tảng cơ sở cho các thiết kế sau này.

Nhưng trước hết là xây dựng sơ đồ khối tương thích, xác định linh kiện tương ứng cho các khối

3.2.2 Đề nghị Máy Phát Từ 8 bit bằng sơ đồ khối:



Hình 3.2. Sơ đồ khối máy phát từ đề nghị 8 bit

- Khối nguồn: cung cấp năng lượng cho hệ thống hoạt động.
- Khối xử lý dữ liệu: thực hiện việc xử lý thông tin và điều khiển các hoạt động của thiết bị do đó người thực hiện đặt tên cho nó là khối vi xử lý cho các thiết kế sau này.
- Khối bàn phím và hiển thị: là khối xuất nhập cơ bản trong các hệ vi xử lý, có chức năng nhận các giá trị nhập vào từ bàn phím và hiển thị các giá trị thông tin lên màn hình.
- Khối tạo xung Clock: cung cấp các giá trị tần số theo yêu cầu.
- Khối giao tiếp ngoại vi: trao đổi thông tin với thiết bị bên ngoài.

3.2.3. Đề nghị Máy Phát Từ 8 bit bằng linh kiện điện tử.

Việc đề nghị Máy Phát Từ 8 bit bằng linh kiện điện tử phải đảm bảo các chức năng của nó. Đồng thời dễ dàng cho người sử dụng thao tác dễ dàng trong khi soạn thảo dữ liệu.

3.2.3.1. Giải pháp đề nghị cho khối nguồn.

Trong phần mềm EWB 5.0 thì việc cấp nguồn cho Máy Phát Từ được thực hiện bằng cách click chuột vào biểu tượng công tắc đóng mở nguồn điện POWER / PAUSE. Còn ở đây, cần có nguồn cung cấp cụ thể và phải thỏa các yêu cầu về:

- Điện áp cung cấp ngõ ra phải ổn định.
- Khả năng kháng nhiễu cao.
- Đáp ứng dòng tải cho toàn thiết bị.
- Có nguồn dự phòng (Back up) nếu trong hệ thống có sử dụng bộ nhớ RAM.

3.2.3.2. Giải pháp đề nghị cho khối xử lý dữ liệu.

Trong khối xử lý dữ liệu thông thường bao gồm các thành phần chủ yếu sau :

- Đơn vị xử lý dữ liệu.
- Bộ nhớ hệ thống.
- Mạch giải mã địa chỉ .
- Các ngoại vi phối ghép.

Như đã giới thiệu ở phần đầu, để hoạt động được các chế độ như: **STEP, CYCLE, BURST, PATTERN, BREAK PIONT** hay chuyển đổi số Hex, ASCII thành mã nhị phân 16 bit, hiển thị giá trị dữ liệu, địa chỉ soạn thảo lên màn hình làm việc, dịch trái, dịch phải vùng dữ liệu ... Đây là một chức năng thuộc về xử lý dữ liệu và thi hành chức năng.

Có nhiều loại linh kiện xử lý dữ liệu 8 bit chuyên dụng có khả năng được các chức năng trên như: Z80, 8085A, các họ MC 6800 ... các họ vi điều khiển như: 8031, 8951, 8051...

Ở đây, do bản chất đề tài là xử lý dữ liệu 8 bit do đó người thực hiện quyết định chọn linh kiện 8085A làm đơn vị xử lý trung tâm, hơn nữa đây là linh kiện đã được tìm hiểu qua và bởi tính phổ dụng của nó.

Bộ nhớ hệ thống bao gồm cả bộ nhớ ROM và RAM, ở hệ thống này tùy thuộc vào dung lượng chương trình MONITOR và cấu hình của thiết bị mà chọn dung lượng bộ nhớ cho phù hợp.

Phần mạch giải mã địa chỉ có nhiều phương pháp để thực hiện như dùng vi mạch chuyên dụng, dùng EPROM, dùng cổng logic.

3.2.2.3. Giải pháp đề nghị cho khối bàn phím và hiển thị.

Trong các hệ thống vi xử lý, bàn phím và màn hình hiển thị là thiết bị xuất nhập chủ yếu phục vụ cho việc thông tin giữa người sử dụng và thiết bị.

Đảm bảo cho việc thay thế tương ứng với các tính năng hiện hành, đồng thời đảm bảo cho người sử dụng nhận biết được điều đang thực hiện là màn hình hiển thị (Monitor) của máy và bàn phím (Keyboard) cho phép đưa dữ liệu soạn thảo vào máy.

❖ Màn hình hiển thị (Monitor).

Màn hình hiển thị cho biết trạng thái, chế độ hoạt động hiện hành của thiết bị.

Để đáp ứng cho việc hiển thị địa chỉ soạn thảo (Address), dữ liệu (Data), tần số hoạt động (Frequency)... có nhiều phương pháp thực hiện:

- Dùng màn ảnh tinh thể lỏng (LCD) (Liquid Crystal Display).
- Dùng LED 7 đoạn (Seven Segmen LED).
- Dùng bóng đèn hình CRT (Cathod Ray Tube).
- Dùng ma trận LED (Matrix LED).

Trong đặc điểm hiển thị của thiết bị này, thì việc hiển thị là các con số thập phân (Decemal) hay các số thập lục (Hexa) cho địa chỉ, dữ liệu và tần số.

Do đó giải pháp lựa chọn hiển thị là dùng LED 7 đoạn và các LED đơn sắc để đáp ứng cho phần hiển thị.

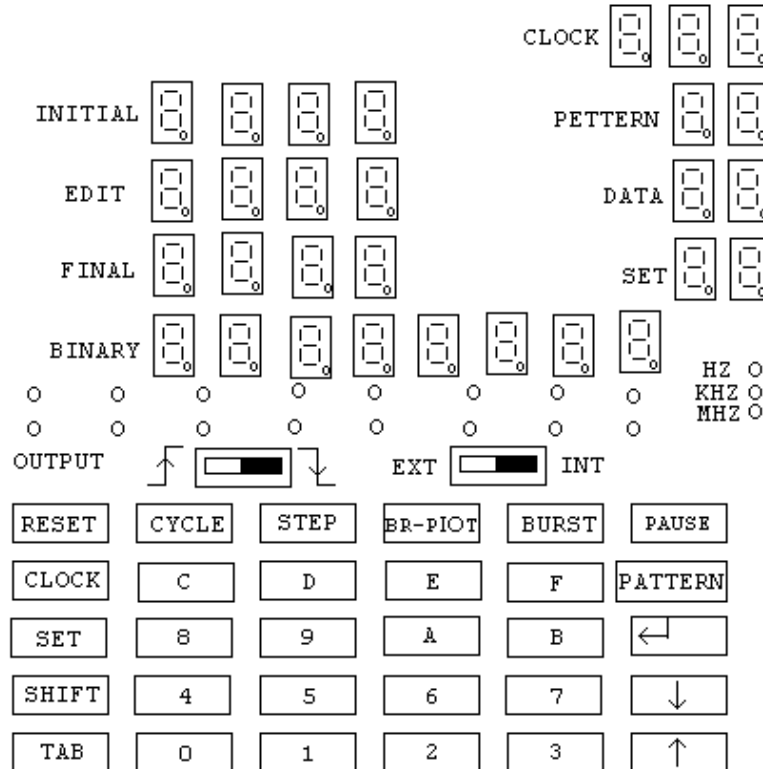
❖ Bàn phím (Keyboard).

Có nhiều dạng bàn phím được sử dụng khá phổ dụng nhằm đáp ứng cho việc nhập các giá trị soạn thảo trong thực tế như:

- Dùng loại phím màng (Mem brane).
- Dùng loại phím điện dung (Capacitive).
- Dùng loại phím điện trở.
- Dùng loại phím hiệu ứng Hall.

Đối với thiết bị này để dễ dàng cho việc thao tác ấn phím khi soạn thảo và tính phổ biến ở thị trường, nên người thực hiện chọn giải pháp dùng bàn phím điện dung (Loại bàn phím của máy vi tính).

Sơ đồ bố trí màn hình hiển thị (Monitor) và bàn phím (Keyboard).



Hình 3.3. Sơ đồ bố trí màn hình hiển thị và bàn phím cho máy phát từ đề nghị

- Ngoài các phím soạn thảo phục vụ cho việc nhập dữ liệu như: từ phím số **0** ...**F**. Hay các phím chức năng, hệ thống còn có thêm các phím mở rộng khác. Phím **TAB** cho phép xác định vùng làm việc bằng di chuyển dấu “•” đến các vùng soạn thảo cần thực thi thay cho con trỏ trên màn hình màn vi tính.
- Phím **SHIFT** mở rộng thêm các chức năng cho thiết bị (trong thiết bị này phím này không được sử dụng).
- Phím **RESET** đặt lại toàn bộ hệ thống.
- Phím **PAUSE** cho phép dừng tạm thời.

Do tính hạn chế của màn hình LED 7 đoạn, do đó để thực hiện được chức năng **BREAK PIONT** trong phần màn hình hiển thị có thêm 2 LED 7 đoạn để xác định các điểm dừng của chức năng này, được chú thích là SET.

PATTERN đó là chú thích cho 2 LED 7 đoạn để xác định các trạng thái của chế độ **PATTERN**.

Đồng thời trên bàn phím có thêm hai phím **SET** và **CLEAR** để phục cho chức năng **BREAK PIONT**.

Trong phần đề nghị này, người thực hiện không đề cập đến hai chức năng: **SAVE** và **OPEN** của chế độ **PATTERN**.

Trong đó, còn có thêm 8 LED 7 đoạn để hiển thị giá trị của các bit nhị phân.

3.2.2.4. Giải pháp đề nghị cho khối giao tiếp ngoại vi.

Khối này có nhiệm vụ trao đổi thông tin với các thiết bị ngoại vi bên ngoài như: giao tiếp với máy vi tính, thiết bị cùng loại, hoặc các thiết bị thực tập khác ở phòng thực tập vi mạch.

Đối với đề tài này chỉ giới hạn trong phạm vi giao tiếp với thiết bị thực tập cùng loại. Do đó có thể chọn lựa một trong các vi chuyên dụng mạch sau:

- Vi mạch chốt 74LS373 (chốt theo mức dương), 74LS374 (chốt theo sườn dương).
- Sử dụng vi mạch lập trình 8255A (dùng các Port I/O của 8255A).

Giải pháp lựa chọn linh kiện cho khối giao tiếp với thiết bị ngoại vi dùng khá phổ dụng là dùng vi mạch chốt 74LS373.

Sơ đồ mạch điện nguyên lý cho các khối sẽ được trình bày cụ thể trong chương 4.

3.3. PHÁT TRIỂN MÁY PHÁT TỪ 8 BIT ĐỀ NGHỊ THÀNH MÁY THU PHÁT KÝ TỰ 8 BIT.

Từ một Máy Phát Từ 8 bit đề nghị đã được xây dựng bằng linh kiện điện tử, đảm bảo được các chức năng tương ứng với Máy Phát Từ trong phần mềm EWB 5.0. Tuy nhiên nó chỉ mới cho phép phát mã ký tự 8 bit ở chế độ song song không bắt tay.

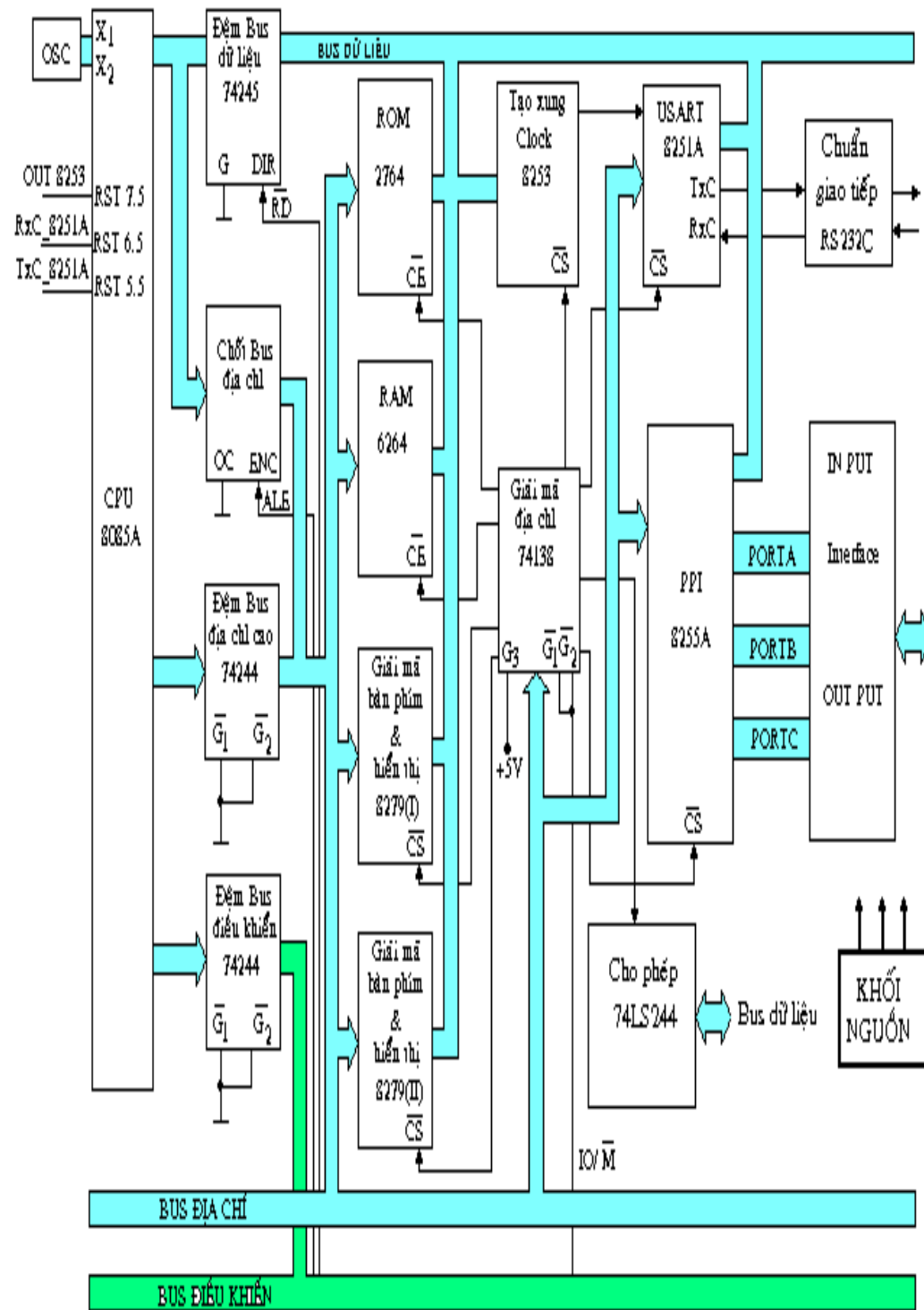
Do đó một yêu cầu được đặt ra là cần có một thiết bị có khả năng thu phát dữ liệu 8 bit ở chế độ:

- Truyền mã ký tự 8 bit nối tiếp.
- Truyền song song có bắt tay.
- Truyền nối tiếp, đồng bộ và bất đồng bộ.
- Đồng thời có khả năng giao có tiếp bắt tay với thiết bị thực tập cùng loại, kit Vi xử lý 8058A, bộ thực tập vi mạch, bộ thí nghiệm vi xử lý, hay các thiết bị thực tập ở phòng thực tập vi mạch.

Xuất phát từ yêu cầu vừa đặt ra và dựa trên cơ sở nền tảng những gì của một máy phát từ đề nghị 8 bit vừa xây dựng được, sẽ tiến hành bổ sung thêm để thiết kế hoàn chỉnh thiết bị nhằm đáp ứng cho nhu cầu thực tập vi mạch ở thực

Tất nhiên là sẽ có thay đổi ít nhiều trong việc xác định giải pháp chọn lựa cho việc thiết kế, chọn linh kiện cho các khối trong thiết bị để cho phù hợp với yêu cầu đặt ra và điều kiện thực tế.

3.3.1. Sơ đồ khối của Máy Thu Phát Ký Tự 8 bit.



Hình 3.4. Sơ đồ khối cấu trúc máy thu phát kỹ thuật 8 bit

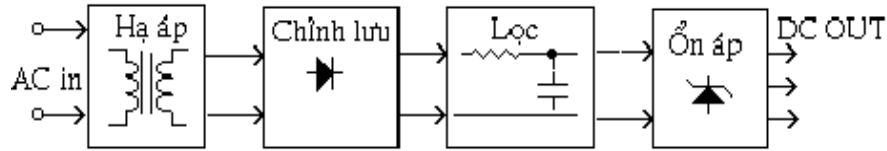
CHƯƠNG 4

TÍNH TOÁN THIẾT KẾ MÁY THU PHÁT KÝ TỰ 8 BIT

4.1. THIẾT KẾ KHỐI NGUỒN.

Để hệ thống hoạt động ổn định, khối nguồn giữ vai trò quan trọng trong việc cung cấp một điện áp DC liên tục, cố định cho toàn bộ hệ thống.

4.1.1. Sơ đồ khối của nguồn cung cấp.



Hình 4.1. Sơ đồ khối nguồn

- ❖ Bộ nguồn trong hệ thống cung cấp các nguồn
 - Nguồn cung cấp cho các linh kiện lập trình như: vi xử lý, ngoại vi, các đèn led, ROM, RAM...
 - Nguồn dự phòng (Back up) cho bộ nhớ RAM.
 - Đối với hệ thống này, bộ nguồn phải tạo ra các cấp điện áp:
 - +5V cho các IC của họ Intel (vi xử lý 8085A, 8255A...) và các họ TTL
 - $\pm 12\text{VDC}$ cho IC kích phát đường truyền ký tự (MC1488, MC 1489).
- Trong đó cấp điện áp +5VDC là cần độ ổn định cao nhất để hệ thống hoạt động ổn định.

4.1.1.1. Chọn lựa biến áp cho hệ thống.

- Do trong thiết bị có sử dụng nguồn một chiều đối xứng : +12V và -12V
- Nên trong bộ nguồn sử dụng biến áp nguồn đôi có điểm giữa 0V (biến áp vi sai)
- Các thông số đặc tính cần quan tâm khi chọn biến áp là:
 - Điện áp hiệu dụng sơ cấp: $220\text{V} \div 240\text{V}$.
 - Điện áp hiệu dụng thứ cấp gồm 24VAC.
 - Dòng tải ngõ ra là 1A.

4.1.1.2 Mạch chỉnh lưu và lọc nguồn.

- ❖ Có nhiều dạng linh kiện chỉnh lưu là:
 - Dùng Diode.
 - Dùng bộ chỉnh lưu cầu.
- Tuy nhiên dạng chỉnh lưu diode là thông dụng nhất đồng thời cũng là cách chọn lựa cho bộ chỉnh lưu trong khối nguồn.
- ❖ Bộ lọc nguồn DC có nhiều dạng thông dụng được dùng trong các thiết bị như:
 - Lọc dùng tụ điện.
 - Lọc dùng kết hợp điện trở – tụ điện (R – C).
 - Lọc kết hợp điện trở, cuộn cảm, tụ điện (R – L – C).
 - ❖ Tuy nhiên giải pháp lựa chọn ở đây là dùng tụ điện.

4.1.1.3. Mạch ổn áp DC.

- ❖ Các dạng ổn áp DC được dùng phổ dụng trong thực tế là:
 - Ổn áp dùng diode ổn áp (Diode Zener).

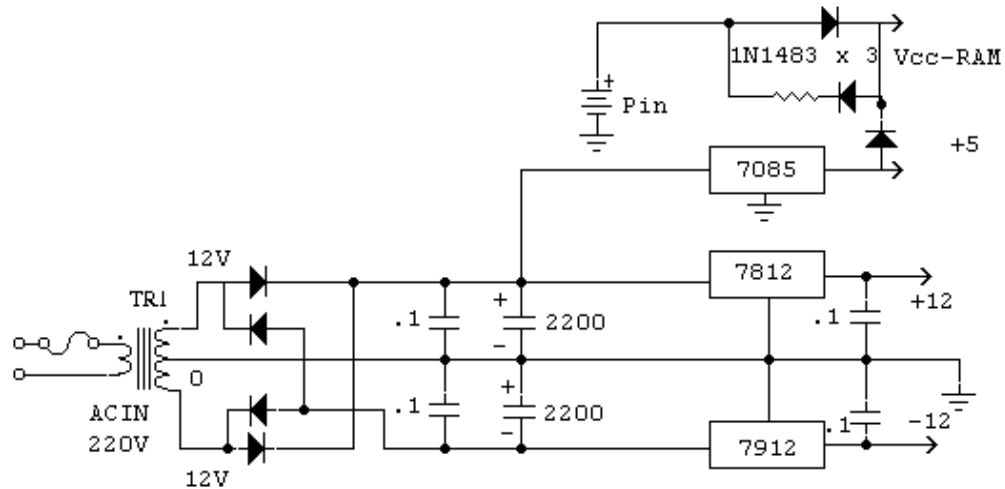
- Ổn áp dùng Transistor.
- Ổn áp dùng mạch tích hợp (IC Regulator).

Do yêu cầu về mức độ ổn định, độ chính xác của mức điện áp nên dùng IC ổn áp để thiết kế cho mạch.

Hơn nữa trong các IC ổn áp đều có mạch bảo vệ ngắn mạch bên trong và bảo vệ chống quá tải do nhiệt. Trong bộ nguồn này linh kiện IC ổn áp được dùng là họ 78H05, 78H12, 79H12.

4.1.2. Sơ đồ mạch nguyên lý khối nguồn.

Do trong hệ thống có sử dụng bộ nhớ RAM do đó cần nguồn dự phòng (Back up)

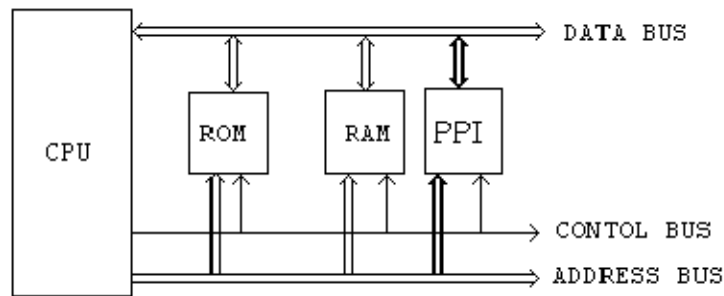


Hình 4.2. Sơ đồ nguyên lý mạch điện nguồn

4.2. THIẾT KẾ KHỐI XỬ LÝ DỮ LIỆU.

Trong hệ thống này khối xử lý dữ liệu thực hiện các chức năng lưu trữ nhận, xử lý các giá trị thông tin theo chương trình nhập vào từ bàn phím, thông và thi hành các chức năng tương ứng.

4.2.1. Sơ đồ khối xử lý dữ liệu.



Hình 4.3. Sơ đồ khối đơn vị xử lý dữ liệu.

4.2.2. Đơn vị xử lý dữ liệu.

Có nhiều đơn vị xử lý dữ liệu khá phổ dụng trong các hệ vi xử lý 8 bit như:

- Vi xử lý 8085A (Intel)
- Vi xử lý Z80 (Zilog)
- Vi xử lý MC 6800 (Motorola)
- Các họ vi điều khiển của Intel (8031, 8051, 8951, 8751P)

Linh kiện vi xử lý được dùng trong hệ thống này là vi xử lý 8085A, thực chất linh kiện này khá phổ dụng trên thị trường mà người thực hiện đề tài này đã có điều kiện tìm hiểu trong chương trình học.

4.2.2.1. Giới thiệu đơn vị Vi Xử Lý 8085A.

Đây là một linh kiện xử lý dữ liệu 8 bit có 16 đường địa chỉ có khả năng quản lý được 64kB bộ nhớ (xem phần phụ lục 1).

4.2.2.2. Kết nối đơn vị xử lý trung tâm 8085A vào mạch điện.

Vi Xử Lý 8085A có 40 chân được sử dụng cho các chức năng sau :

Bus đa hợp AD0 _AD7 : kết nối đến mạch chốt địa chỉ 74373 để tách để tách ra thành :bus địa chỉ D0 _D7 và bus địa chỉ A0 _A7.

- **RD\,RW** :kết nối đến các ngõ vào tương ứng để điều khiển công việc ghi/đọc đối với bộ nhớ và các ngoại vi.
- **TRAP** :chân sử dụng ngắt để dừng chương trình tạm thời khi ấn phím **PAUSE**
- **RST 7.5** :kết nối đến ngõ ra bộ đếm 2 của 8253
- **RST 6.5**: kết nối đến ngõ RxC của 8251A để ngắt vi xử lý thực hiện chương trình thu dữ liệu nối tiếp.
- **RST 5.5** : kết nối đến ngõ TxC của 8251A để ngắt vi xử lý thực hiện chương trình truyền dữ liệu nối tiếp.
- **RESET OUT** : được sử dụng để reset các ngoại vi có trong hệ thống như 8251,8255, 8279.
- **CLK OUT** được dùng để cấp xung clock cho các ngoại vi như : 8251,8255,8279, 8253
- **IO/M** kết nối đến 74LS138 để thực hiện giải mã địa chỉ kiểu **MEMORY** cho toàn hệ thống.

4.2.3. Bộ nhớ hệ thống.

Trong hệ thống Vi Xử Lý có mặt cả hai linh kiện nhớ là ROM và RAM: có chức năng;

- ROM (Read only Memory) được dùng để lưu trữ chương trình điều khiển hệ thống (Monitor)
- RAM: (Random Access Memory) được sử dụng để lưu trữ chương trình dữ liệu soạn thảo của người sử dụng đưa vào thiết bị, các vùng nhớ tạm thời, ngăn xếp.

Đối với bộ nhớ ROM và RAM có rất đa dạng về đặc tính kỹ thuật và dung lượng bộ nhớ.

- Bộ nhớ ROM có nhiều loại như: PROM, EPROM,...

Trong hệ thống này dùng loại EPROM họ Intel: 2764 có dung lượng bộ nhớ là 8KB.

- Bộ nhớ RAM có hai loại cơ bản là DRAM và SRAM.

Bộ nhớ được sử dụng là SRAM HM 6264 có dung lượng bộ nhớ là 8KB.

4.2.4. Mạch chốt, đệm tuyến địa chỉ và dữ liệu cho vi xử lý 8085A.

4.2.4.1. Mạch chốt tuyến địa chỉ thấp.

Trong một hệ thống có sử dụng Vi xử lý 8085A, bắt buộc phải chốt (Latch) tuyến địa chỉ thấp để giải đa hợp (Demux) tuyến $AD_0 - AD_7$ thành hai tuyến riêng biệt

- Tuyến địa chỉ thấp $A_0 - A_7$ và
- Tuyến dữ liệu $D_0 - D_7$.

Có hai vi mạch chốt được sử dụng cho các hệ vi xử lý là 74LS373. Chốt theo mức dương và 74LS374, chốt theo sườn dương.

Do tính phổ dụng nên 74LS373 được dùng trong các hệ thống, đồng thời đây cũng là vi mạch đệm cho tuyến địa chỉ thấp.

4.2.4.2. Đệm tuyến địa chỉ cao $A_8 - A_{15}$ và tuyến dữ liệu $D_0 - D_7$.

Mặc dù trong vi xử lý 8085 đã có mạch đệm cho tuyến địa chỉ.

Theo sổ tay kỹ thuật 8085A có khả năng cung cấp dòng $400\mu A$ và rút dòng 2mA, nhưng theo yêu cầu kỹ thuật trong hệ thống có nhiều từ 10 thành phần trở lên cần phải có mạch đệm để tăng khả năng cấp dòng.

Đề cập đến vi mạch đệm có rất nhiều loại như:

- Các vi mạch đệm một chiều dùng cho mạch đệm địa chỉ như:
 - 74LS244, 8282, 8283.
- Các vi mạch đệm hai chiều – dùng cho mạch đệm dữ liệu như:
 - 74LS245, 8286, 8287.

Tuy nhiên linh kiện dùng cho mạch đệm phổ dụng nhất là:

- 74LS244: dùng đệm tuyến địa chỉ.
- 74LS245: dùng đệm tuyến dữ liệu.

4.2.5. Mạch giải mã địa chỉ.

Đối với một số hệ thống Vi Xử Lý, cần phải có mạch giải mã địa chỉ cụ thể để cho vi xử lý hiểu rằng nó đang cần thông tin với phần tử nào trong mạch. Chẳng hạn, nó cần làm việc với bộ nhớ ROM, RAM, hay các thiết bị ngoại vi...

4.2.5.1. Các phương pháp giải mã địa chỉ.

Có ba phương pháp để giải mã địa chỉ:

1. Giải mã toàn phần.
2. Giải mã từng phần.
3. Giải mã theo khối.

Để thực hiện các kiểu giải mã trên thì trong hệ Vi xử lý 8085A cho phép giải mã địa chỉ theo kiểu:

- Giải mã kiểu bộ nhớ kiểu MEMORY.
- Giải mã kiểu I/O .
- Giải mã dùng EPROM.

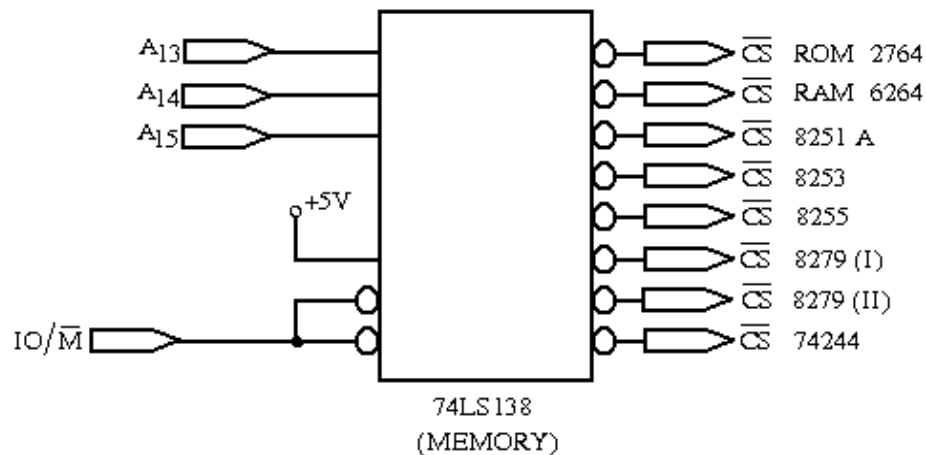
Trong hệ thống này thì chỉ sử dụng một kiểu giải mã MEMORY cho bộ nhớ và hệ thống các IC ngoại vi trong hệ thống.

Các dạng vi mạch giải mã chuyên dụng từ m đường sang n đường được dùng như:

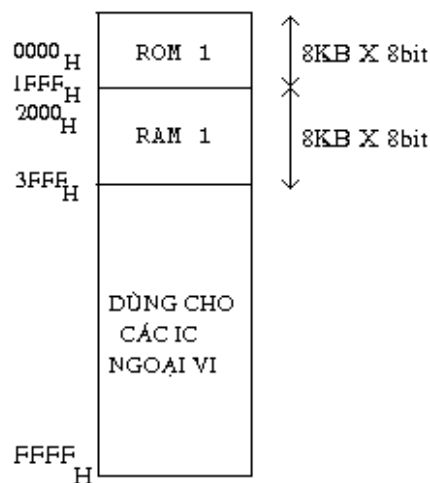
- 74LS138 – giải mã 3 đường sang 8 đường.
- 74LS154 – giải mã 4 đường sang 16 đường.

Ở đây dùng 74LS138 để giải mã cho hệ thống.

Sơ đồ mạch giải mã cho bộ nhớ và ngoại vi.



Hình 4.4. Sơ đồ giải mã địa chỉ cho hệ thống



Hình 4.5. Bản đồ địa chỉ bộ nhớ và ngoại vi

4000 _H	Thanh ghi dữ liệu	}	8251
4003 _H	Thanh ghi điều khiển trạng thái	}	
	NO USE	}	
6000 _H	Bộ đếm 0	}	8253
6001 _H	Bộ đếm 1		
6002 _H	Bộ đếm 2		
6003 _H	Thanh ghi điều khiển trạng thái		
		}	
	NO USE		
		}	
8000 _H	Port A	}	8255 A
8001 _H	Port B		
8002 _H	Port C		
8003 _H	Thanh ghi điều khiển		
		}	
	NO USE		
		}	
A000 _H	Thanh ghi dữ liệu	}	8279 (I)
A001 _H	Thanh ghi trạng thái		
		}	
	NO USE		
		}	
C000 _H	Thanh ghi dữ liệu	}	8279 (II)
C001 _H	Thanh ghi trạng thái		
		}	
	NO USE		
		}	
E000 _H	Cho phép 74LS244	}	74LS244
FFFF _H	NO USE		

Hình 4.6. Bảng đồ địa chỉ các ngoại vi

Bảng 1.1. địa chỉ ngoại vi của hệ thống

Ngoại vi	A ₁₅	A ₁₄	A ₁₃	A ₁₂ →A ₀	Vùng địa chỉ
8251A	0	1	0	0→0	4000 _H
	0	1	0	1→1	4003 _H
8253	0	1	1	0→0	6000 _H
	0	1	1	1→1	6003 _H
8255A	1	0	0	0→0	8000 _H
	1	0	0	1→1	8003 _H
8279(I)	1	0	1	0→0	A000 _H
	1	0	1	1→1	A003 _H
8279(II)	1	1	0	0→0	C000 _H
	1	1	0	1→1	C000 _H
74244	1	1	1	0→0	E000 _H
	1	1	1	1→1	

Bảng 1.2. Bảng địa chỉ bộ nhớ hệ thống.

Bộ nhớ	A ₁₅	A ₁₄	A ₁₃	A ₁₂ →A ₀	Vùng nhớ
ROM	0	0	0	0 → 0	0000H
	0	0	0	1 → 1	1FFFH
RAM	0	0	1	0 → 0	2000H
	0	0	1	1 → 1	3FFFH

4.2.6. Xử lý ngắt và cách khởi tạo bên ngoài cho hệ thống.

Trong một hệ thống vi xử lý cần phải có đáp ứng ngắt để ngắt một sự thi hành chương trình khi có yêu cầu thông thường, vi xử lý được thiết kế chủ yếu là để phục vụ cho việc trao đổi dữ liệu vào/ra hệ thống. Đồng thời đây cũng là cách tận dụng khả năng của vi xử lý để thực thi thêm nhiều công việc khác nữa.

Trong Vi xử lý 8085A có thiết kế các tín hiệu ngắt có thể sử dụng để dừng một sự thực thi chương trình. Đó là ngắt theo thứ tự như sau:

- **RESET IN:** đặt lại hệ thống.
- **INTR.**
- **TRAP.**
- **RST 7.5.**
- **RST 6.5.**
- **RST 6.5.**

Trong hệ thống này để phục vụ cho yêu cầu thiết bị khi cần: Dừng tạm thời khi chương trình, hoặc khi cần thu hoặc phát dữ liệu 8 bit nối tiếp có bắt tay với thiết bị khác.

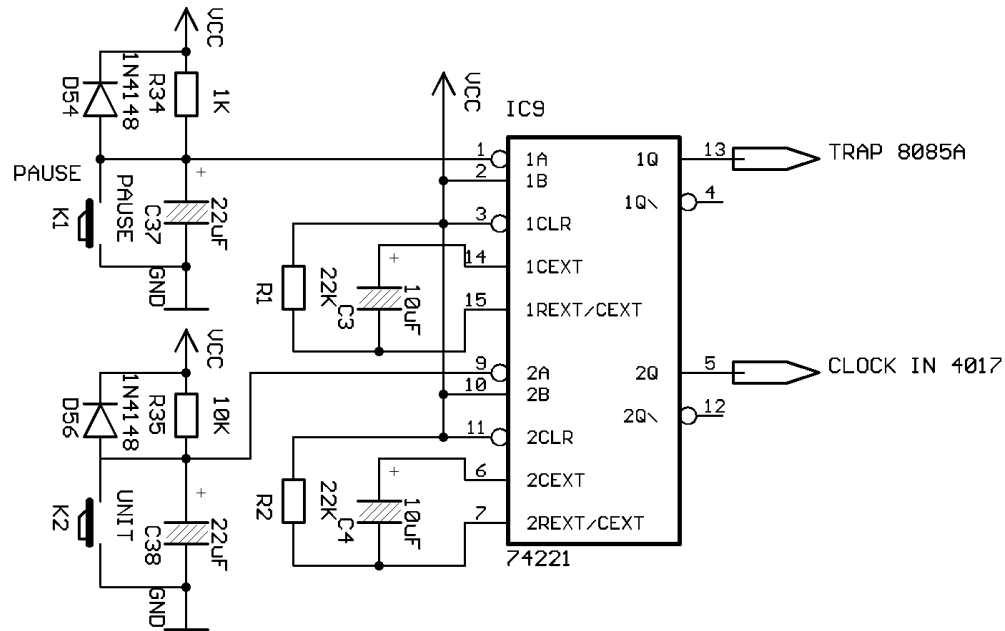
❖ Do đó các ngắt được dùng trong hệ thống là:

- **RESET IN:** đặt lại toàn bộ hệ thống.
- **TRAP:** dừng tạm thời chương trình để phục vụ cho phím **PAUSE**.
- **RST 7.5:** ngắt Vi xử lý để kiểm soát tốc độ thu dữ liệu (RxC) và phát dữ liệu (TxC).
- **RST 6.5:** ngắt Vi xử lý khi cần thu dữ liệu 8 bit nối tiếp bất đồng bộ.
- **RST 5.5:** ngắt Vi xử lý để phát dữ liệu 8 bit nối tiếp bất đồng bộ.

4.2.7. Tính toán mạch tạo xung đơn ổn để kích cho chân TRAP, CLOCK IN 4017.

Các vi mạch được dùng để tạo xung ngắt tác động vào chân ngắt TRAP của Vi xử lý 8085A là 74LS123, 74LS221, 74LS122, hay vi mạch họ 555, hoặc dùng phần mềm.

Để tạo được một mạch có ngõ ra một trạng thái bền, trong hệ thống này dùng vi mạch 74221, được kích hoạt bởi một xung âm.



Hình 4.7. Sơ đồ nguyên lý mạch điện tạo xung đơn ổn

Vi mạch được đưa ở đây là 74LS221. Đây là vi mạch chuyên dụng chứa hai bộ tạo xung một trạng thái bền (Monostable Multivibrator).

Ở đây độ rộng xung được tính theo công thức:

$$T = 0,32 \times R \times C \left(1 + \frac{0,7}{R}\right)$$

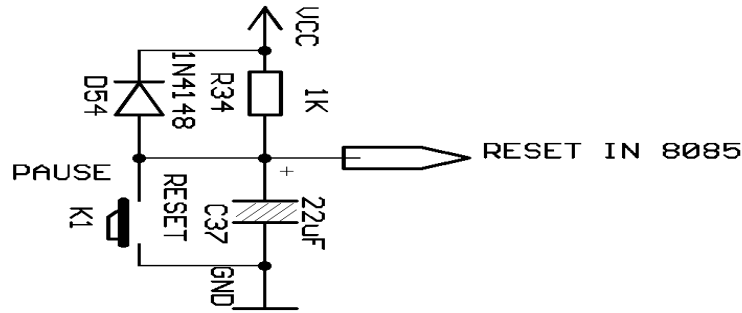
Trong đó: T được tính theo msec

C tính theo μF

R tính theo $K\Omega$

Để tạo được xung có độ rộng 50 msec chúng ta cần có $R = 10\text{ K}\Omega$, $C = 22\text{ }\mu\text{F}$.

4.2.8. Tính và chọn lựa linh kiện cho mạch Reset.



Hình 4.8. Sơ đồ nguyên lý mạch Reset

Giả sử khi mới vừa cấp nguồn (hoặc vừa nhấn nút Reset điện áp rơi trên tụ C bằng 0)

$V_c = 0V$ phương trình nạp của tụ là:

$$V_c = V_{cc} \cdot [1 - \exp(-t/RC)]$$

$$\text{Suy ra: } t = R \cdot C \cdot \ln \left[\frac{V_{cc}}{V_{cc} - V_c} \right]$$

$$\text{Hay } R = t / \{ C \cdot \ln [(V_{cc}/V_{cc} - V_c)] \}.$$

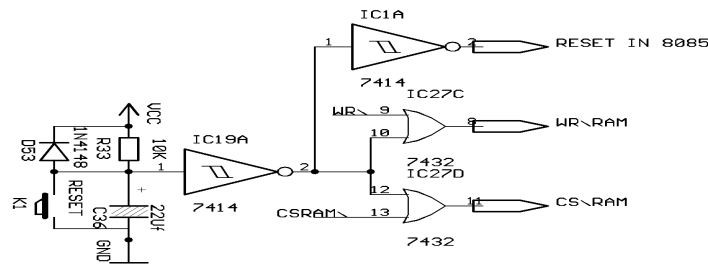
Để đảm bảo tính hiệu Reset có tác dụng thì điện áp trên tụ C phải ở mức cao trong khoảng thời gian t_1 , chọn $V_c (t_1 = 0,055) = 0,8V$ (điện áp ở mức cao nhất), ta có $R = 0,287/C$.

Mặt khác R phải có giá trị sao cho khi nút Reset được ấn, dòng điện từ nguồn qua R xuống mass có giá trị nhỏ nhất.

Do đó chọn $C = 22\mu F$, $R = 10K\Omega$.

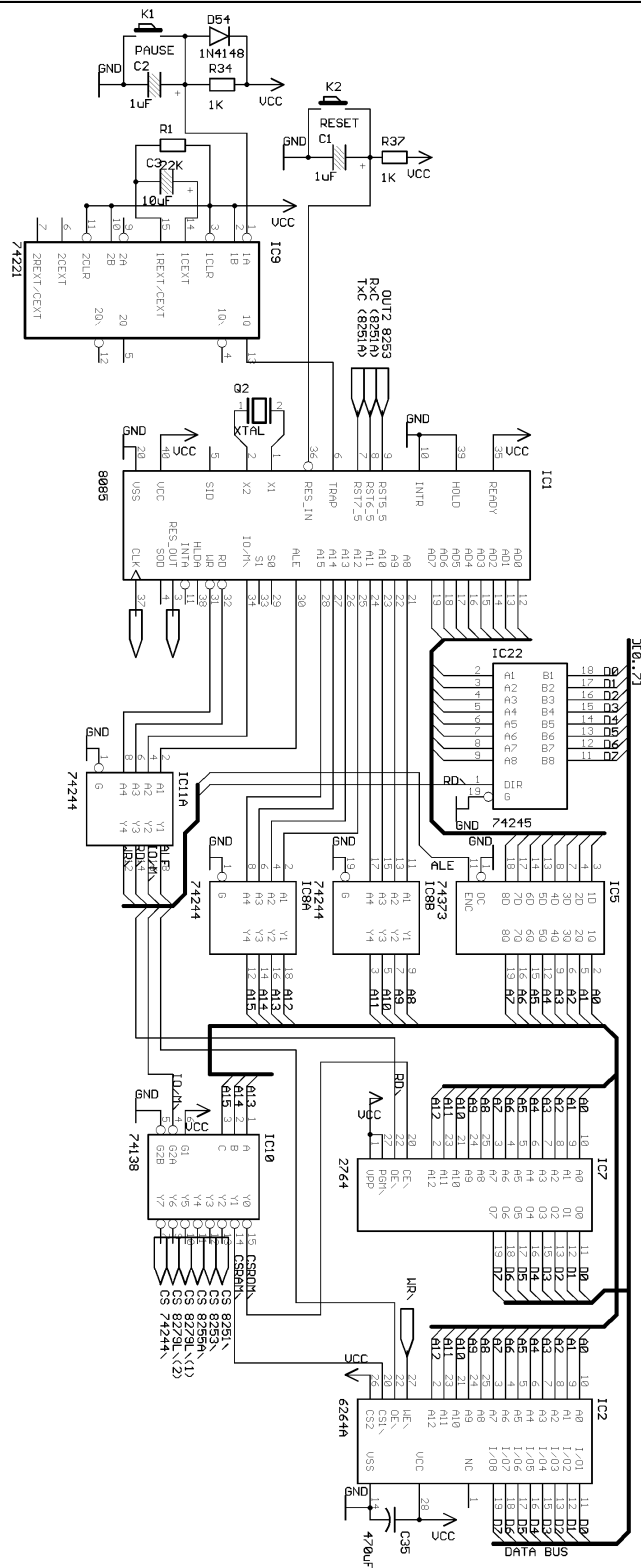
4.2.9. Mạch bảo vệ dữ liệu trong bộ nhớ RAM khi ấn nút Reset.

Khi ấn nút Reset hệ thống sẽ tạo nên một nhiễu gây nên làm cho vi xử lý ghi giá một giá trị dữ liệu ngẫu nhiên nào đó vào bộ nhớ RAM do nhiễu nguồn điện gây ra. Điều đó dẫn đến vi xử lý thực thi sai lệch chương trình một cách nhầm lẫn. Để khắc phục hiện tượng trên trong mạch sử dụng mạch bảo vệ dữ liệu khi Reset hệ thống.

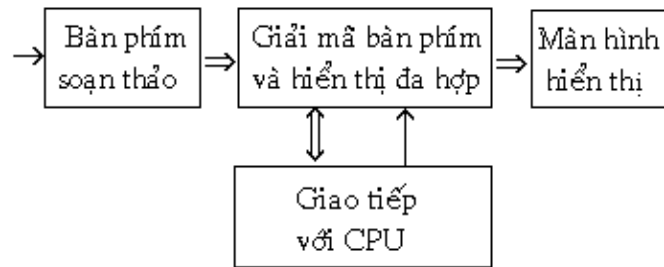


Hình 4.9. Sơ đồ mạch điện nguyên lý bảo vệ dữ liệu.

Khi ấn nút Reset mức Logic ở ngõ ra cổng đệm 7414 sẽ ở mức cao khi đó các ngõ vào cho phép ghi và chọn của RAM sẽ ở mức cao do đó dữ liệu bên trong RAM được bảo vệ hoàn toàn không bị ghi nhầm dữ liệu ngẫu nhiên vào bộ nhớ.



Hình 4.10. Sơ đồ nguyên lý mạch điện khối xử lý dữ liệu

4.3. THẾT KẾ KHỐI BÀN PHÍM VÀ HIỂN THỊ.*Sơ đồ khối**Hình 4.11. Sơ đồ khối bàn phím và hiển thị***4.3.1. Bàn phím (Keyboard).**

Bàn phím là một thiết bị vào rất thông dụng trong các hệ vi xử lý, thiết bị lập trình.

Có nhiều dạng phím ấn được sử dụng trong các hệ thống đó là:

- Phím ấn kiểu điện trở.
- Phím ấn kiểu điện dung (Capacitive).
- Phím ấn loại màng (Membrane).
- Phím ấn kiểu hiệu ứng Hall.

Tuy nhiên để thuận tiện cho thao tác ấn phím và tính phổ dụng của nó, nên trong đề tài này sử dụng loại bàn phím điện dung (loại bàn phím của máy vi tính).

4.3.2. Màn hình hiển thị.

Để đáp ứng cho màn hình hiển thị có nhiều phương pháp thực hiện:

- Dùng màn ảnh tinh thể lỏng (LCD) (Liquid Crystal Display).
- Dùng led 7 đoạn (Seven segmen led).
- Dùng bóng đèn hình CRT (Cathod Ray Tube).
- Dùng ma trận led (Matrix led).

Do việc hiển thị ở thiết bị không cần phức tạp, chỉ dừng lại ở việc hiển thị các con số thập phân và kí tự đơn giản nên màn hình hiển thị là dùng led 7 đoạn loại Anod chung (Common Anod) đồng thời có tăng cường một số Led đơn sắc để xuất hiện trạng thái hiện hành của máy.

Để thực hiện cho chức năng quét phím và hiển thị có hai phương pháp được dùng khá phổ biến là:

- Dùng phần mềm.
- Dùng phần cứng (sử dụng vi mạch giải mã bàn phím và hiển thị chuyên dụng).

Tuy nhiên bất lợi của phương pháp dùng phần mềm là vi xử lý bận kiểm tra phím ấn và làm tươi RAM hiển thị. Do đó để giải phóng cho vi xử lý khỏi công việc trên, trong đề tài này lựa chọn giải pháp dùng phần cứng.

Có nhiều dạng vi mạch chuyên dụng thực hiện cả hai chức năng là:

- 8279C (Intel)
- 8048, 8042 (Intel) phục vụ bàn phím máy vi tính PC.

Vi mạch được lựa chọn cho phần hiển thị và quét phím của hệ thống là 8279C.

4.3.3. Giới thiệu vi mạch 8279C.

Đây là vi mạch chuyên dụng phục vụ cho việc quét bàn phím và hiển thị đa hợp, của Intel sản xuất. (xem phụ lục phần 1).

Do đặc điểm của thiết bị mã, số lượng led 7 đoạn bố trí cho màn hình hiển thị khá nhiều. Tổng cộng là 29 led 7 đoạn.

Trong khi đó mỗi vi mạch chuyên dụng 8279. Khi có sử dụng thêm vi mạch mở rộng giải mã từ 4 đường sang 16 đường thì chỉ đáp ứng hiển thị tối đa là 16 led 7 đoạn mà thôi.

Do đó trong phần bàn phím và hiển thị này đã phải dùng đến hai vi mạch 8279 và hai vi mạch mở rộng 74LS154.

4.3.4. Kết nối 8279 với bàn phím và hiển thị.

Phân bố chức năng cho hai vi mạch như sau;

Vi mạch 8279 (I) sử dụng 4 đường SL0 _SL3 kết nối đến 74154 để cho ra 16 đường quét dùng cho hiển thị 16 led 7 đoạn đầu tiên.

Vi mạch 8279 (II) phục vụ cho việc quét bàn phím và hiển thị các led 7 đoạn còn lại

sử dụng 8 đường RL0 _RL7 kết hợp với 4 đường quét của 74154 tạo thành ma trận bàn phím. (8 hàng x4 cột). bao gồm 32 phím.

Bàn phím có tất cả 35 phím và hai công tắc cơ khí hai trạng thái. Trong đó có:

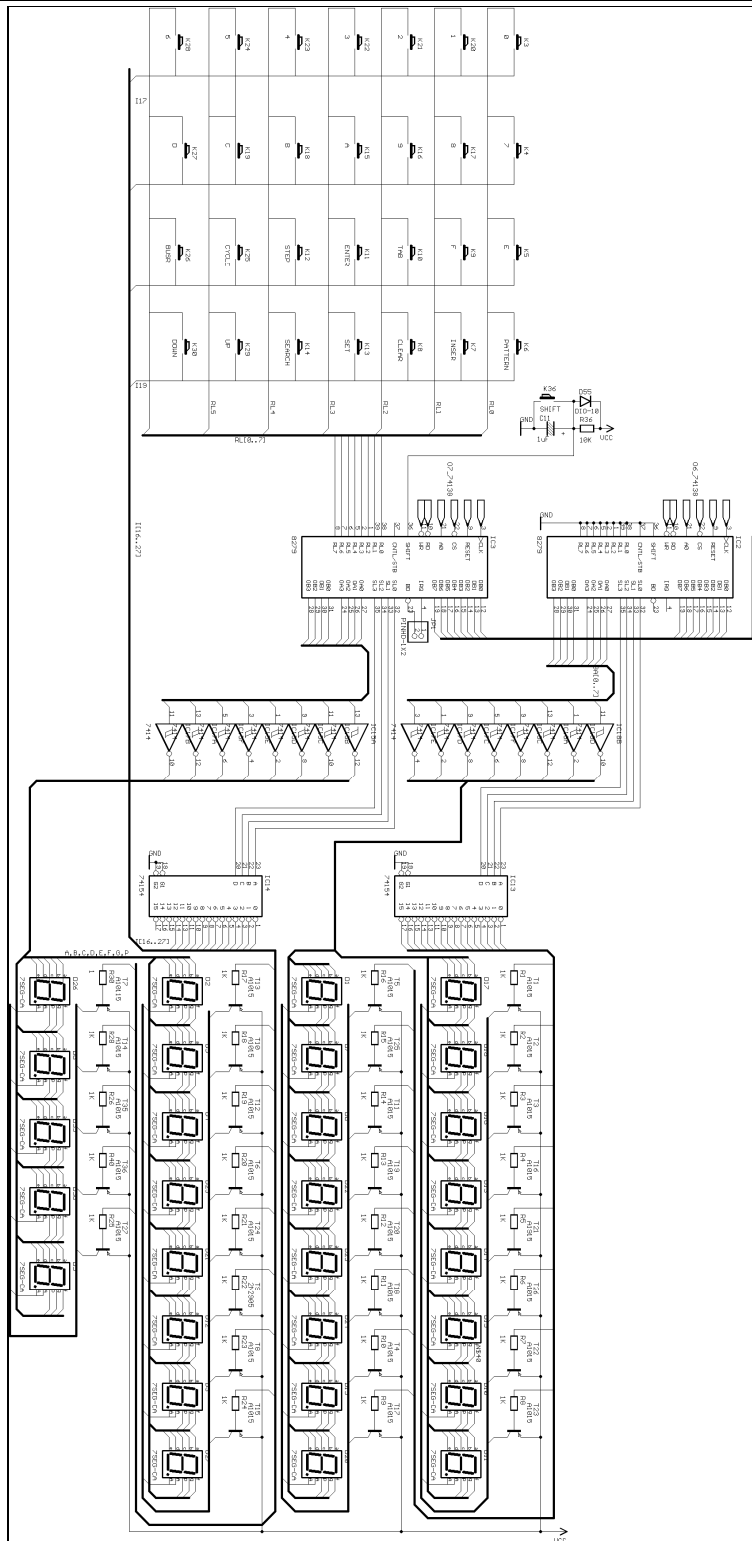
- 31 phím quét.
- 4 phím không dùng phương pháp quét là: **SHIFT, RESET, PAUSE**, và **UNIT**.
- Công tắc gạt hai trạng thái **EXT/INT** chuyển chế độ hoặc dùng xung clock bên ngoài hệ thống
- Công tắc gạt hai trạng thái **UP/DOWN** chuyển trạng thái hoặc tác động theo sườn lên của xung clock hoặc tác động theo sườn xuống của xung clock.

4.3.5. LẬP TRÌNH KHỞI TẠO CHO VI MẠCH 8279.

Vi mạch lập trình 8279 được khởi tạo theo trình tự sau:

- Đặt mode bàn phím hiển thị.
- Lập trình xung đồng hồ.
- Xóa RAM hiển thị, FIFO.

Việc đọc mã phím ấn trong hệ thống này được thực hiện bằng kỹ thuật hỏi vòng (Polling)

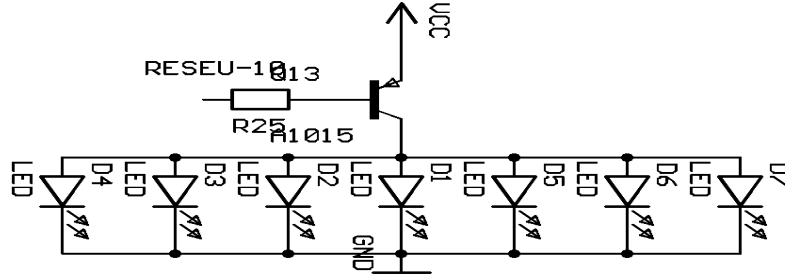


Hình 4.12. Sơ đồ nguyên lý mạch điện phân bàn phím và hiển thị

4.3.6. Tính toán, chọn linh kiện thức dòng cho các LED hiển thị.

4.3.6.1. Chọn transistor thức cho các LED 7 đoạn.

Trong hệ thống này sử dụng Transistor để chọn các đèn hoạt động, ở đây các đèn LED 7 đoạn dùng loại Anod chung, do đó chọn linh kiện Transistor loại PNP, làm nhiệm vụ chọn các đèn LED 7 đoạn hoạt động ở chế độ ngắt dẫn.



Hình 4.13. Mạch chọn led dùng transistor

Khi Transistor dẫn thì cực C có điện áp xấp xỉ là V_{cc} do đó Anod chung của LED 7 đoạn được xem như nối với nguồn V_{cc} đến đèn được chọn. Dòng qua tương ứng mỗi đoạn LED khoảng 10mA, do đó dòng cực đại qua cực C của Transistor là 70mA (10mA x 7).

Chọn các Transistor để thức là A1015 với $P_{max} = 400mW$, $I_{Cmax} = 150mA$, $\beta = 70$, ta có $V_{cc} = V_{BE} + V_{RB} + V_I$

Khi Transistor dẫn điện áp vào cực B ở mức Logic thấp.

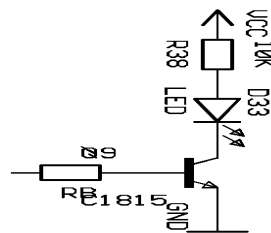
Suy ra chọn $V_i = 0,4V$ (điện áp mức ra cao nhất của TTL), ta có:

$$V_{RB} = 5V - 0,7V - 0,4V = 3,9V.$$

Mà $I_B = I_C / \beta_{bh} = 70/2 = 3,5mA$ giá trị I_B nhỏ hơn vòng ra ở mức thấp của TTL ($I_{Oimax} = 16mA$) do đó chấp nhận được.

$$R_B = V_{RB} / I_B = 3,9V / 3,5mA = 1,1K\Omega \text{ do đó chọn } R_B = 1K\Omega.$$

4.3.6.2. Chọn Transistor thức cho các LED đơn sắc.



Hình 4.14. Mạch thức các led đơn dùng transistor.

Để đệm dòng cho các LED đơn và dữ liệu 8 bit ngõ ra trong hệ thống dùng Transistor loại NPN cụ thể là loại C945 với $P_{max} = 250mW$, $I_{Cmax} = 150mA$, $\beta = 180$ điện áp rơi trên điện trở R_C : $V_{RC} = V_{CC} - V_{CEQ} - V_{LED}$.

Trong đó V_{LED} là điện áp rơi trên mỗi LED có giá trị tiêu biểu là 1,7V.

V_{CEQ} : điện áp rơi trên mỗi nối CE.

Suy ra $V_{RC} = 5V - 0,2V - 1,7V = 3,1V$ do đó:

$$R_C = V_{RC} / I_C = 3,1V / 10mA = 310\Omega$$

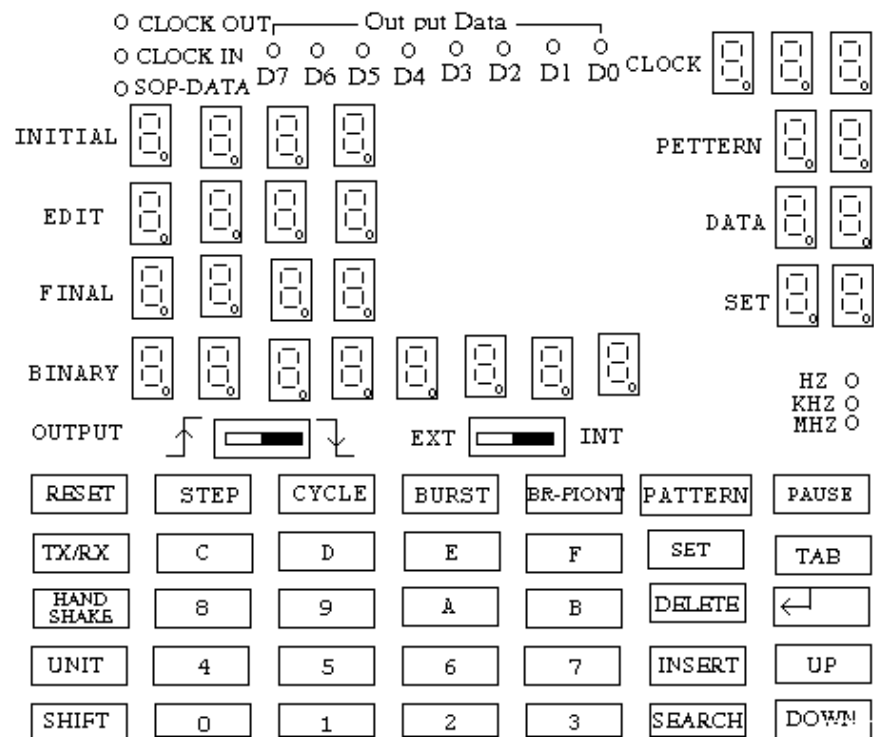
Dòng qua cực B được xác định bởi: $I_B = I_C / \beta = 10/180 = 56\mu A$.

Ta có $V_{RB} = V_i - V_{BE} = V_{CC} - V_{Cebh} - V_D - V_{BE} = 5V - 0,2V - 0,7V - 0,7V = 3,4V$.

Suy ra $R_B = V_{RB} / I_B = 3,4V / 56\mu A = 60K\Omega$

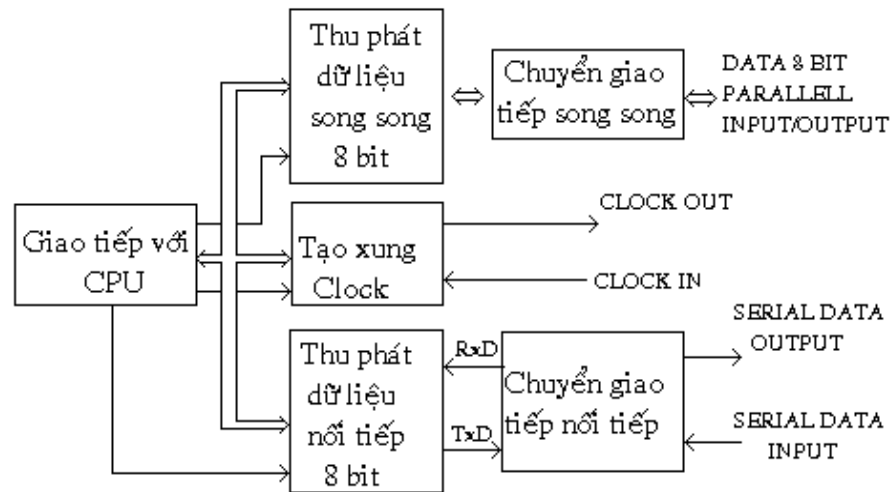
Trong thực tế, do hệ số khuếch đại của Transistor không đạt được trị số như lý thuyết nên chọn giá trị của R_B trong khoảng $10K\Omega$.

4.3.7. Sơ đồ bố trí màn hình hiển thị và bàn phím soạn thảo cho máy thu phát ký tự 8 bit.



Hình 4.15. Sơ đồ bố trí bàn phím và màn hình hiển thị của máy thu phát ký tự 8 bit

4.4. THIẾT KẾ KHỐI GIAO TIẾP VỚI THIẾT BỊ NGOẠI VI.



Hình 4.16. Sơ đồ khối phần giao tiếp với thiết bị ngoại vi

Trong một hệ thống thu phát dữ liệu, việc thông tin giữa các bộ phận nằm gần nhau trong hệ thống vì xử lý có thể thực hiện thông qua các mạch hoặc các bus phối ghép song song. Trong trường hợp cần phải thông tin giữa các thiết bị cách xa nhau thì không thể thực hiện cách trên được. Đó cũng là yêu cầu đặt ra đối với máy thu phát ký tự 8 bit.

❖ Nhiệm vụ chính của khối này là thực hiện công việc giao tiếp với các thiết bị ngoại vi mà cụ thể là thực hiện các chế độ sau:

1. Thu phát mã ký tự 8 bit song song có bắt tay.
2. Thu phát mã ký tự 8 bit nối tiếp đồng bộ và bất đồng bộ.
3. Cấp phát hoặc nhận nguồn xung Clock cho các thiết bị bên ngoài,

4.4.1. Thu phát dữ liệu 8 bit song song.

Phục vụ cho chế độ thu phát dữ liệu 8 bit song song. Có nhiều vi mạch thực hiện chức năng trên như: 8212, 8282, 8286.

Vi mạch lập trình 8255A PPI, 8155(Intel), 6821 PIA (Motorola), 6530 RRIOT, 6522VIA, Z80POI.

Tuy nhiên do tính chuyên dụng của vi mạch lập trình 8255A, nên đây là vi mạch được chọn để phục vụ cho chế độ thu phát mã ký tự 8 bit song song có bắt tay và không bắt tay.

4.4.1.1. Giới thiệu vi mạch lập trình 8255A.

Đây là vi mạch vào ra theo chương trình rất thông dụng thường có trong các vi tính PC/XT, PC/AT và các thiết bị trao đổi thông tin khác (xem phần phụ lục 1).

4.4.1.2 Kết nối 8255A với hệ thống.

Vi mạch lập trình 8255A có 3 Port xuất nhập trong đó:

- Port A được sử dụng để cho việc nhập xuất dữ liệu 8 bit song song.
- Port C được sử dụng thực hiện trao đổi các tín hiệu bắt tay.
- Port B được sử dụng để xuất các tín hiệu cấp cho các LED đơn để chỉ thị các chế độ thi hành như :**Tx/Rx, STEP, CYCLE, PATTERN, BURST, BREAK PIONT, HANDSHAKE.**
- Trong đó port A và port B được kết nối đến đầu nối chuẩn DB _25F để thực hiện việc trao đổi thông tin với thiết bị khác.

4.4.1.3. Lập trình cho 8255A

Để thực hiện chế độ trên, việc lập trình cho vi mạch 8255A được thực hiện ở Mode 0.

4.4.2. Thu phát dữ liệu nối tiếp 8 bit đồng bộ và bất đồng bộ (dị bộ).

Truyền dữ liệu nối tiếp là ở đầu phát dữ liệu dưới dạng song song đầu tiên được chuyển thành dữ liệu nối tiếp. Tín hiệu tiếp nối sau đó được truyền đi liên tục từng bit trên một đường dây. Ở đầu thu tín hiệu sẽ được biến đổi ngược lại để tái tạo tín hiệu dạng song song thích hợp cho việc xử lý tiếp theo.

Hãng Intel cho ra đời vi mạch chuyên dụng thực hiện được cả hai kiểu truyền thông tin trên là 8251A hay còn gọi là mạch USART. Một dạng vi mạch thứ hai cũng được dùng rộng rãi trong các thiết bị thông tin nối tiếp là vi mạch USAT 8250A/16450, UART 6402, ACIA 6850...

Để đáp ứng yêu cầu đặt ra nên lựa chọn vi mạch USART 8251A (Intel).

4.4.2.1. Giới thiệu vi mạch USART 8251A.

Đây là một vi mạch thu phát đồng bộ và không đồng bộ, có thể sử dụng để trao đổi trao đổi thông tin nối tiếp với bất kỳ máy vi tính nào, hay bất kỳ thiết bị ngoại vi nào, (xem phần phụ lục 1).

4.1.2.2.Lập trình cho USART 8251A.

Trong hệ thống này, vi mạch 8251A được khởi tạo để làm việc ở hai mode cơ bản:

- Mode nối tiếp bất đồng bộ:
- Mode nối tiếp đồng bộ.
- Công việc chọn tần số xung Clock được thực hiện bằng phím **UNIT** ở bàn phím.

4.4.3.Các chuẩn trong giao tiếp và vi mạch kích chuẩn thu – phát dữ liệu.

Tương tự như các thiết bị ngoại vi khác, (máy vi tính, máy in...) việc trao đổi dữ liệu điều phải theo một chuẩn giao tiếp nhất định.

Có nhiều dạng chuẩn khác nhau được sử dụng để phối ghép thường gặp trong các thiết bị như: RS – 232C, RS – 449, RS – 423AS và RS – 422AS...

Để thống nhất cho việc giao tiếp được tương thích giữ thiết bị với các hệ thống khác nên chuẩn RS – 232C, được sử dụng.

4.4.3.1.Giới thiệu chuẩn RS – 232C.

i./ Chuẩn nối dây DB – 25 F (25 chân).

Chuẩn này được dùng cho việc trao đổi dữ liệu 8 bit song song có bất tay.

ii./ Chuẩn nối dây DB – 9F (9 chân).

Chuẩn này phục vụ cho việc thông tin nối tiếp ở khoảng cách xa.

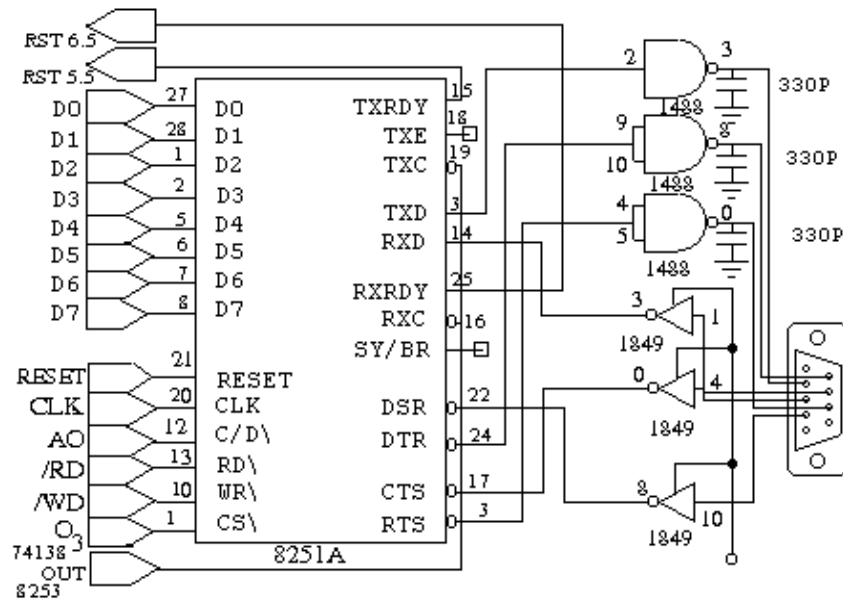
iii./ Vi mạch kích chuẩn thu phát RS – 223C.

Thông tin giữa thiết bị với hệ hồng khác được truyền tải thông qua cáp chuẩn RS – 232C.

Tuy nhiên trở kháng và tín hiệu TTL của vi mạch USART không thích hợp để phát lên đường dây xoắn đôi hoặc cáp đồng trục nên thường đòi hỏi các vi mạch kích phát và thu.

Hãng MOTOROLA đã cho ra đời hai loại vi mạch đáp ứng yêu cầu trên là:

- Vi mạch kích phát MC 1488.
- Vi mạch kích thu MC 1489.



Hình 4.17. Sơ đồ kết nối USART 8251A với vi xử lý và RS -232C

4.4.4. Bộ tạo xung Clock.

Trong hệ thống này bộ tạo xung Clock có vai trò:

1. Cung cấp xung Clock chuẩn cho khối thu phát dữ liệu nối tiếp mà cụ thể là cấp cho vi mạch USART 8251A (Tx C và Rx C). để đạt tốc độ thu phát chuẩn (baud) đúng yêu cầu.
2. Tạo xung ngắt cho vi xử lý 8085A để kiểm soát tốc độ truyền/nhận.
3. Cung cấp xung clock cho các thiết bị khác bên ngoài.

Để tạo được xung Clock chuẩn có nhiều cách để thực hiện.

- a) Dùng phần mềm.
- b) Dùng phần cứng: sử dụng vi mạch chuyên dụng để tạo xung Clock như:
 - i. Các họ vi mạch 555.
 - ii. Vi mạch đếm/định thời lập trình được 8253, 8254 (Intel)

Đặc biệt vi mạch 8253 được dùng phổ biến trong các bộ định thời, hơn nữa do yêu cầu của thiết bị là cần có nguồn xung Clock có thể thay đổi được từ đơn vị là HZ đến MHZ, nhằm đáp ứng cho tốc độ chuẩn.

Do đó 8253 được chọn để cấp xung Clock cho hệ thống.

4.4.4.1. Giới thiệu vi mạch định thời 8253.

8253 là vi mạch định thời đa năng được sử dụng làm bộ đếm sự kiện, tạo xung lập trình 8253 có chứa 3 bộ đếm (0, 1 và 2)

4.4.2.Lập trình khởi tạo cho 8253.

Vì mạch 8253 có tất cả 3 bộ đếm (0,1 và 2) và 6 mode hoạt động, (xem phần phụ lục 1).

Trong bộ tạo xung Clock này thì sử dụng cả 3 bộ đếm để thực hiện việc chia tần số .

- Bộ đếm 0: chia tần số ở đơn vị MHZ.
- Bộ đếm 1: chia tần số ở đơn vị KHZ.
- Bộ đếm 2: chia tần số ở đơn vị HZ.

Muốn vi mạch 8251A thu/phát dữ liệu ở tốc độ bao nhiêu (75, 110, 300, 1200, 2400, 4800 hay 9600 bit/s) chỉ cần lập trình cho vi mạch 8253 phát xung Clock có tần số tương ứng.

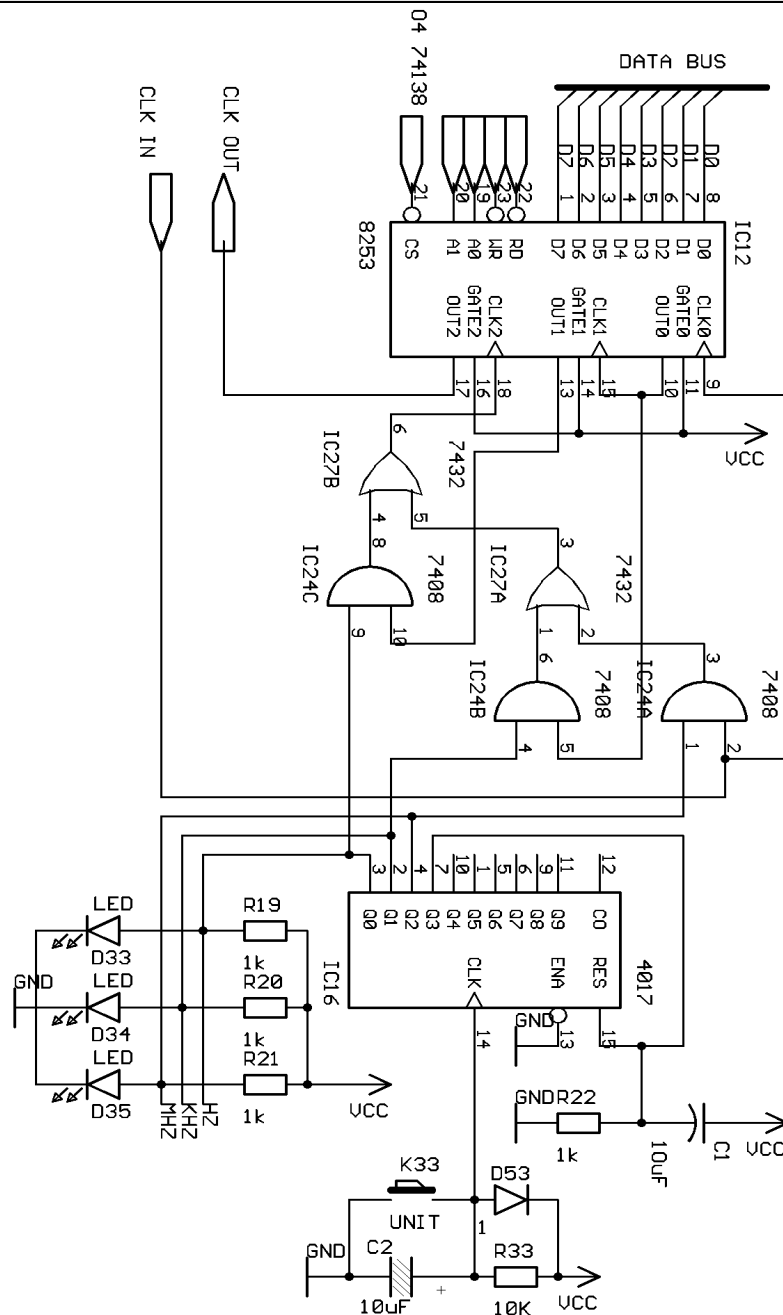
Việc khởi tạo các bộ đếm được thực hiện các bước sau:

1. Ghi một từ điều khiển vào thanh ghi điều khiển.
2. Nạp byte thấp của số đếm vào thanh ghi bộ đếm.
3. Nạp byte cao của số đếm vào thanh ghi bộ đếm.

Trong hệ thống này các bộ đếm được khởi tạo để hoạt động ở Mode 2.

4.4.5.Mạch chọn đơn vị xung Clock.

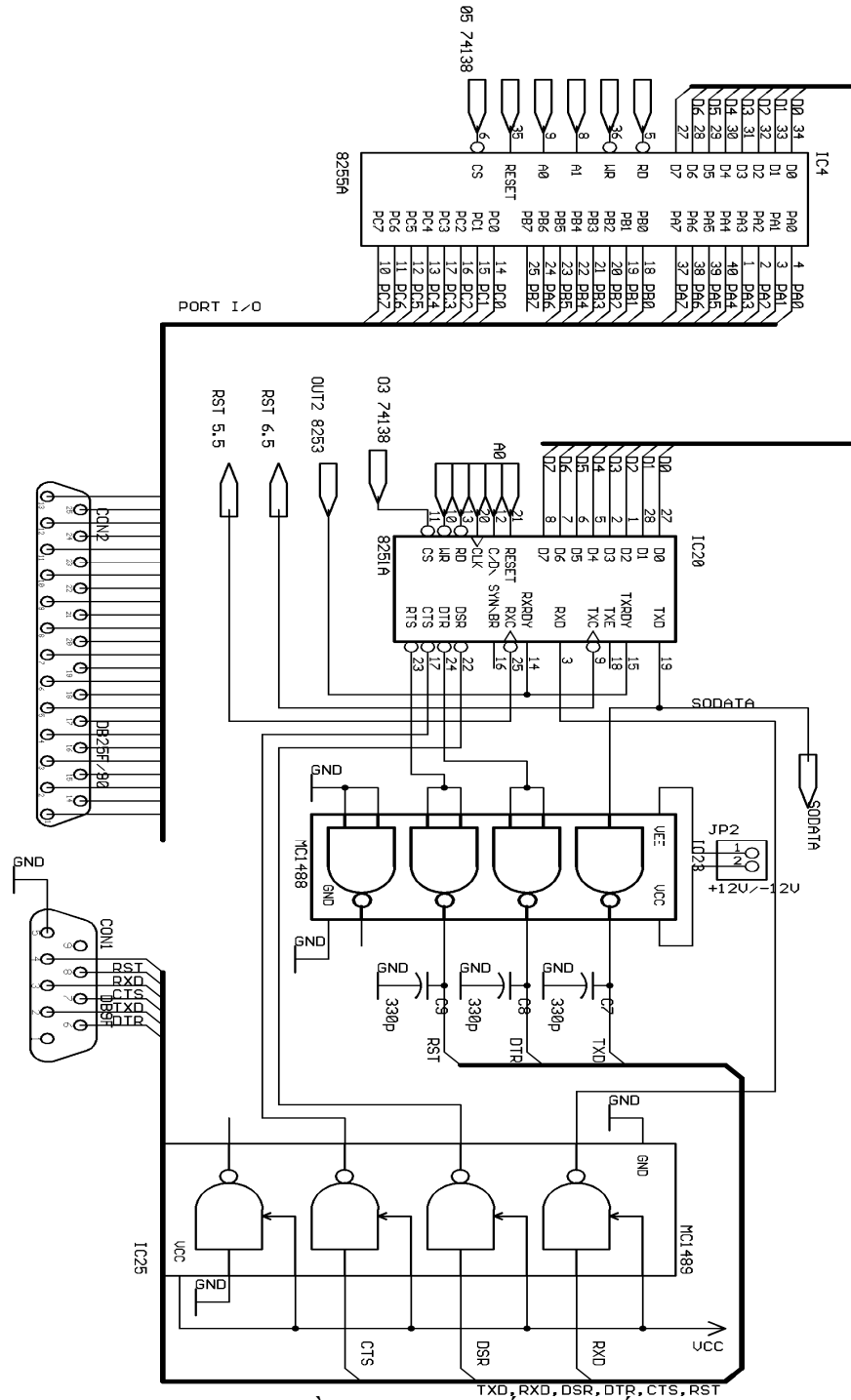
Để thực hiện việc chọn đơn vị xung Clock là HZ, KHZ, hoặc MHZ, ở đây trong mạch sử dụng vi mạch tạo xung clock đơn ổn 74LS221 và vi mạch 4017 để thực hiện việc chọn trên.



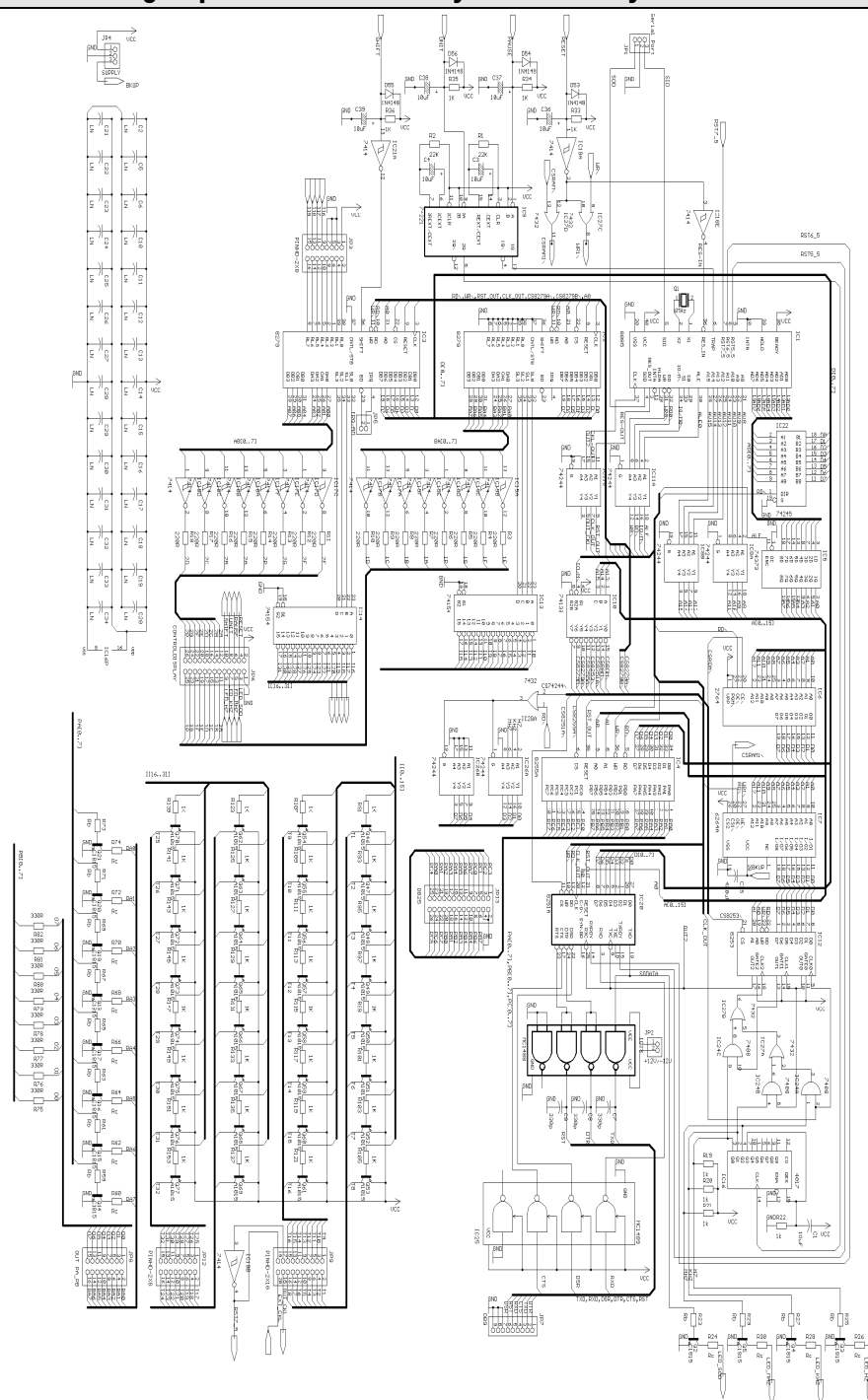
Hình 4.18. Sơ đồ nguyên lý mạch tạo xung clock

Trong hệ thống này để kiểm tra trạng thái trước đó của mạch chọn đơn vị xung Clock, hoặc đang hiện hành ở đơn vị Hz, KHz, hoặc MHz, trong mạch dùng vi mạch cho phép 74244 để đọc trạng thái hiện hành của mạch chọn xung Clock, đồng thời báo lên màn hình hiển thị đơn vị tần số hiện hành đang được chọn.

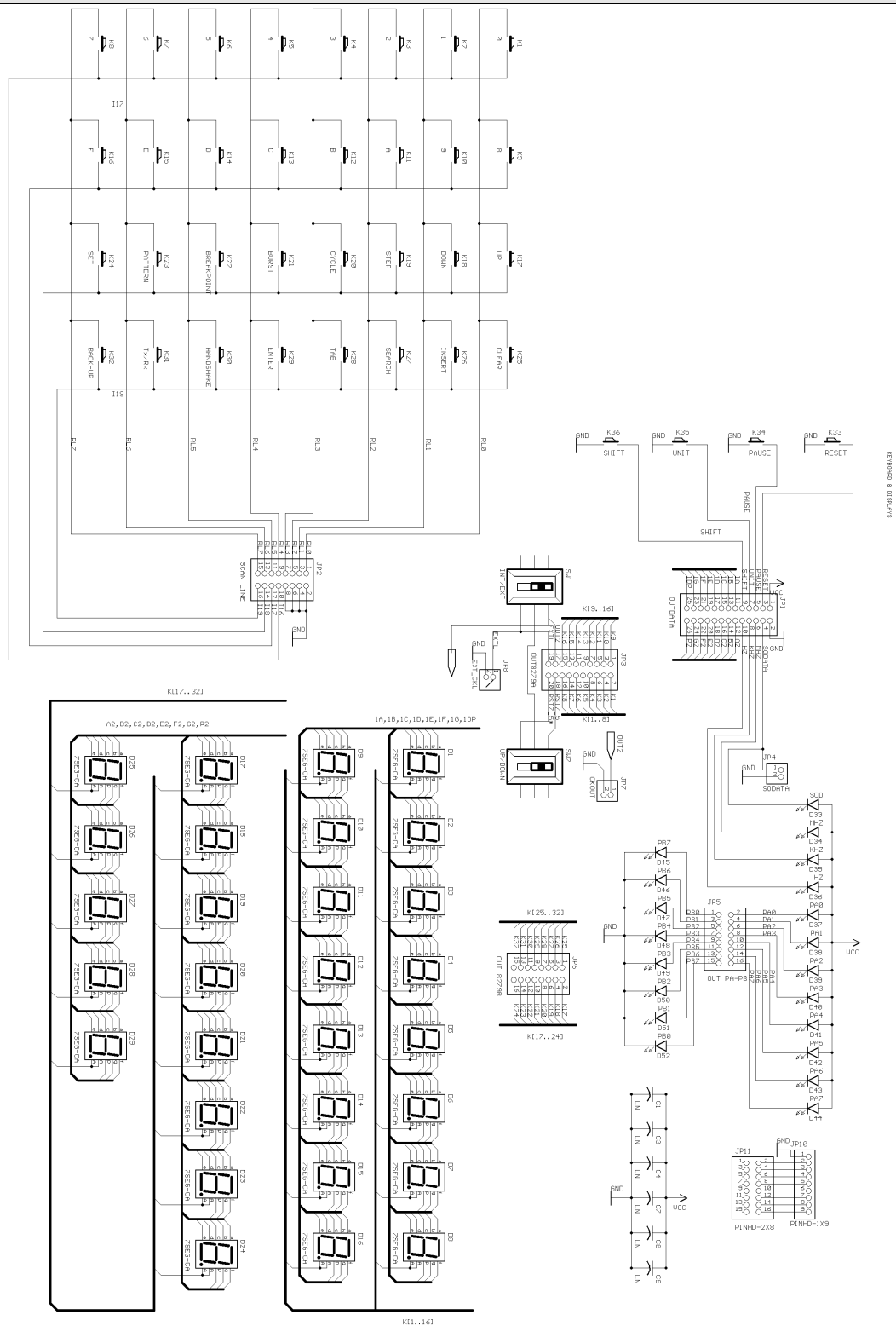
4.4.6.Sơ đồ nguyên lý hoàn chỉnh mạch điện khối giao tiếp ngoại vi.



Hình 4.19. Sơ đồ mạch điện khối giao tiếp ngoại vi



Hình 4.20. Sơ đồ mạch điện nguyên lý khối xử lý chính



Hình 4.21. Sơ đồ nguyên lý mạch bàn phím và hiển thị

Do sơ đồ nguyên lý mạch điện hoàn chỉnh của máy thu phát ký tự 8 bit chiếm một diện tích mạch in khá lớn. Do đó, để đảm bảo tính kỹ thuật, thẩm mỹ của thiết bị nên trong lúc chạy mạch in (board), người thực hiện quyết định tách sơ đồ nguyên lý mạch điện toàn phần của thiết bị thành hai mạch điện riêng biệt nhau bao gồm:

- Mạch điện bàn phím và hiển thị chỉ chứa LED hiển thị và bàn phím. (hình 4.23).
- Mạch điện xử lý chính (CPU) chứa các thành phần còn lại. (hình 4.22).

Hai bo mạch này liên hệ với nhau bằng các bus dây.

CHƯƠNG 5

XÂY DỰNG CHƯƠNG TRÌNH MONITOR

5.1.GIỚI THIỆU.

Như chúng ta đã biết chương trình Monitor là phần mềm điều khiển thiết bị hoạt động theo yêu cầu. Để cho thiết bị hoạt động mạnh mẽ, dễ dàng trong sử dụng nên người thực hiện đề tài đã ứng dụng kỹ thuật vi xử lý thiết kế máy thu phát ký tự 8 bit. Vi mạch xử lý được sử dụng ở đây là 8085A (Intel).

Phần cứng đó những gì cố định, nó như một cỗ máy, muốn nó hoạt động phải có một công nhân lành nghề điều khiển nó để tạo ra sản phẩm có chất lượng. Từ đó chúng ta nhận rằng muốn phần cứng hoạt động được đòi hỏi phải có sự can thiệp của con người, mà chủ yếu là thông qua phần mềm điều khiển. Do đó sự hoạt động linh hoạt của thiết bị phụ thuộc rất nhiều vào kỹ năng lập trình phần mềm cho hệ thống

Như vậy phần mềm và phần cứng là hai bộ phận biệt lập nhau nhưng không thể tách rời nhau. Trong hệ thống, chúng hỗ trợ cho nhau để hình thành nên hoạt động của thiết bị.

Trong thiết bị này phần mềm điều khiển được xây dựng trên cơ sở nền tảng là tập lệnh của vi xử lý 8085A để đáp ứng các chức năng hoạt động của thiết bị.

5.2.CƠ SỞ XÂY DỰNG CHƯƠNG TRÌNH MONITOR.

Công việc xây dựng chương trình Monitor được thực hiện dựa trên cơ sở yêu cầu các chức năng hoạt động đặt ra của thiết bị kết hợp với cấu trúc phần cứng được thiết kế.

Để thực hiện công việc trên, nhóm thực hiện đã tiến hành sử dụng kit vi xử lý 8085A của trường kết hợp với kit mở rộng và bàn phím và hiển thị, tạm gọi là kit vi xử lý 8085A mở rộng để viết thử nghiệm các chương trình con riêng biệt phục vụ cho mỗi chức năng của thiết bị. Tiến hành kiểm nghiệm và điều lại cho đúng với yêu cầu đặt ra. Cuối cùng là liên kết với chương trình lại theo trình tự hợp lý và nạp vào EPROM hệ thống để quản lý và điều khiển các hoạt động của thiết bị.

5.3. CÁC BƯỚC XÂY DỰNG CHƯƠNG TRÌNH MONITOR

- Xây dựng lưu đồ khối cho hệ thống.
- Viết chương trình bằng mã ngữ.
- Dịch chương trình sang mã máy.
- Nạp chương trình vào bộ nhớ.
- Kiểm tra xem dữ liệu đã nạp có đúng không.
- Cho chạy chương trình.
- Giám định kết quả.

5.4. MỘT SỐ YÊU CẦU ĐỐI VỚI CHƯƠNG TRÌNH MONITOR.

- ❖ Xuất phát từ việc giới hạn đề tài đề đặt ra các yêu cầu đối với chương trình Monitor như sau:
 - Cách thức hoạt động tương tự như máy phát từ 16 bits (Word Generator) trong phần mềm mô phỏng mạch EWB 5.0.
 - Làm việc ở chế độ thu phát dữ liệu song song, nối tiếp bất đồng bộ.
 - Các chương trình con được trình bày ở dạng lưu đồ giải thuật.
 - Các nhãn được sử dụng để đại diện cho địa chỉ ô nhớ.
 - Các chương trình con có giải thuật giống nhau chỉ được trình bày một lần.
 - Theo thứ tự chương trình Monitor thì chương trình nào xuất hiện trước sẽ được trình bày trước.

5.5.CẤP PHÁT VÙNG NHỚ:

- ❖ Bộ nhớ hệ thống có dung lượng 16 KByte được cấp phát như sau.
 - ◆ ROM 8 KByte được dùng để lưu trữ toàn bộ những gì có liên quan đến chương trình Monitor của hệ thống.
 - ◆ RAM 8KByte được sử dụng dùng để lưu trữ chương trình soạn thảo dữ liệu của người sử dụng, dùng ngăn xếp, vùng nhớ tạm thời, vùng đệm dữ liệu.

5.6.XÂY DỰNG CHƯƠNG TRÌNH MONITOR:**5.1.1.Khởi tạo ngăn xếp**

Ngăn xếp được định nghĩa là một vùng nhớ hay ô nhớ RAM được sử dụng dùng để lưu trữ thông tin một cách tạm thời trong suốt quá trình thi hành chương trình. Thông tin trao đổi với ngăn xếp có tính chất: vào sau ra trước (LIFO: Last in, First out). Thông thường ngăn xếp được khởi tạo bắt đầu từ địa chỉ đáy vùng nhớ RAM.

Trong hệ thống này ngăn xếp được khởi tạo bắt đầu từ địa chỉ 3FFFH.

5.6.2.Khởi tạo ngoại vi.

Để các ngoại vi trong hệ thống hoạt động ổn định tất cả các ngoại vi đều được khởi tạo để tránh sự hoạt động sai lệch do một số ngoại vi không được khởi tạo. Điều đó có nghĩa là thanh ghi điều khiển hoặc thanh ghi dữ liệu nhận các giá trị ngẫu nhiên và nó hiểu đó là giá trị khởi tạo.

Trong hệ thống này công việc thực hiện của chương trình Monitor phần lớn thực hiện tập trung vào công việc hiển thị và quét phím do đó vi mạch 8279 sẽ được khởi tạo nhiều lần.

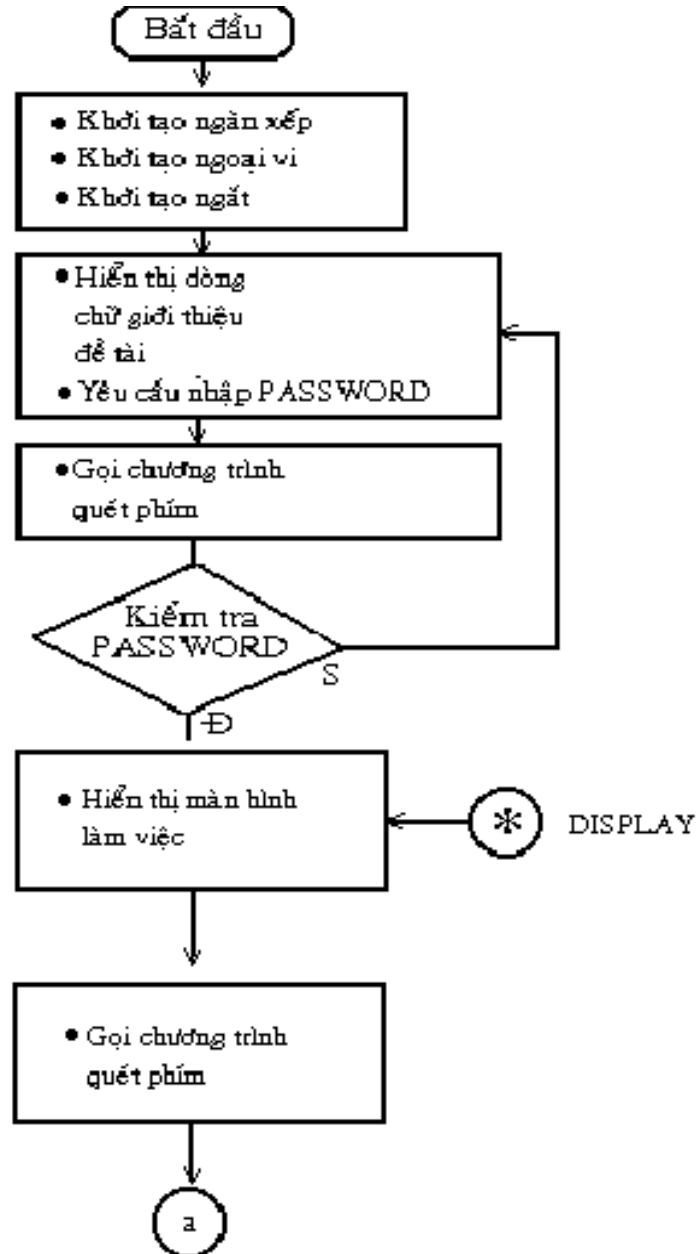
5.6.3.Khởi tạo các ngắt

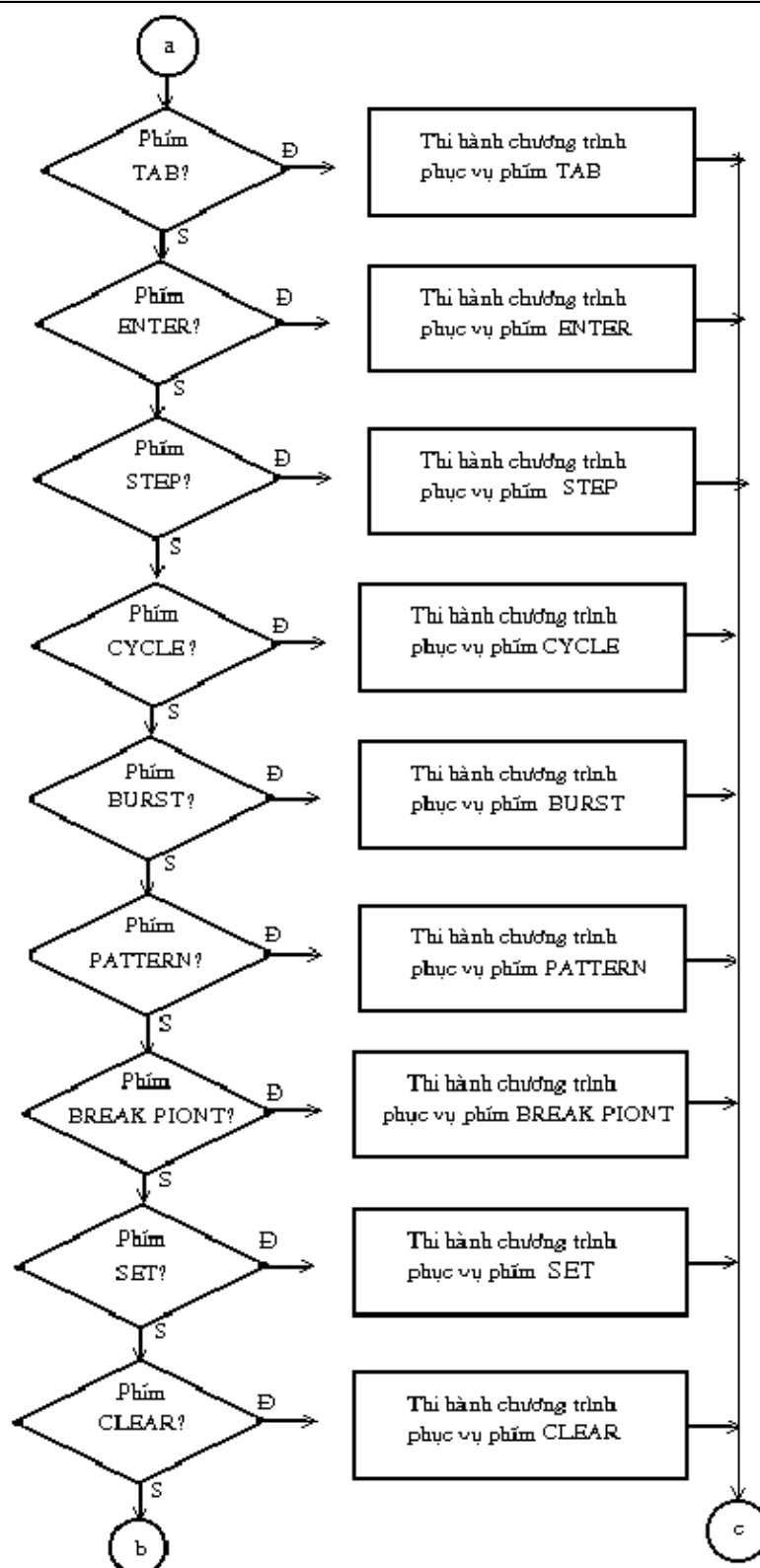
Trong phần cứng của hệ thống này sử dụng hết cả 3 ngắt của vi xử lý 8085A.

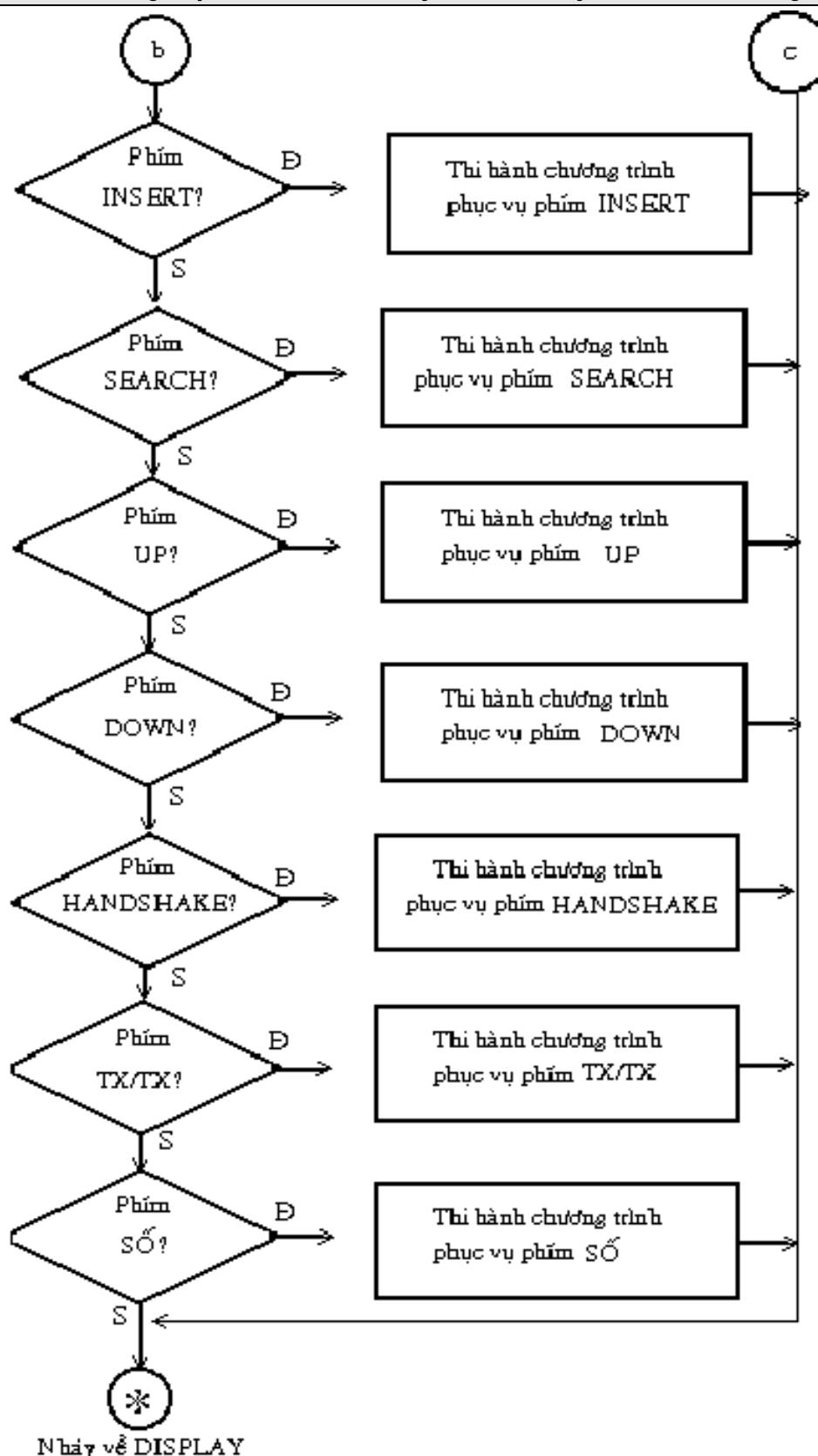
RST 7.5: dùng cho 8253

RST 6.5 và RST 5.5 dùng cho 8251A để ngắt vi xử lý thực thi chương trình truyền dữ liệu.

5.7. LƯU ĐỒ KHỞI CHƯƠng TRÌNH MONITOR

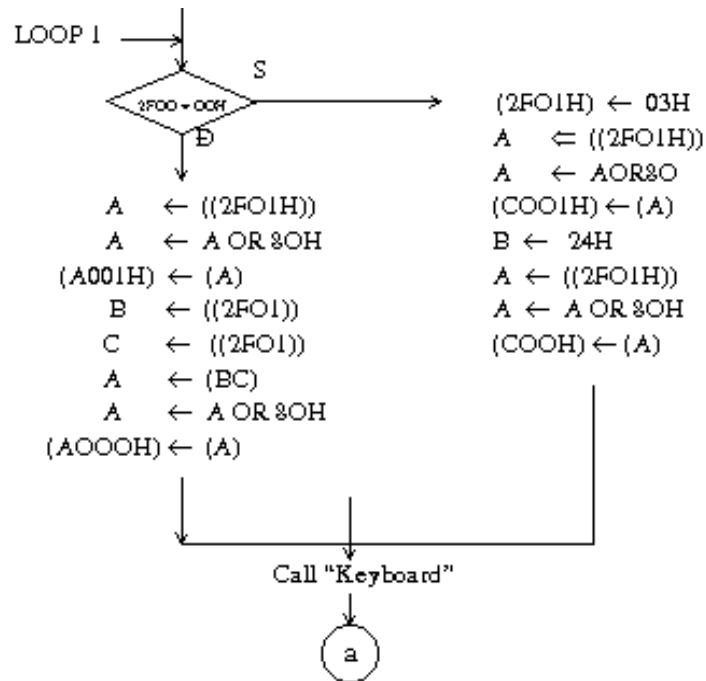


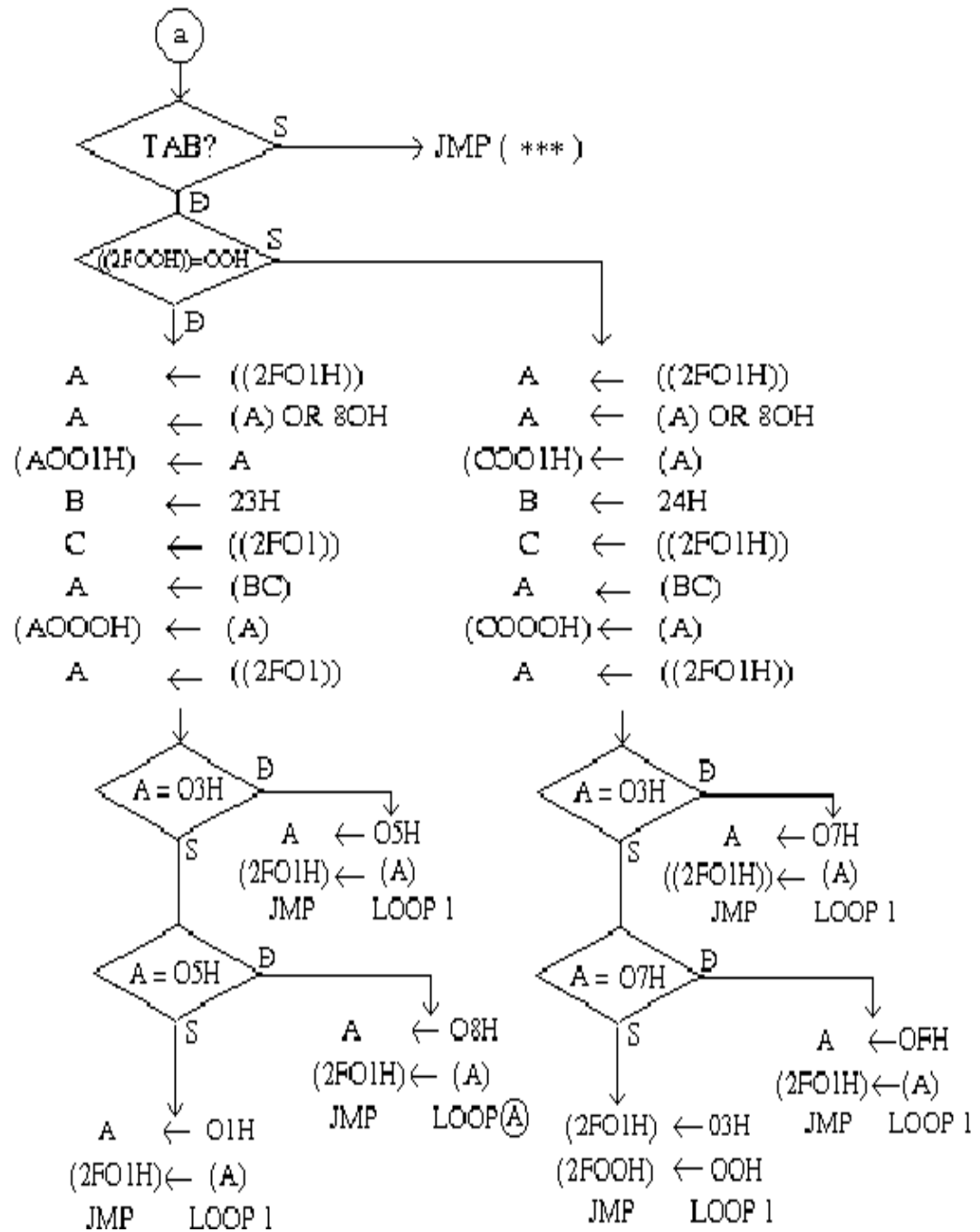




5.8.LƯU ĐỒ GIẢI THUẬT CHƯƠNG TRÌNH MONITOR

Call "KEYBRD"
 Call "HIỂN THỊ 1"
 Call "ĐỔI MÃ"
 LOOPA : Call "HIỂN THỊ 2"
 JMP "START 1"
 START 1: 2FOOH ← OOH
 2FO1H ← O3H

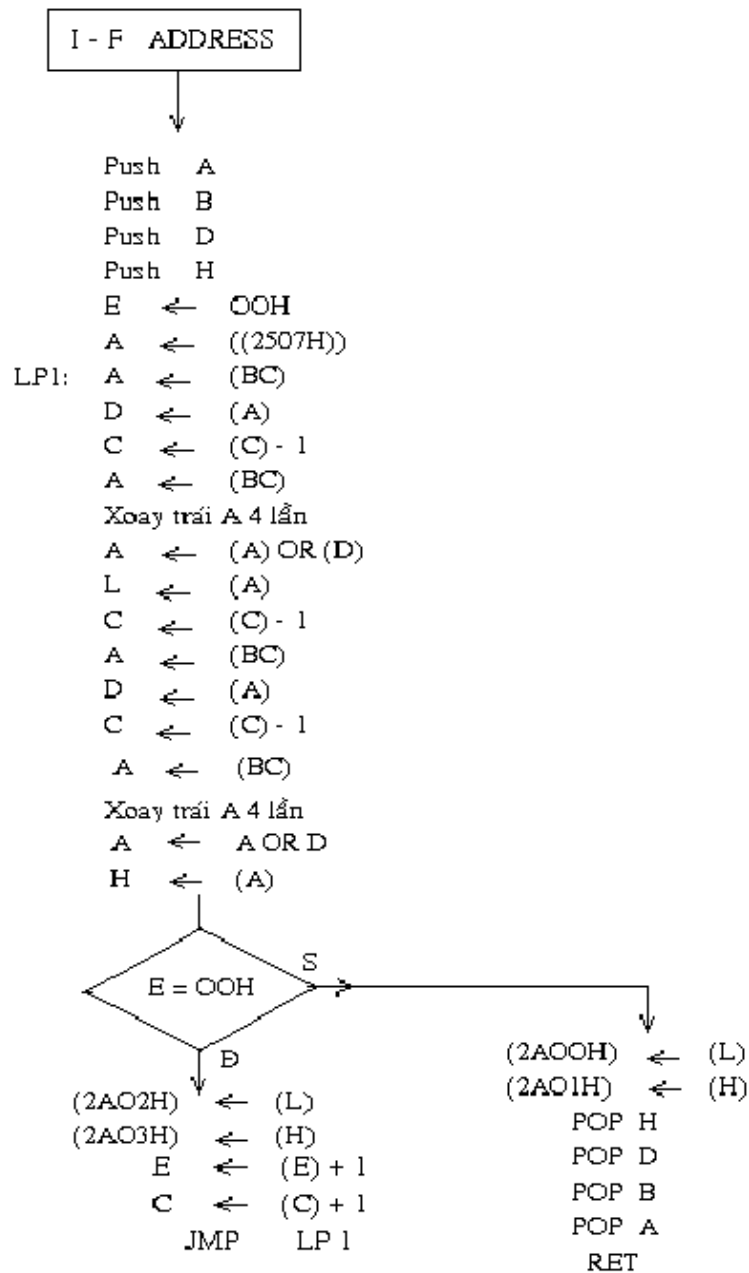




Chương trình con lấy mã địa chỉ hiện hành

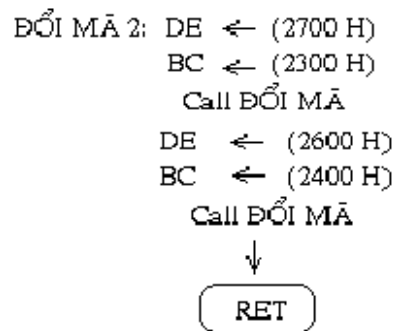
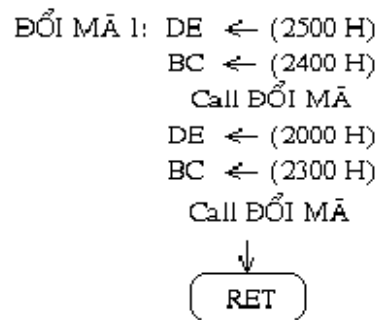
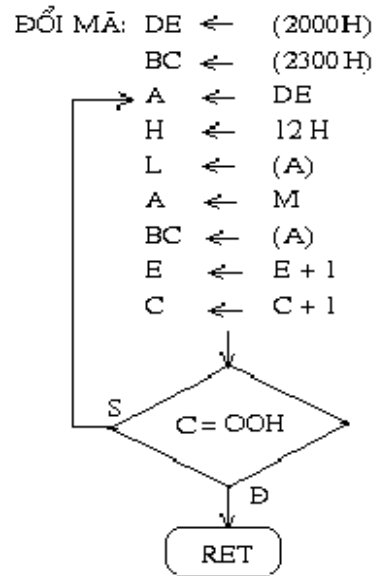
Đây là một chương trình có chức năng lấy địa đầu và địa chỉ cuối nạp vào 4 ô nhớ từ 2900H – 2930H

Không có thanh ghi nào bị điều chỉnh.

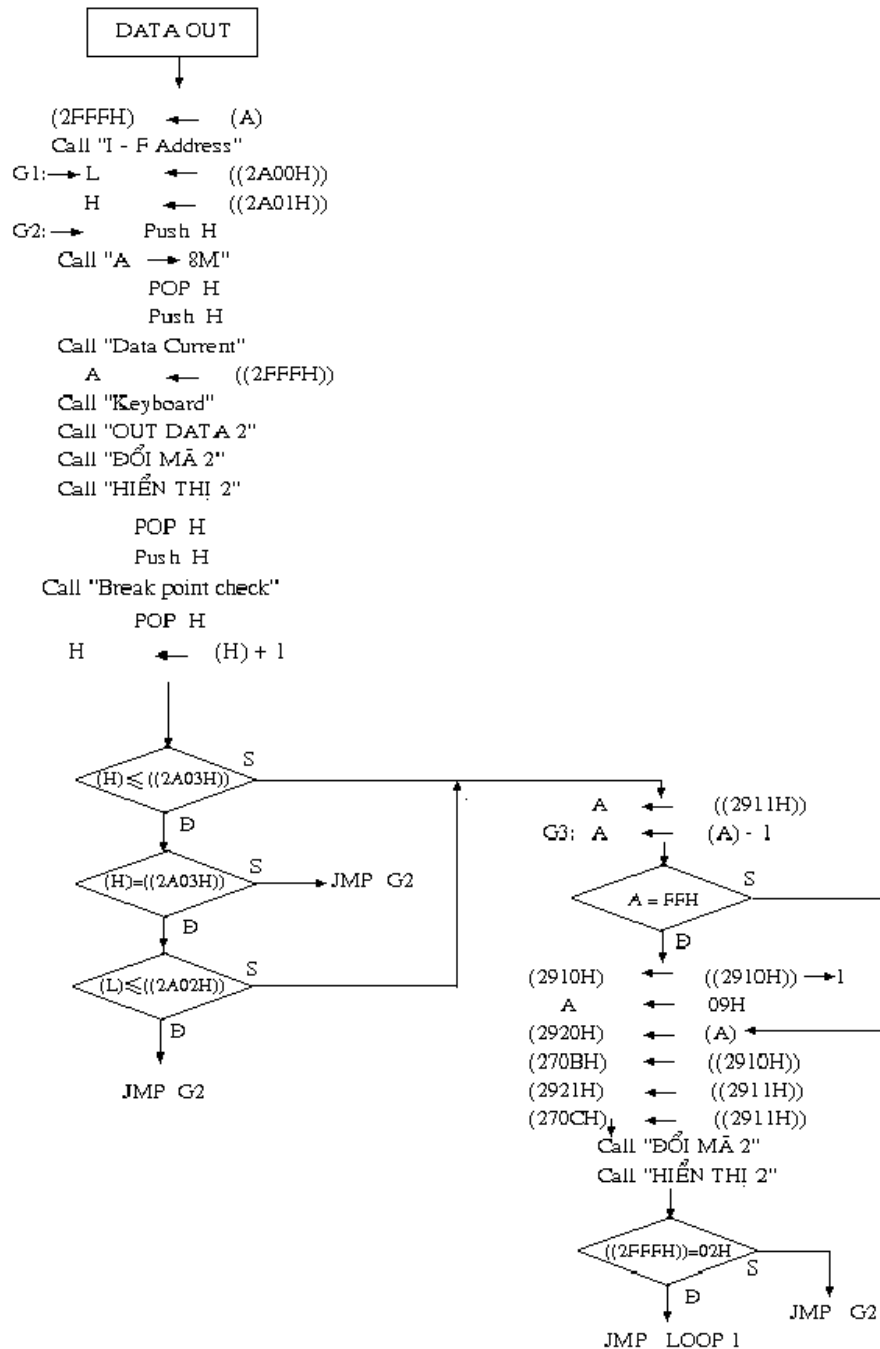


Chương trình con đổi mã

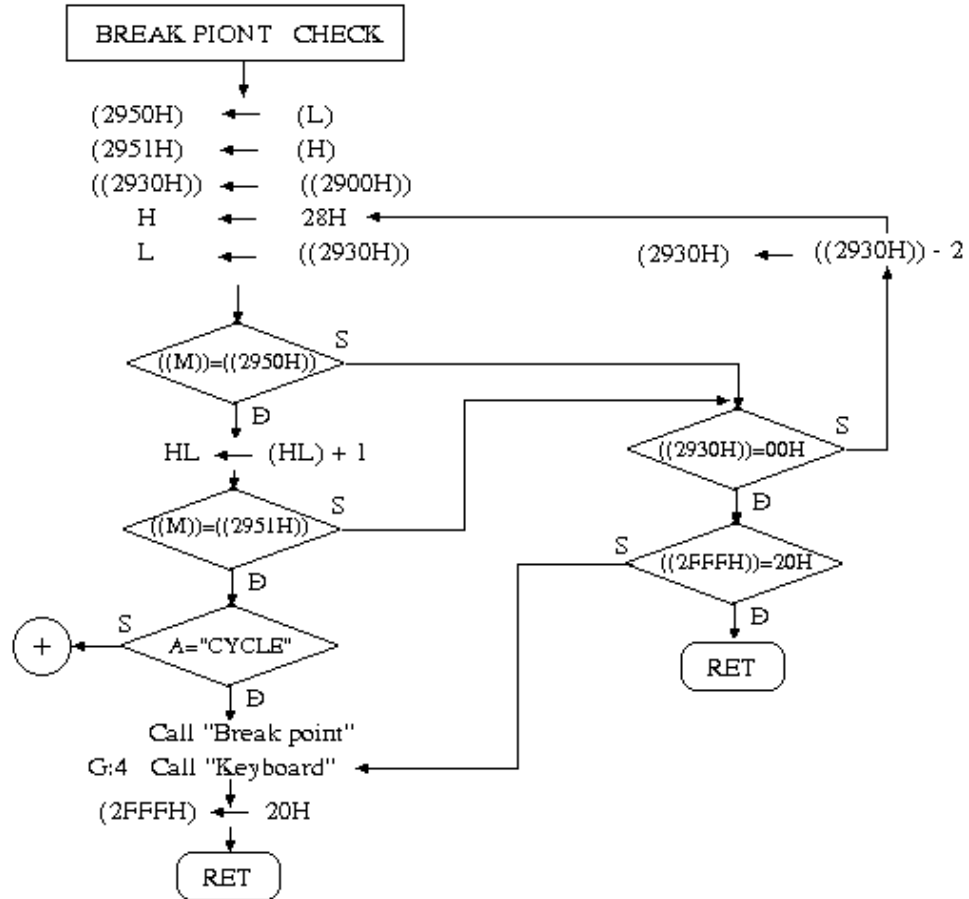
Chương trình này có chức năng COPY dữ liệu từ 2000 H - 200FH đổi mã thành mã 7 đoạn nạp lại vùng địa chỉ từ: 2300 H – 230 FH và COPY dữ liệu từ 2600 H – 260FH đổi thành mã 7 đoạn và nạp lại địa chỉ từ 2400 – 240FH.

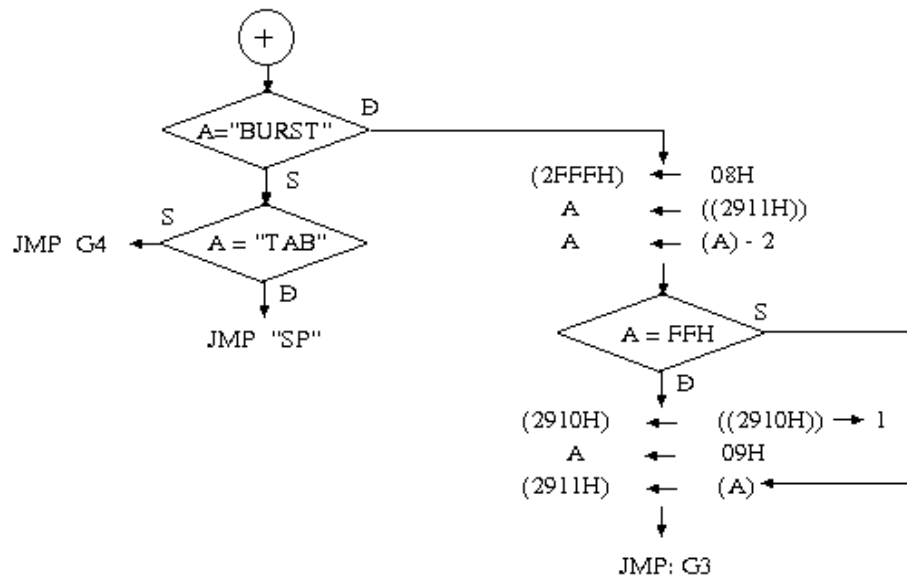


Chương trình con DATA OUT có nhiệm vụ xuất dữ liệu ra màn hình và ra port A

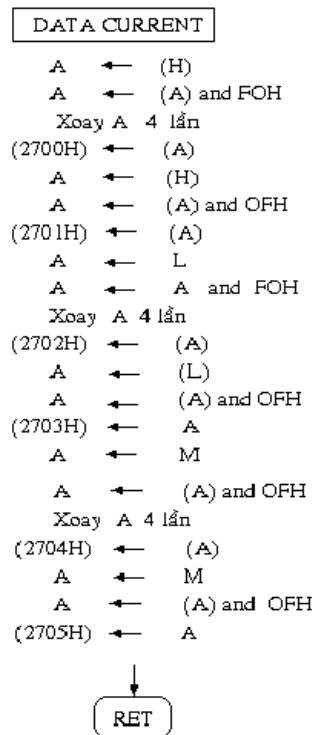


Chương trình BREAK PIONT CHECK có nhiệm vụ báo số điểm dừng đã được đặt.

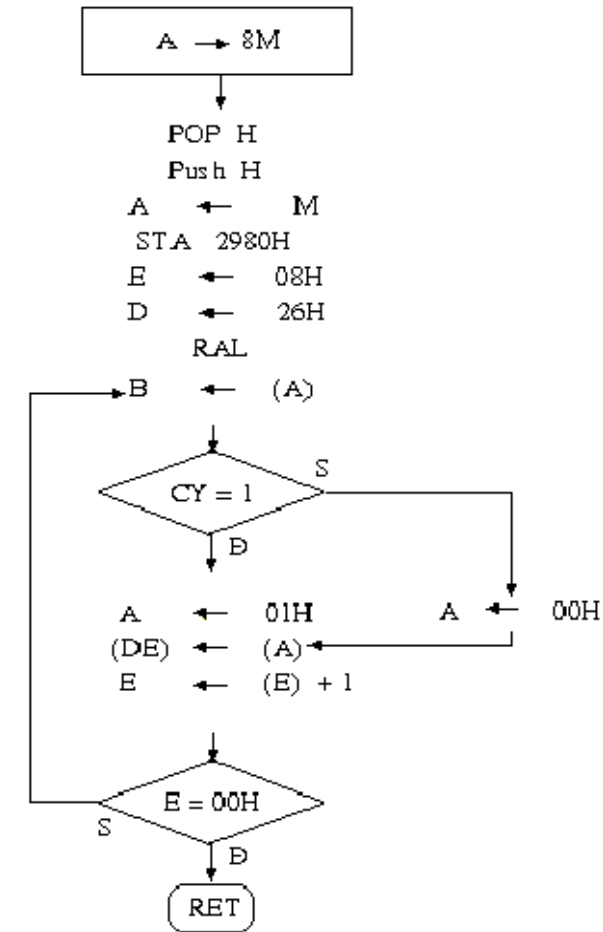




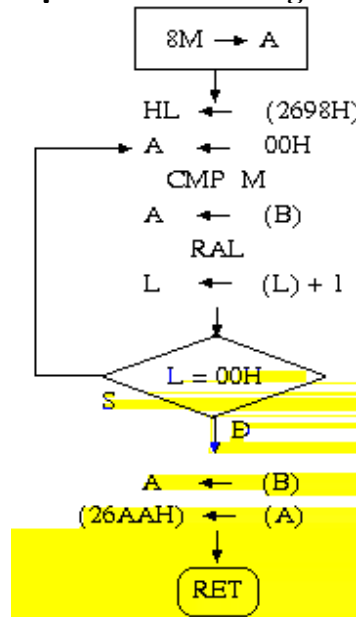
Chương trình DATA CURRENT có chức năng báo dữ liệu hiện hành ra màn hình.



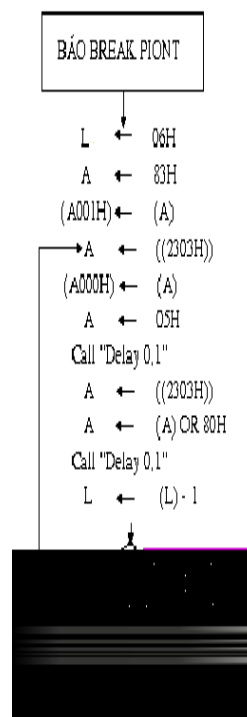
Chương trình có chức năng chuyển đổi dữ liệu chứa trong thanh ghi A thành 8 bit chứa vào trong ô nhớ có địa chỉ chứa trong cặp thanh ghi DE.



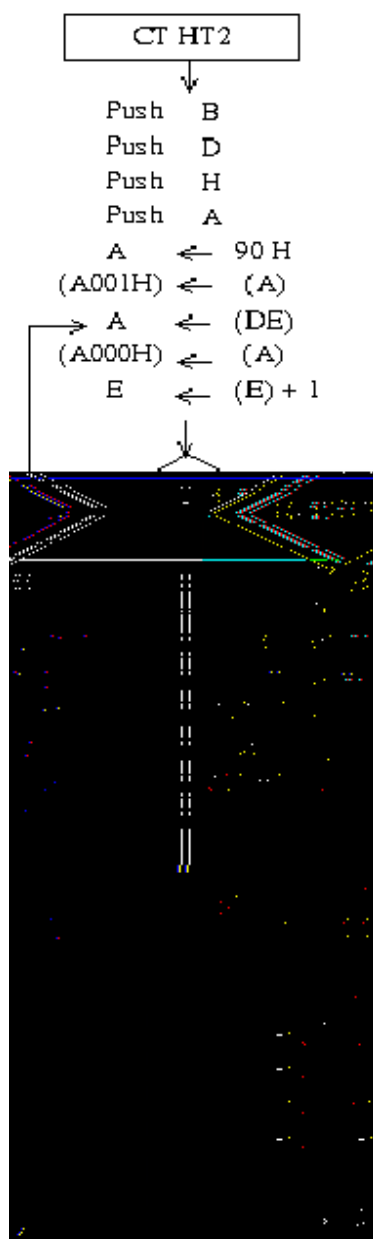
Chương trình chuyển đổi 8 ô nhớ có địa chỉ chứa trong cặp thanh ghi DE thành dữ liệu 8 bit chứa trong thanh ghi A.



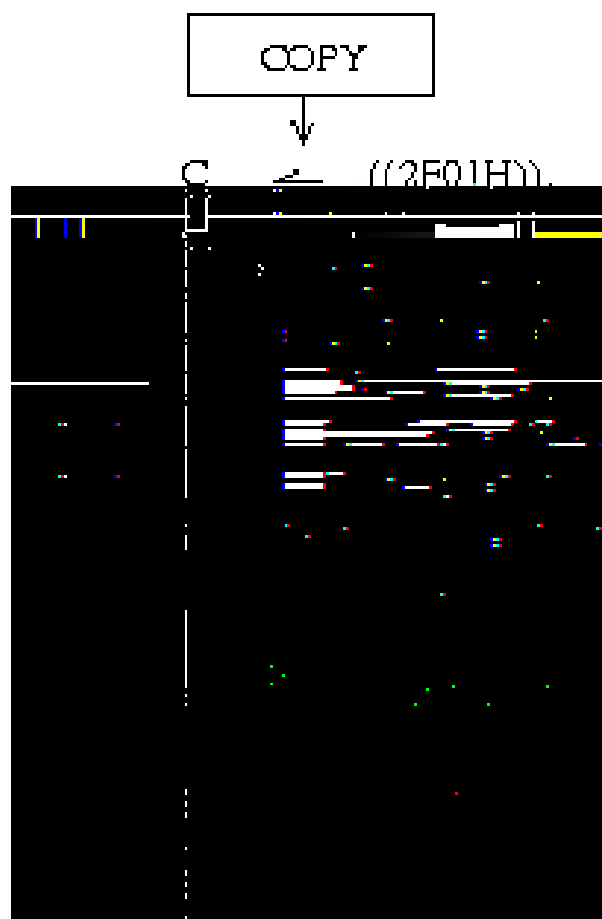
Chương trình báo số điểm dừng đã được đặt vào và hiển thị số điểm dừng ra màn hình.



Chương trình con hiển thị 2
Hiển thị ra màn hình toàn bộ các thông số làm việc:

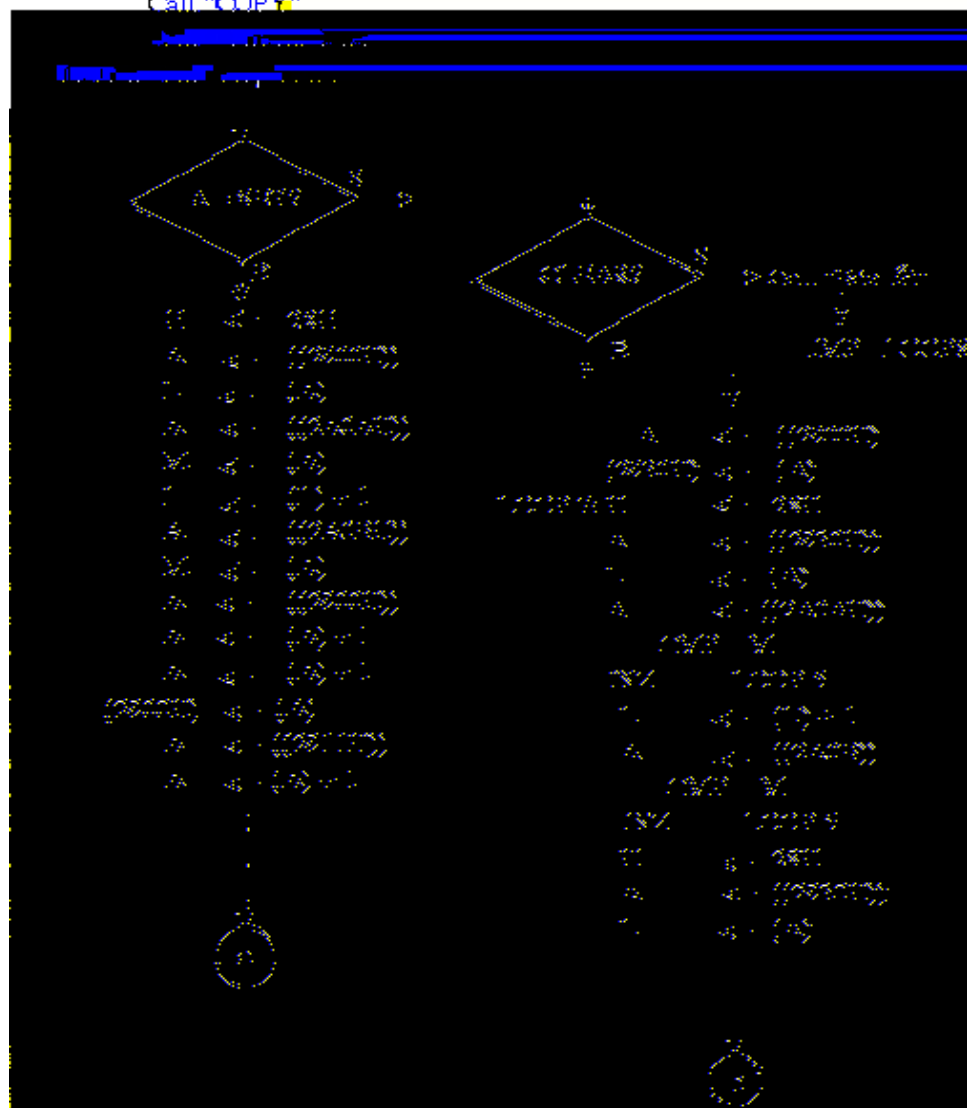


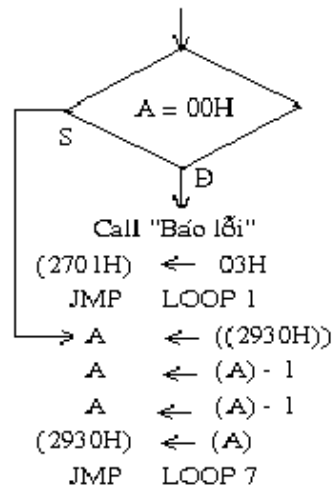
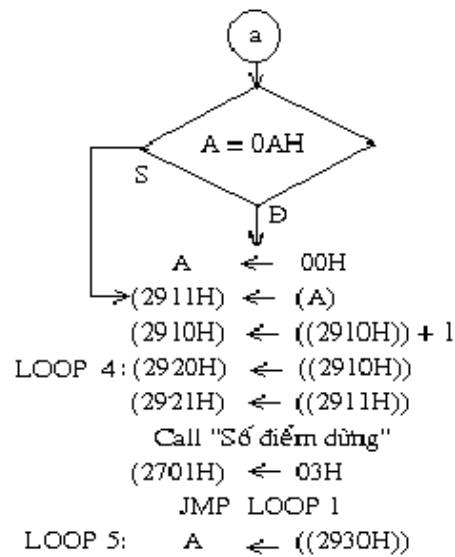
Chương trình con copy dữ liệu



Chương trình kiểm tra mật mã do người sử dụng nhập vào để quyết định các chức năng làm việc tiếp theo của thiết bị.

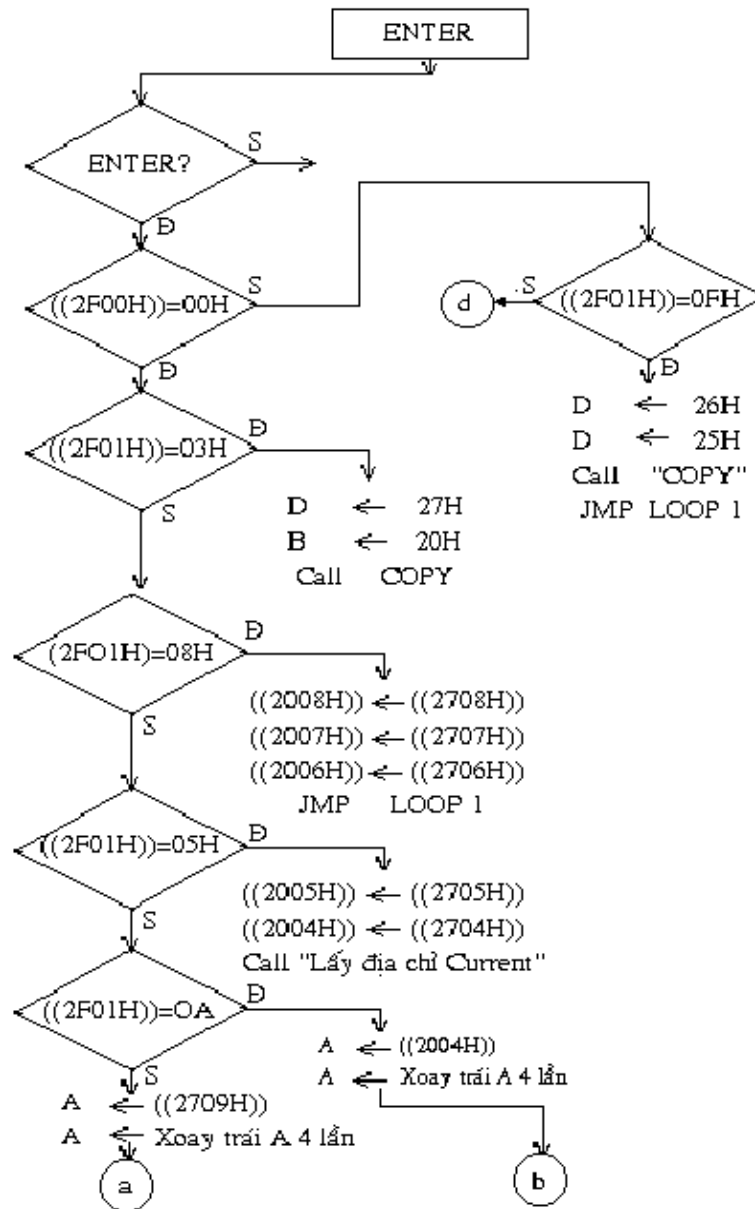


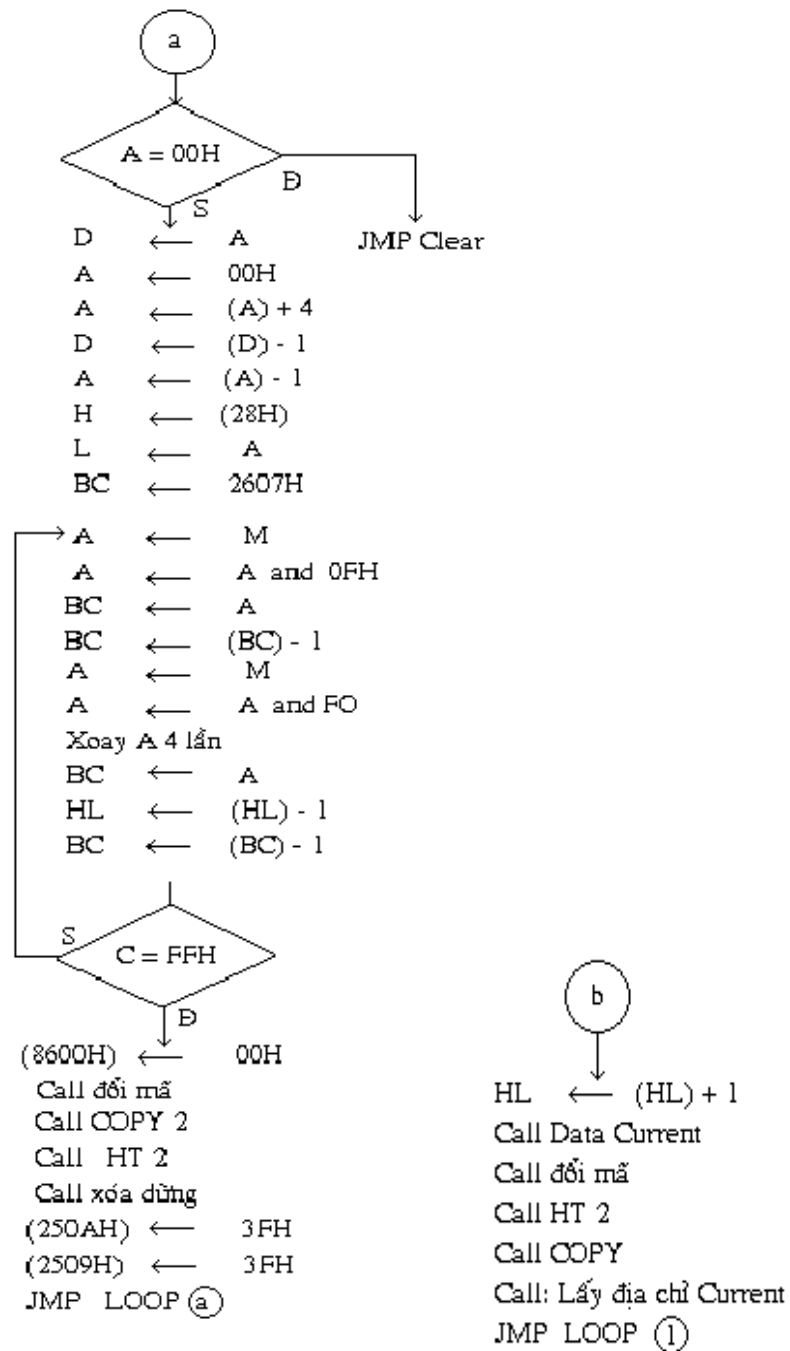




Chương trình phím chức năng enter

Chương trình có chức năng xác định địa chỉ, dữ liệu cần thi hành để phục vụ cho các chức năng khác của thiết bị do người sử dụng nhập vào.





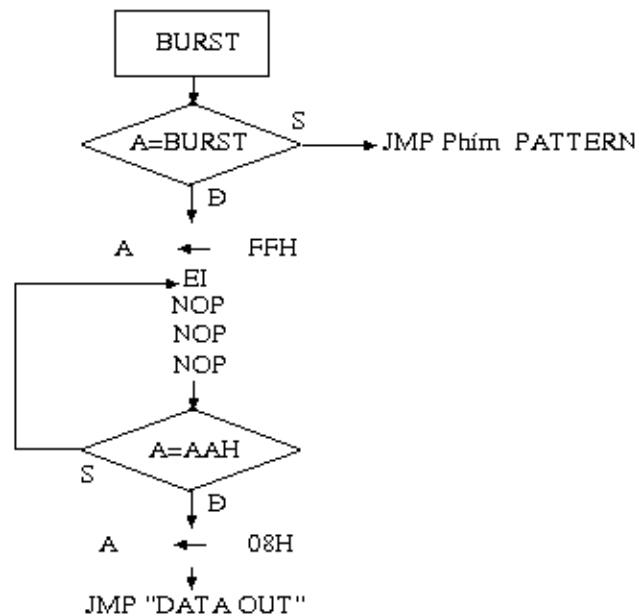


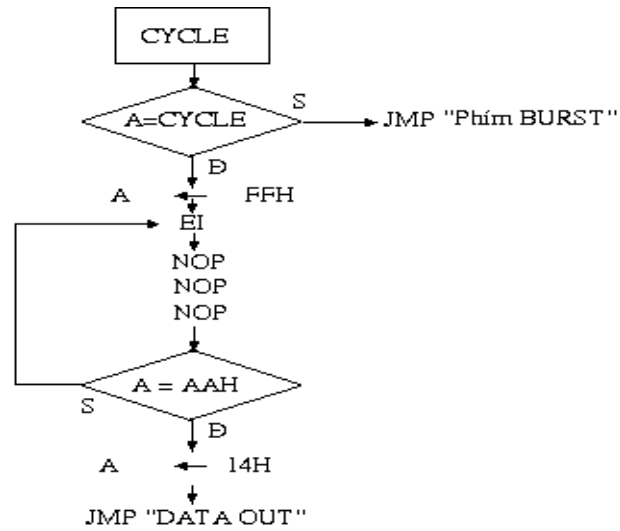
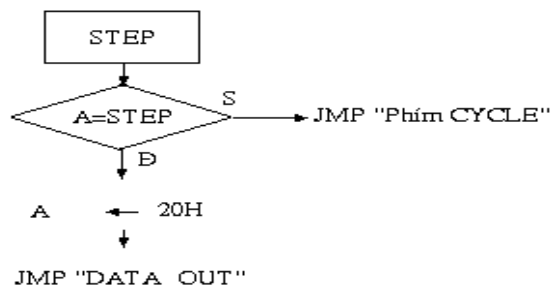
```

Call "8M → A"
Call lấy địa chỉ Current
HL ← 2A0AH
A ← ((26AAH))
M ← A
Push HL
Call đổi mã 1
Call HT 2
POP HL
HL ← (HL) + 1
Push H
Call "A → 8M"
POP H
Call data current
Call COPY
2701 ← 0FH
JMP LOOP ①

```

Chương trình chức năng phím BURST.



Chương trình chức năng phím CYCLE.**Chương trình chức năng phím STEP.**

CHƯƠNG 6

THI CÔNG

Quá trình thi công thiết bị được chia làm hai công đoạn:

- Thi công phần cứng.
- Thi công phần mềm.

Hai công đoạn này có thể tiến hành độc lập không cần phải song song với nhau.

6.1. THI CÔNG PHẦN CỨNG.

Quá trình thi công phần cứng diễn ra theo trình tự sau:

- Xác định cấu hình phần cứng thiết bị
- Xây dựng sơ đồ nguyên lý mạch điện trên giấy
- Kiểm tra lại cách kết nối các linh kiện với nhau
- Tìm kiếm dự trữ linh kiện vật tư.
- Điều chỉnh lại sơ đồ mạch điện (nếu có thay đổi)
- Sử dụng phần mềm EAGLE (Version 3.51 for DOS) để vẽ sơ đồ nguyên lý mạch điện trên máy vi tính.
- Kiểm tra các lỗi trên sơ đồ mạch nguyên lý trên máy tính (Schematic).
- Bố trí linh kiện
- Chạy sơ đồ mạch in trên máy tính (board).
- Kiểm tra và sửa các lỗi trên đường mạch in.
- Đặt mạch in (kéo lụa)
- Kiểm tra và chữa lỗi các mối hàn trên mạch in .
- Vệ sinh mạch in.
- Hàn đế chân linh kiện vào bo mạch.
- Cắm linh kiện vào bo mạch
- Kiểm tra vị trí linh kiện so với sơ đồ bố trí linh kiện.
- Điều chỉnh lại vị trí.
- Kết nối các bo mạch lại với nhau.
- Kiểm tra toàn bộ lại hệ thống.
- Cấp điện cho thiết bị.
- Cho chạy thử nghiệm.
- Quan sát kết quả, ghi nhận
- Phát triển thêm phần cứng (nếu có điều kiện cho phép)
- Trang trí vỏ hộp
- Kết thúc

Bảng 6.1. Dữ trữ thiết bị vật tư linh kiện

STT	Tên linh kiện	Số lượng	Giá cả đồng/con	Thành tiền (đồng)
BO MẠCH BÀN PHÍM VÀ HIỂN THỊ				
1	LED 7 đoạn (Anod chung)	30	2800	84000
2	LED đơn	20	400	8000
3	Công tắc gạt	2	500	1000
4	Vì mạch quét phím 8279	2	80000	160000
5	Giải mã 74154	2	16000	32000
6	Đệm 7414	4	3000	12000
7	Transistor A1015	30	300	9000
8	Transistor C1815	10	300	3000
9	Điện trở (330 Ω)	50	100	5000
10	Mạch in 2 lớp (210 mm x 297 mm)	1	311850	311850
11	Phím ấn (phím máy tính)	35	1000	35000
12	Diode 1418	4	200	800
BO MẠCH XỬ LÝ CHÍNH (CPU)				
13	Vì xử lý 8085A	1	37000	37000
14	Thạch anh 6MHz	1	6000	6000
15	Vì mạch chốt địa chỉ 74373	1	3000	3000
16	Vì mạch đếm dữ liệu 74245	1	3000	3000
17	Vì mạch đếm địa chỉ 74244	3	3000	9000
18	Vì mạch giải mã 74138	1	3000	3000
19	Vì mạch đếm 7414	4	3000	12000
20	Vì mạch cổng NOT	1	2000	2000
21	Bộ nhớ ROM 2764 (8KB)	1	30000	30000
22	Bộ nhớ RAM 6264 (8KB)	1	20000	20000
23	Vì mạch giao tiếp 8255	1	30000	30000
24	Vì mạch định thời 8253	1	25000	25000
25	Vì mạch giao tiếp bất đồng bộ 8251A	1	22000	22000
26	Vì mạch đếm 4017	1	3000	3000
27	Vì mạch kích chuẩn phát MC 1489	1	4000	4000
28	Vì mạch kích chuẩn thu MC 1489	1	6000	6000
29	Đầu nối DB 25 (trộn bộ)	1	32000	32000
30	Đầu nối DB 9 (trộn bộ)	1	13000	13000
31	Vì mạch tạo xung đơn ổn 74221	1	3800	3800
32	Mạch in 2 lớp (297 mm x 210 mm)	1	311800	311800
33	Tụ hóa (10 μ F)	10	200	2000

STT	Tên linh kiện	Số lượng	Giá cả đồng/con	Thành tiền (đồng)
BO MẠCH NGUỒN				
34	Biến thế 1A (nguồn đôi 12V)	1	20000	20000
35	Diode IN 4007	5	200	1000
36	Tụ lọc 2200	3	2000	6000
37	Tụ lọc Titan	40	200	8000
38	IC ổn áp (7805, 7912, 7812)	3	3000	9000
39	Pin dự phòng	1	10000	10000
40	JP 1x2	5	500	2500
41	JP 1x3	3	500	1500
42	JP 1x9	3	500	1500
43	JP 2x8	3	1000	3000
44	JP 1x4	2	500	1000
45	JP 2x10	6	1000	6000
46	JP 2x13	10	1500	15000
47	Dây bện 20 (3dm)	1	10000	10000
48	Mạch in 1 lớp (50mm x 70mm)	1	2000	2000
Tổng cộng :1320500 (đồng)				

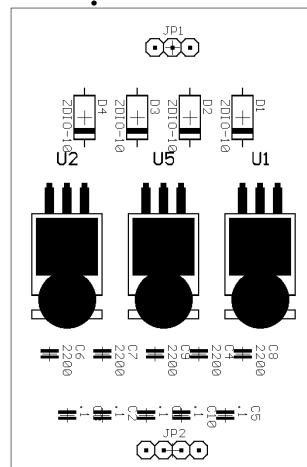
❖ Bo mạch nguồn .

Do cấu trúc phần cứng thiết bị có khá nhiều linh kiện, đặc biệt do số lượng LED hiển thị phím ấn khá nhiều, nên chỉ riêng bo mạch bàn phím và hiển thị cũng đã chiếm một diện tích khá lớn (210mm × 297mm), do đó người thực hiện quyết định tách riêng mạch điện thành 2 bo mạch riêng biệt như sau:

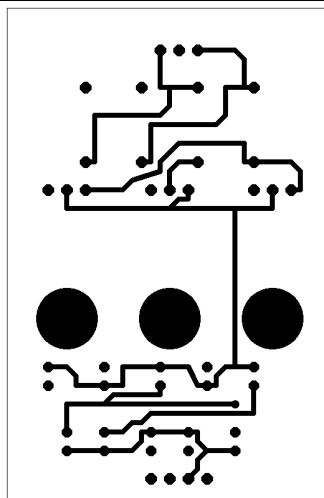
❖ Bo mạch bàn phím và hiển thị (chỉ chứa các LED hiển thị và bàn phím).

❖ Bo mạch xử lý trung tâm CPU (chứa toàn bộ các linh kiện còn lại)

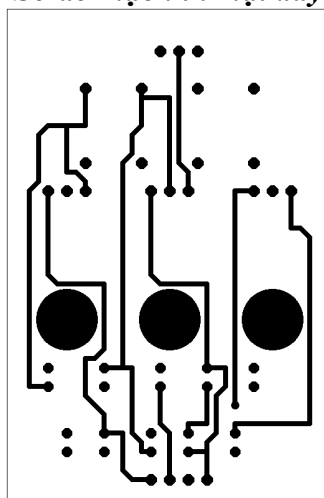
Hai bo mạch trên liên kết với nhau qua các bus dây .

SƠ ĐỒ MẠCH IN BO NGUỒN

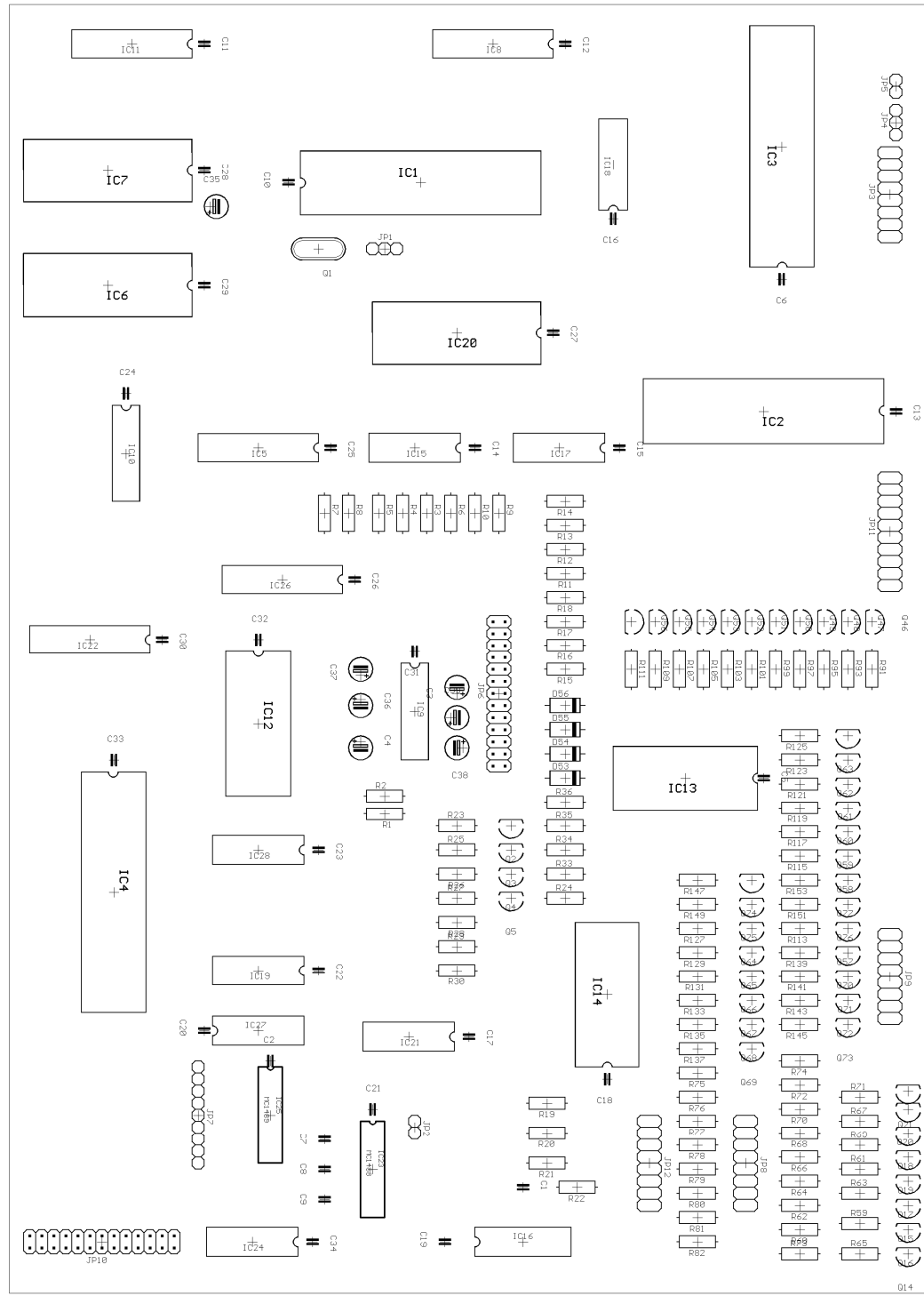
Sơ đồ bố trí linh kiện mạch nguồn

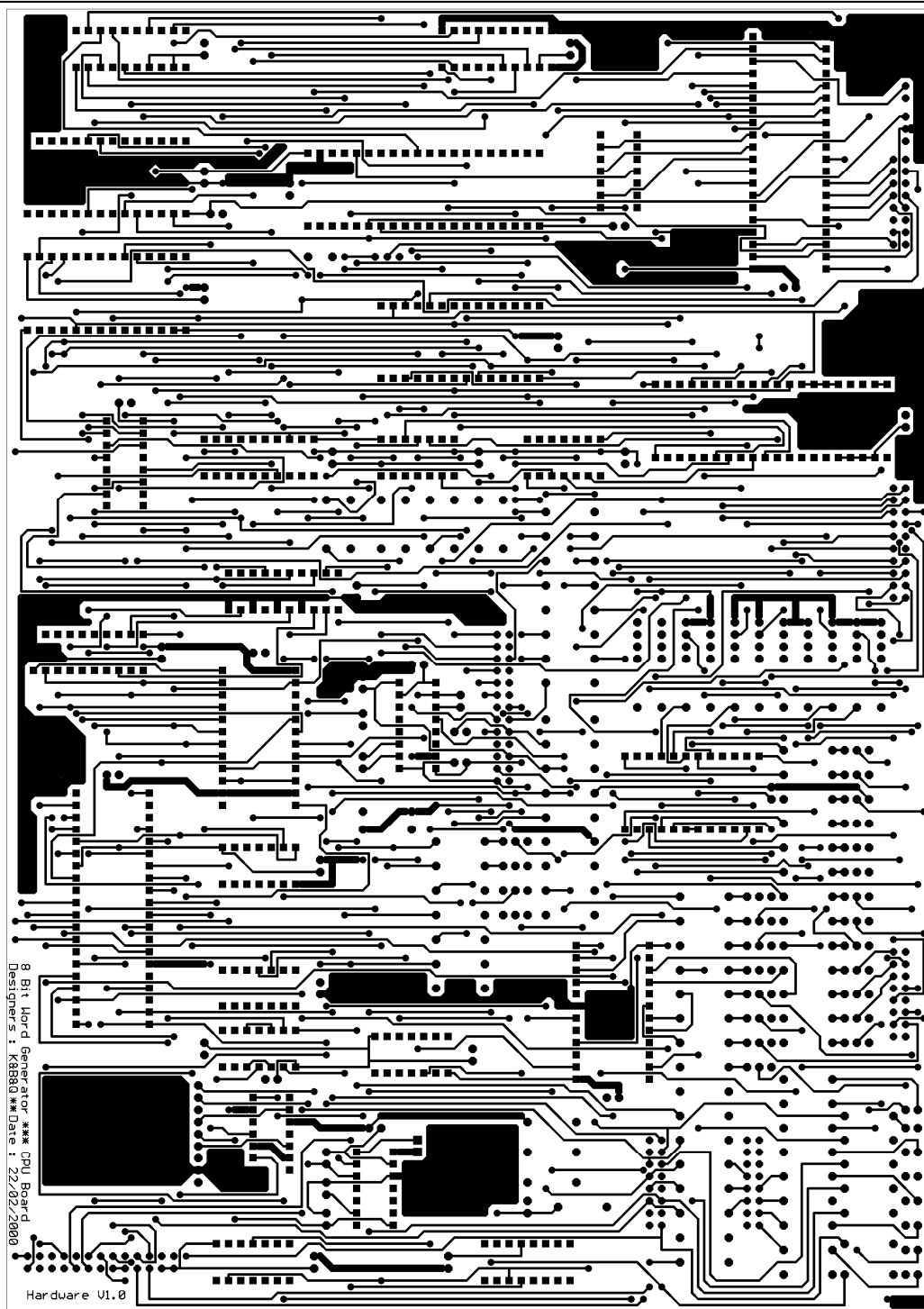


Sơ đồ mạch in mặt đáy

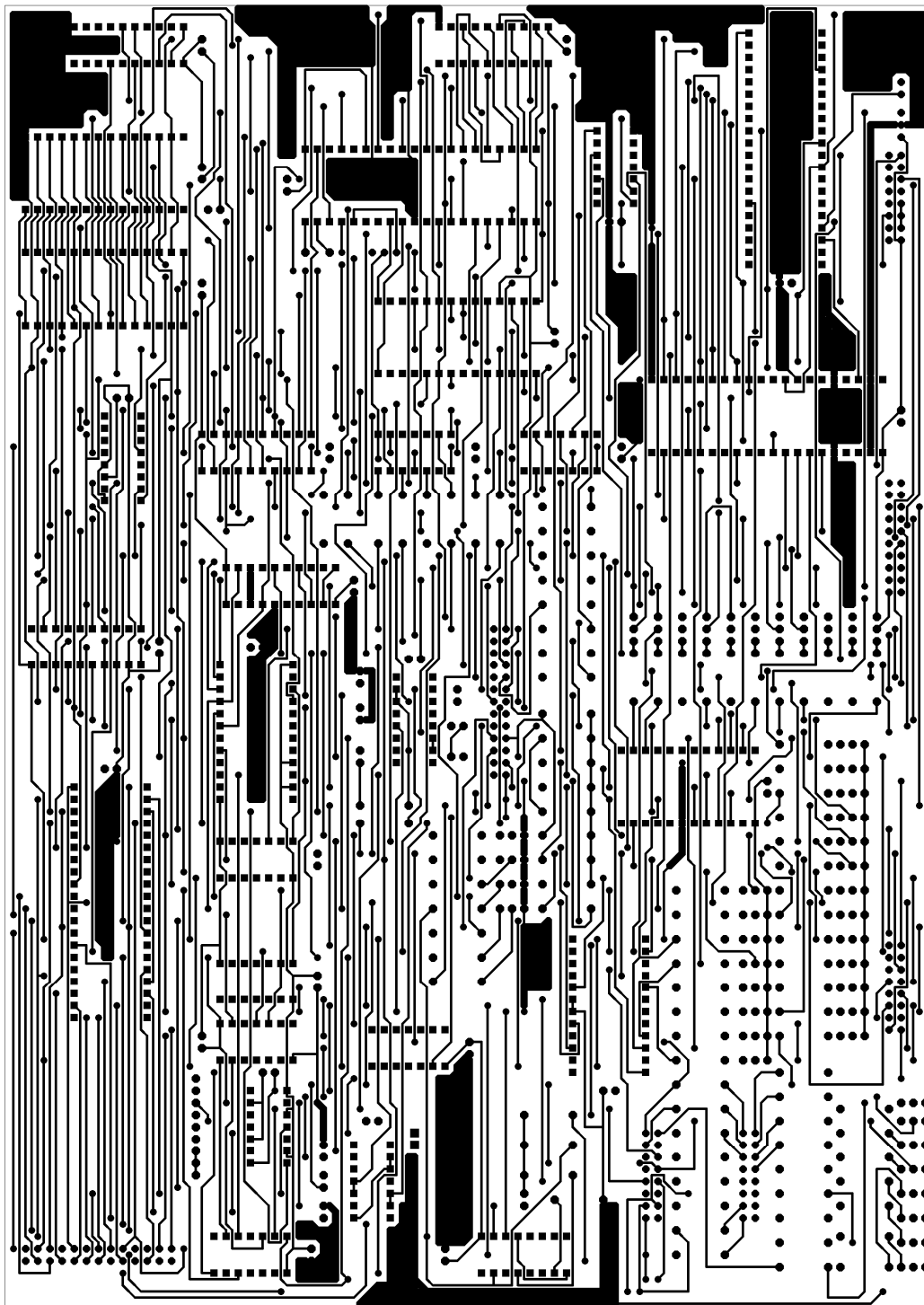


Sơ đồ mạch in mặt trên

SƠ ĐỒ MẠCH IN BỘ MẠCH CHÍNH**(a). Sơ đồ bố trí linh kiện bo mạch chính**

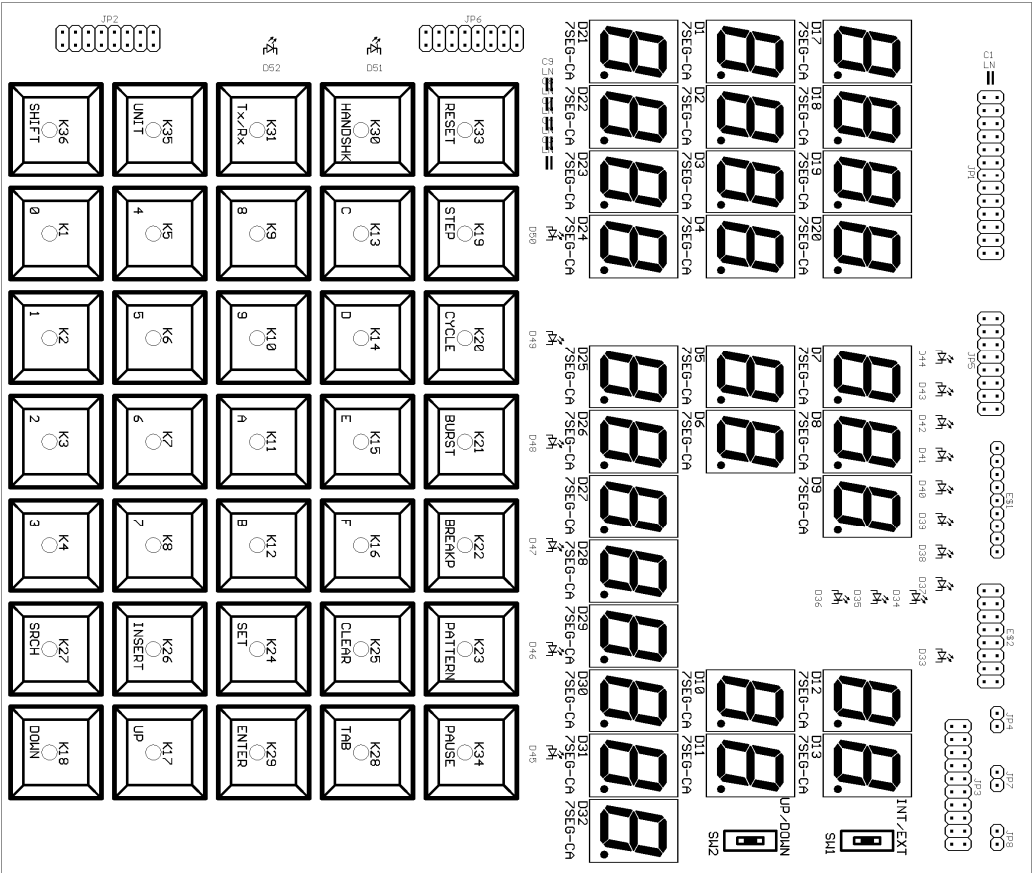


(b). Sơ đồ mạch in mặt trên

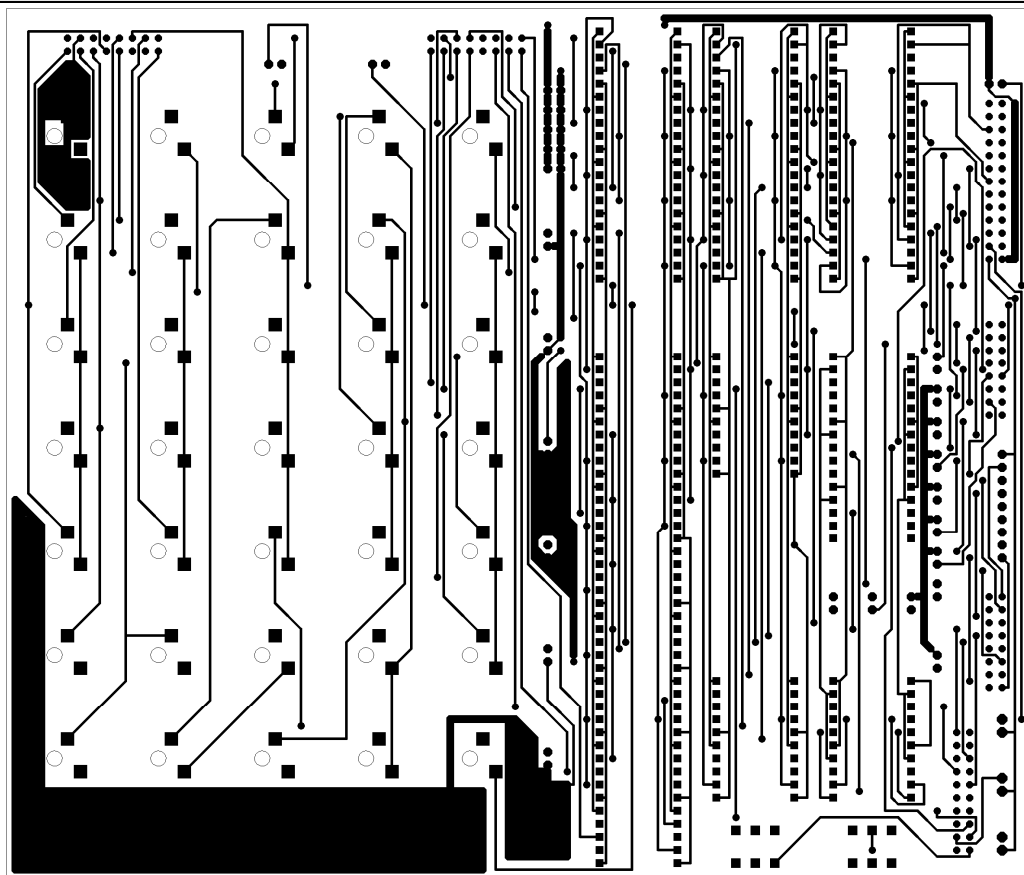


(c). Sơ đồ mạch in mặt đáy

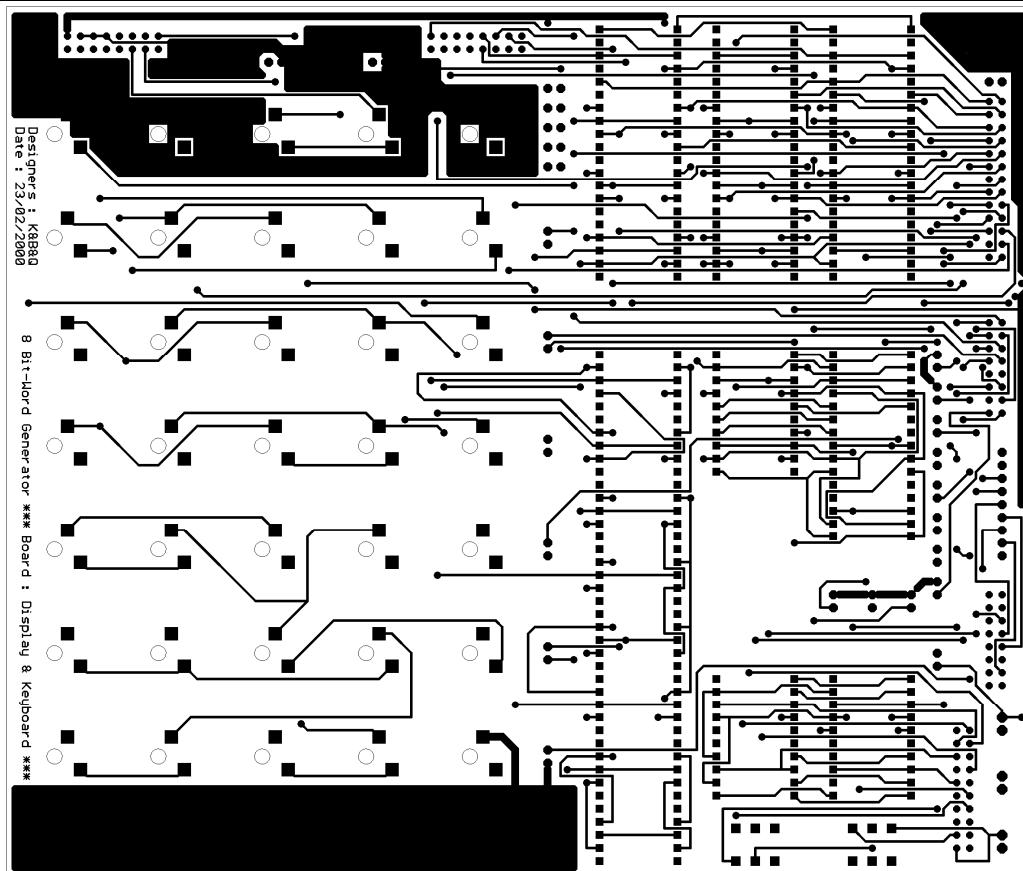
BO MẠCH BÀN PHÍM VÀ HIỂN THỊ



(d). Sơ đồ bố trí linh kiện bàn phím và hiển thị



(e). Sơ đồ mạch in mặt trên



(f). Sơ đồ mạch in mặt đáy

6.2. THI CÔNG PHẦN MỀM:

Công đoạn phát triển phần mềm có thể được tiến hành song song hoặc độc lập với việc xây dựng cấu hình phần cứng cho thiết bị.

Do đó, sau khi đã nắm được yêu cầu đặt ra và nội dung chương trình Monitor, nhóm tiến hành viết lưu đồ khối theo nội dung thiết kế phần mềm và triển khai ra thành các chương trình con để dễ dàng cho việc lập trình và kiểm tra lỗi

□ **Trình tự tiến hành theo các bước sau:**

- ❖ Viết chương trình bằng mã ngữ. Sau khi đã có lưu đồ, nhóm tiến hành viết chương trình bằng các lệnh cụ thể của VI XỬ LÝ 8085 A.
- ❖ Cho chạy thử nghiệm chương trình trên Kit VI XỬ LÝ 8085 A kết hợp với Kit mở rộng bàn phím và hiển thị của trường ĐHSPKT (tạm gọi là bộ vi xử lý 8085A mở rộng).
- ❖ Quan sát kết quả, điều chỉnh chương trình cho phù hợp với yêu cầu.
- ❖ Điều chỉnh lại chương trình đã đạt yêu cầu cho phù hợp với cấu hình phần cứng của thiết bị đang thiết kế.
- ❖ Liên kết các chương trình con lại theo một trình tự logic hợp lý thành một chương trình Monitor hoàn chỉnh, để quản lý kiểm soát công việc điều khiển thiết bị.
- ❖ Kiểm tra lại toàn bộ chương trình Monitor, điều chỉnh.
- ❖ Dịch chương trình sang mã máy. Dùng chương trình dịch mã ngữ Assembler M80 để dịch chương trình Monitor từ mã ngữ sang mã máy.
- ❖ Kiểm tra lại toàn bộ chương trình dịch mã ngữ.
- ❖ Nạp chương trình vào EPROM.
- ❖ Chạy chương trình hệ thống.
- ❖ Quan sát kết quả.
- ❖ Kết luận.

CHƯƠNG 7

HƯỚNG DẪN SỬ DỤNG MÁY THU PHÁT KÝ TỰ 8 BIT

7.1.KHỞI ĐỘNG VÀ NHẬP MÃ CHO THIẾT BỊ

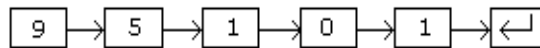
❖ Trình tự thực hiện như sau:

- Cấp điện cho hệ thống.
- Ấn phím **RESET** để đặt toàn bộ lại hệ thống về trạng thái sẵn sàng làm việc ban đầu.

Khi đó trên màn hình sẽ xuất hiện dòng chữ giới thiệu đề tài và yêu cầu nhập PASSWORD (mật mã).

Ở đây, mật mã có tác dụng ngăn chặn sự xâm nhập của những người không có thẩm quyền sử dụng thiết bị.

Trình tự nhập mật mã ấn các phím sau:



Khi đó thiết bị sẽ cho phép người sử dụng đi vào soạn thảo với các vùng màn hình làm việc.

7.2.CHỌN VÙNG MÀN HÌNH LÀM VIỆC VÀ THỦ TỤC SOẠN THẢO.

Việc lựa chọn vùng màn hình soạn thảo của máy phát từ (Word Generator). Trong phần mềm EWB 5.0 được thực hiện bằng con trỏ chuột (cursor).

Đối với máy thu phát ký tự 8 bit, thì việc chọn vùng màn hình soạn thảo được thực hiện bằng cách ấn phím **TAB** để đưa dấu nhắc “•” Về đúng vùng màn hình cần soạn thảo.

Thí dụ:

Người sử dụng muốn soạn thảo một vùng dữ liệu có địa chỉ từ 2000_H đến 2005_H với dữ liệu sau:

Địa chỉ	Ký tự	Mã Hexa
2000 _H	A	77
2001 _H	b	7C
2002 _H	C	58
2003 _H	E	5E
2004 _H	d	79
2005 _H	F	71

❖ *Thao tác thực hiện như sau:*

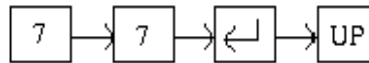
- Ấn phím **TAB** cho đến khi dấu “•” Hiện thị nằm ở tại địa chỉ **INTIAL** (địa chỉ đầu) nhập giá trị 2000_H đến 2005_H



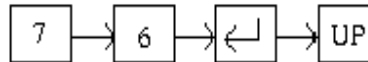
- Ấn phím **TAB** đưa dấu “•” Về vùng màn hình DATA (dữ liệu) sau đó nhập lần lượt các giá trị dữ liệu vào.

Chú ý sau khi nhập giá trị dữ liệu tương ứng với địa chỉ đó, sau đó ấn phím **UP** để tăng lên địa chỉ kế tiếp.

Trình tự ấn phím bắt đầu từ địa chỉ soạn thảo 2000_H đến dữ liệu 77_H.

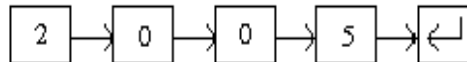


Sau đó:



Lần lượt cho đến địa chỉ cuối là 2005_H.

- An phím **TAB** để đưa dấu “●” Về màn hình **FINAL** (địa chỉ cuối).
- Nhập giá trị 5005_H vào và ấn phím **ENTER**.



- Thao tác tương tự đối với việc đặt tần số hoạt động (Clock).
- An phím **TAB** đưa dấu nhắc về màn hình **CLOCK**.
- An phím **UNIT** để chọn đơn vị tần số xung Clock cần đặt.
- Có 3 Led đơn sắc màu đỏ hiển thị cho các đơn vị HZ, KHZ và MHZ.
- Nhập giá trị tần số bằng số thập phân vào từ bàn phím và sau đó ấn phím **ENTER**.

7.3. CHON CHẾ ĐỘ LÀM VIỆC.

Sau khi đã nhập toàn bộ dữ liệu soạn thảo vào hệ thống tiến hành cho thi hành các chế độ làm việc của thiết bị.

Cho thi hành các phím các phím chức năng như:

- ☐ Phím **STEP**.
- ☐ Phím **CYCLE**.
- ☐ Phím **BURST**.
- ☐ Phím **BREAK POINT**.
- ☐ Phím **PATTERN**

Để chạy chế độ **BREAK POINT** tiến hành trình tự sau:

- An phím **BREAK POINT**.
- An phím **TAB** đưa dấu nhắc “●” về màn hình **CURRENT**.
- An phím **UP** hoặc **DOWN** để chọn địa chỉ làm điểm dừng.
- Nếu chọn địa chỉ nào thì ấn phím **SET** để xác nhận điểm đó hoặc ấn phím **CLEAR** để xóa điểm dừng và chọn.
- Số điểm dừng sẽ hiển thị trên màn hình **SET** (2 LED 7 đoạn), số điểm dừng cho phép tối đa là 99.
- Phím **PATTERN** có các chương trình mẫu được xác định bằng con số thập phân trên màn hình **PATTERN** với qui định như sau:
 - 00: CLEAR BUFFER (xóa vùng đệm).
 - 01: UP COUNTER (đếm lên).
 - 02: DOWN COUNTER (đếm xuống).
 - 03: SHIFT RIGHT (dịch phải).
 - 04: Shift Left (dịch trái)..
- Ấn phím **UP** hoặc **DOWN** để chọn chương trình mẫu trên và ấn **ENTER**.
- ❖ Thực hiện chế độ giao tiếp có bắt tay.

- An phím **Tx/Rx** để chọn trạng thái trao đổi dữ liệu hoặc phát hoặc thu dữ liệu.
 - An phím **HANDSHAKE** để bắt tay với các thiết bị khác khi trao đổi dữ liệu.
- ❖ Chèn một byte dữ liệu:
- ❖ Xóa một byte dữ liệu **CLEAR**:
- Thực hiện tương tự như chế độ chèn một byte dữ liệu.
- ❖ Tìm kiếm một byte dữ liệu với một địa chỉ hiện hành **SEARCH**.
- An phím **TAB** đưa dấu “•” Về màn hình **DATA**.
 - Nhập byte dữ liệu vào và ấn **ENTER**. An phím **TAB** đưa dấu nhắc “•” về màn hình **CURRENT**.
 - An phím **UP** hoặc **DOWN** chọn địa chỉ cần chèn vào.
 - An phím **INSERT**.
 - An phím **TAB** đưa dấu nhắc về màn hình **DATA**, nhập byte dữ liệu cần chèn vào và ấn **ENTER**.
 - An phím **SEARCH** cho đến khi tìm được địa chỉ cần tìm.
 - Phím **UP** và **DOWN** được sử dụng cho việc tăng hoặc giảm giá trị của địa chỉ soạn thảo và tần số hoạt động của thiết bị.

Bảng 7.1 Qui định mã LED 7 đoạn cho các ký tự và ký số

KÝ TỰ	CHỮ HOA		CHỮ THƯỜNG	
	HIỂN THỊ	MÃ (HEXA)	HIỂN THỊ	MÃ (HEXA)
A	A	77		
B			b	7C
C	C	39	c	58
D			d	5E
E	E	79		
F	F	71		
G	G	3D	g	6F
H	H	76	h	74
I	I	06	i	01
J	J	1E		
K			k	7A
L	L	38		
M			m	55
N	N	37	n	54
O	O	3F	o	5C
P	P	73		
Q			q	67
R	R	31	r	50
S	S	6D		
T			t	78
U	U	3E		
V			v	1C
W			w	1D
X	X	70		
Y			y	6E
Z	Z	49		

KÝ SỐ	HIỂN THỊ	MÃ (HEXA)
0	0	3F
1	1	06
2	2	5B
3	3	4F
4	4	66
5	5	6D
6	6	7D
7	7	07
8	8	7F
9	9	6F
A	A	77
B	B	7C
C	C	58
D	D	5E
E	E	79
F	F	71

Bảng 7.2 Qui định mã phím ấn của bàn phím

SỐ TT	PHÍM ẤN	MÃ PHÍM ẤN (MÃ HEXA)
1	0	00 _H
2	1	01 _H
3	2	02 _H
4	3	03 _H
5	4	04 _H
6	5	05 _H
7	6	06 _H
8	7	04 _H
9	8	08 _H
10	9	09 _H
11	A	10 _H
12	B	11 _H
13	C	12 _H
14	D	13 _H
15	E	14 _H
16	F	15 _H
17	UP	16 _H
18	DOWN	17 _H
19	STEP	18 _H

20	CYCLE	19 _H
21	BURST	1A _H
22	BREAKPIONT	1B _H
23	PATTERN	1C _H
24	SET	1D _H
25	CLEAR	1C _H
26	INSERT	1E _H
27	SEARCH	1F _H
28	TAB	20 _H
29	ENTER	21 _H
30	HANDSHAKE	22 _H
31	Tx/Rx	23 _H

CHƯƠNG 8

TÓM TẮT – ĐỀ NGHỊ – KẾT LUẬN

8.1.TÓM TẮT ĐỀ TÀI

Sau hơn 6 tuần nghiên cứu thực hiện đề tài, tập luận văn đã được hoàn thành.

Các vấn đề trong đề tài được trình bày và giải quyết theo tình tự logic từ tổng quát đến cụ thể.

Trong mỗi vấn đề được chia sẽ ra thành từng phần nhỏ để giải quyết.

Nội dung trình bày của đề tài được chia thành 8 chương. Tuy nhiên vấn đề cốt lõi của đề tài được tập trung vào các chương 3, 4 và 5.

Nếu như ở chương 3 đã đề nghị một máy phát từ được xây dựng từ linh kiện điện tử và một hướng phát triển hoàn chỉnh một máy thu phát ký tự 8 bit. chương 4, cấu trúc các khối của thiết bị sẽ được triển khai thành những mạch điện cụ thể.

Công việc thiết kế nên máy thu phát ký tự 8 bit được thực hiện bằng cách ứng dụng kỹ thuật vi xử lý mà cụ thể ở đây là dùng vi xử lý 8085 A để thiết kế nên thiết bị.

Chương trình Monitor được xây dựng ở chương 5, trình bày phương hướng thực hiện, các thuật giải và liên kết các chương trình con lại theo một trình tự logic hợp lý để quản lý và kiểm soát toàn bộ hệ thống phần cứng cũng như thi hành chức năng của thiết bị.

Chương 6. Trình bày cách thức thi công phần cứng và phần mềm.

Chương 7. Hướng dẫn cách sử dụng máy thu phát ký tự 8 bit .

8.2.ĐỀ NGHỊ

Thực sự, người thực hiện đề tài chưa hài lòng lắm với những gì thực hiện trong đề tài này. Tuy nhiên mặc dù đã cố gắng hết sức mình nhưng do thời gian có hạn, nên bắt buộc người thực hiện đề tài phải dừng lại công việc nghiên cứu. Do đó người thực hiện đề tài hy vọng rằng, những khóa sau sẽ tiếp tục cố gắng hoàn thiện đề tài, để nó trở thành một sản phẩm hoàn chỉnh như tên gọi “Máy thu phát ký tự 8 bit”.

- ❖ Một vài đề nghị tham khảo cho những ai có ý định phát triển đề tài này.
- Hoàn thiện thêm những chức năng cho thiết bị mà người thực hiện đề tài chưa kịp xây dựng.
- Phát triển thành máy thu phát ký tự 16 bit.
- Mở rộng vùng nhớ RAM soạn thảo dành cho người sử dụng.
- Thay thế bàn phím máy tính bằng các phím màng, màn hình LED 7 đoạn bằng màn hình tinh thể lỏng (LCD).
- Chọn một cấu hình khác cho thiết bị.
- Mở rộng các cổng giao tiếp để thiết bị có khả năng giao tiếp với máy vi tính và các thiết bị thực tập khác có ở phòng thực tập vi mạch
- Mở rộng thêm cho thiết bị có khả năng phát các mã dữ liệu khác như: Baudot, EBCDIC,....
- Thêm chức năng biến đổi ADC và DAC cho thiết bị.
- Thay đổi cấu trúc phần cứng hoặc giải pháp phần mềm để giảm thiểu kích thước hiện nay của thiết bị.

8.3.KẾT LUẬN

Qua thời gian nghiên cứu và học hỏi, người thực hiện đề tài đã thu thập được nhiều điều bổ ích cho bản thân đặc biệt là hiểu cấu trúc phần cứng cũng

nghư cách xây dựng chương trình Monitor để điều khiển thiết bị để từ đó mở rộng sang các họ vi xử lý khác như Z80, hay các họ vi điều khiển như: 8051, 8031, 8951,....

Đồng thời cũng là điều kiện để người thực hiện đề tài rút ra được những kinh nghiệm, cách khắc phục để giải quyết các khó khăn nảy sinh trong quá trình thực hiện đề tài.

Đặc biệt là nắm được cách giải quyết kết hợp tương thích giữa phần cứng và phần mềm trong thiết kế.

Chẳng hạn, đối với đề tài này thì việc lựa chọn cấu hình phần cứng thiết bị có thể sẽ bị thay đổi trong quá trình thử nghiệm chương trình Monitor. Phần cứng được bổ sung hoàn thiện dần cùng với phần mềm.

Dù bản thân em đã hết sức cố gắng, song do thời gian thực hiện có hạn chế nên đề tài này sẽ không tránh khỏi những thiếu sót. Em kính mong nhận được sự chỉ bảo và sự góp ý quý báu của quý thầy cô và bạn bè để đề tài được hoàn thiện hơn.

Một lần nữa, chúng em xin chân thành cảm ơn thầy **NGUYỄN THANH BÌNH**, cùng quý thầy cô đã tận tình hướng dẫn, giúp đỡ chúng em trong thời gian thực hiện đề tài này.

Xin chân thành cảm ơn bạn bè đã giúp đỡ để chúng tôi có thể hoàn thành được đề tài.

Sinh viên thực hiện đề tài.

MAI ĐĂNG KHOA

PHẦN C

PHỤ LỤC

1.GIỚI THIỆU BỘ VI XỬ LÝ 8085A.

1.1.Giới thiệu chung.

Vi xử lý (Microprocessor) là một linh kiện bán dẫn chứa các mạch điện Logic được chế tạo theo công nghệ LSI hoặc VLSI. Vi xử lý có khả năng thực hiện các chức năng tính toán và tạo ra các quyết định làm thay đổi trình tự để thi hành chương trình. Vi xử lý là thiết bị Logic lập trình được, được thiết kế bằng các thanh ghi (Register) các Flip-Flop và các bộ định thời (Timer).

Chức năng chính của một bộ vi xử lý (CPU) là có khả năng nhận xử lý và xuất dữ liệu, quá trình này được điều khiển theo một chương trình gồm tập hợp các lệnh từ bên ngoài mà người sử dụng có thể thay đổi một cách dễ dàng. Một CPU có thể hiểu được từ vài chục, vài trăm đến hàng ngàn lệnh. Vì vậy CPU có khả năng thực hiện được rất nhiều yêu cầu điều khiển khác nhau.

1.2.Cấu trúc bên trong bộ vi xử lý 8085A.

(Hình 1.1) trình bày cấu trúc bên trong của 8085A nó bao gồm: Đơn vị xử lý Logic và số học ALU (Arithmetic), đơn vị định thời và điều khiển (Timing And Control Unit), bộ giải mã và thanh ghi lệnh (Instruction Register and Decoder), dãy thanh ghi (Register Array) điều khiển ngắt (Interrupt Control) và điều khiển I/O nối tiếp (Serial I/O Control).

1.2.1.Đơn vị Logic và số học ALU.

Đơn vị này thực hiện các chức năng tính toán bao gồm: Thanh ghi tích lũy (Accumulator), thanh ghi tạm (Temporary Register), các mạch Logic và số học, và 5 cờ báo (Flag) trong thanh ghi cờ (Flag Register).

Thanh ghi tạm dùng để lưu trữ số liệu trong suốt quá trình hoạt động số học và Logic.

Kết quả được lưu trữ vào thanh ghi tích lũy, và các cờ (các Flip-Flop) được đặt (set: bằng 1) hoặc được đặt lại (Reset: bằng 0) tùy theo kết quả tính toán.

Các cờ chịu ảnh hưởng của các phép toán Logic và số học trong ALU. Trong hầu hết các hoạt động này, kết quả được lưu trữ vào thanh ghi tích lũy. Do đó các cờ thường phản ánh các điều kiện dữ liệu trong thanh ghi tích lũy trừ một vài trường hợp ngoại lệ.

1.2.2. Thanh ghi cờ (Flag Register)

Các bit ghi trạng thái thường có trong một thanh ghi trạng thái.

D	D	D	D	D	D	D	D
S	Z	X	AC	X	P	X	CY

Hình 1.1. Cấu tạo thanh ghi trạng thái

❖ S: Sign: (bit dấu)

- S = 1: Khi kết quả là số âm.
- S = 0: Khi kết quả là số dương.

❖ Z: Zero (bit Zero).

- Z = 1: Khi kết quả bằng 0
- Z = 0: Khi kết quả khác 0.

❖ AC – Auxiliary Carry (bit nhớ số phụ)

- AC = 1: Khi các phép tính bị tràn trên 3 bit (D_3)

– AC = 0: Khi phép toán không bị tràn trên 3 bit (D_3)

❖ P: Parity (bit chẵn lẻ).

– P = 1: Khi kết quả là số chẵn.

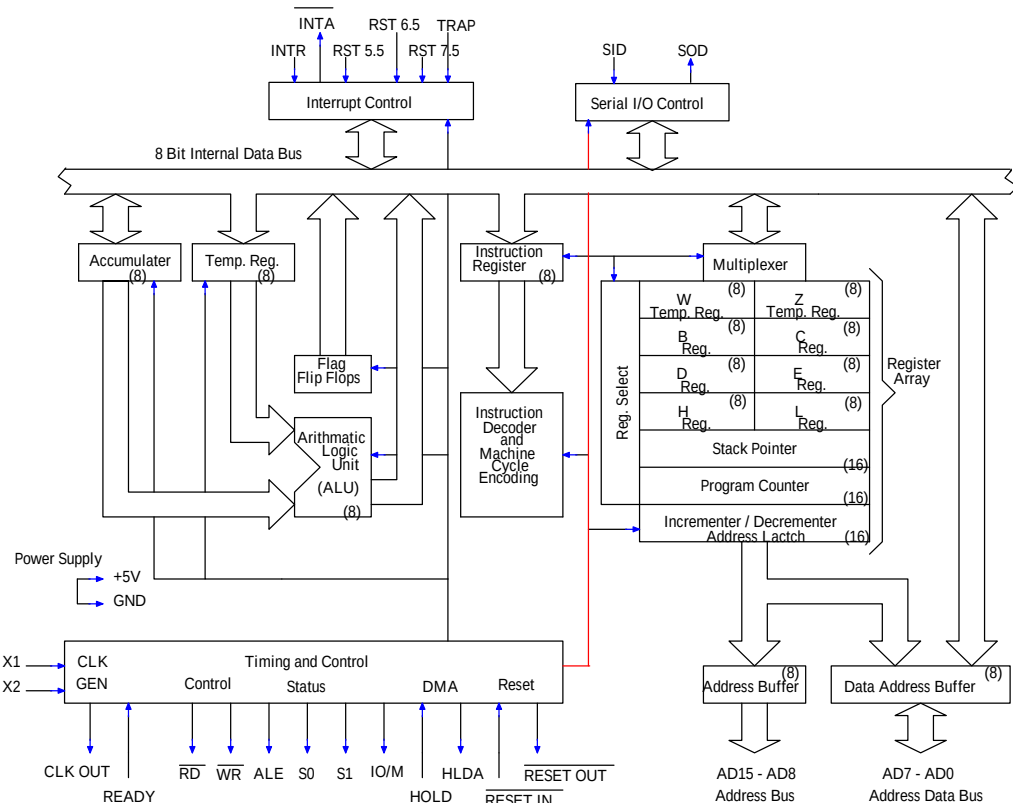
– P = 0: Khi kết quả là số lẻ.

❖ CY: Carry (bit số nhớ)

– Cy = 1: Khi kết quả số nhớ.

– Cy = 0: Khi kết quả có số nhớ.

Trong 5 số cờ trên, thì cờ AC được dùng bên trong đối với phép toán BCD.



Hình 1.2. Sơ đồ khối chức năng của 8085

1.2.3. Đơn vị định thời và điều khiển.

Đơn vị này đồng bộ tất cả các hoạt động của CPU bằng xung đồng hồ và phát ra các tín hiệu điều khiển cần thiết cho việc thông tin giữa CPU và thiết bị ngoại vi.

Các tín hiệu $\overline{RD}$, $\overline{WR}$ là các xung đồng bộ ghi thị sự có sẵn của dữ liệu trên tuyến dữ liệu.

1.2.4. Thanh ghi và bộ giải mã.

Thanh ghi lệnh và bộ giải mã thuộc về ALU. Khi một lệnh được tìm thấy từ bộ nhớ nó được nạp vào thanh ghi lệnh. Bộ giải mã sẽ thực hiện giải mã lệnh và thực thi trình tự của lệnh đó. Thanh ghi lệnh không thể xâm nhập và lập trình bằng bất kỳ bằng lệnh nào.

1.2.5. Dây thanh ghi.

Các thanh ghi lập trình gồm có: A, B, C, D, E, F, H và L có thể lập trình độc lập hoặc kết hợp thành từng cặp: AF = (PSW), BC = (B), DE = (D), HL = (H).

Ngoài ra còn có hai thanh ghi phụ gọi là các thanh ghi tạm W và Z thuộc dải thanh ghi các thanh ghi này được sử dụng để duy trì dữ liệu 8 bit trong khi thi hành một số lệnh SP (Stack Pointer): con trỏ ngăn xếp.

PC (Program Counter): bộ đếm chương trình. Đây là hai thanh ghi 16 bit vô cùng quan trọng.

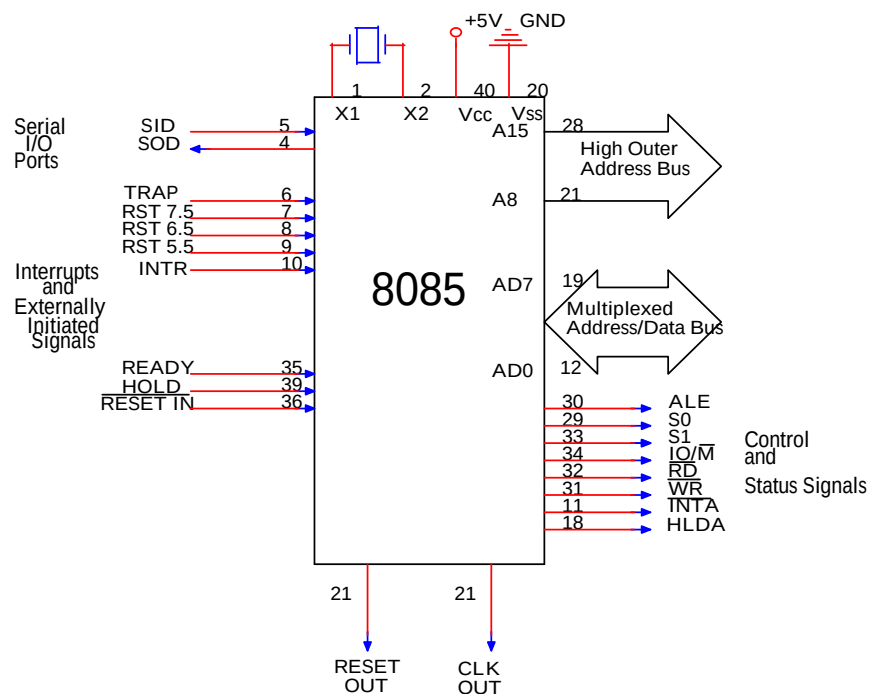
1.3. Định nghĩa các chân của CPU 8085.

CPU 8085 là một chip vi xử lý đơn 8 bit kênh N có đặc tính sau:

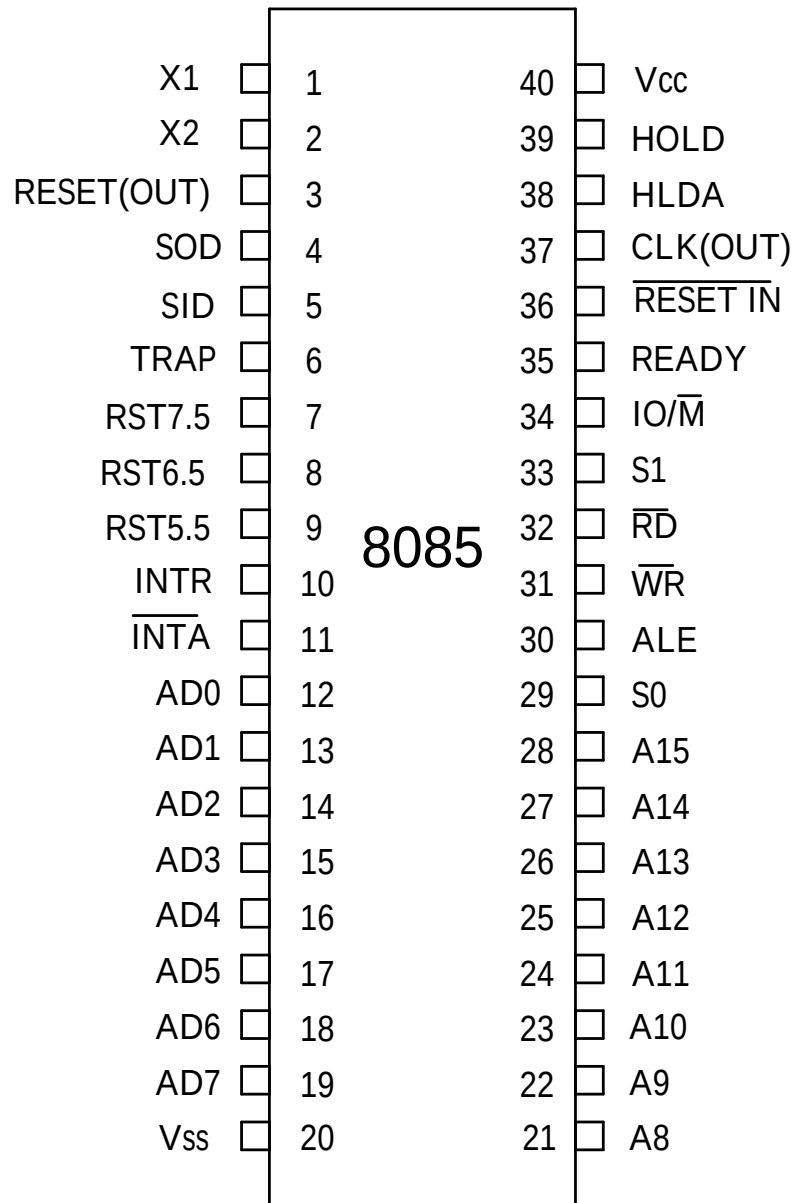
- Nguồn nuôi $5V \pm 10\%$, $I_{MAX} = 170 \text{ mA}$.
- Tần số xung đồng hồ 6MHz.
- Mạch tạo xung đồng hồ được tích hợp, có thể dùng thạch anh, RC, hoặc LC lắp ráp thêm bên ngoài.
- Chức năng điều khiển hệ thống được tích hợp trên mạch.
- Có 4 vectơ ngắt: trong đó có một yêu cầu ngắt không che được (Non – Maskable – Interrupt) và một tương thích 8080A.
- Có tổng I/O nối tiếp.
- Phần mềm tương thích 100% với 8080A.
- Có cổng I/O nối tiếp.
- Thực hiện được các phép tính số học: thập phân, nhị phân và 16 bit.
- Địa chỉ được tiếp 64K byte ô nhớ.

Toàn bộ các tín hiệu có thể được chia làm 6 nhóm.

1. Tuyến địa chỉ.
2. Tuyến dữ liệu.
3. Các tín hiệu trạng thái và điều khiển.
4. Nguồn cung cấp và các tín hiệu tần số.
5. Các ngắt và các tín hiệu khởi tạo ngoại vi.
6. Các cổng I/O nối tiếp.



Hình 1.3.sơ đồ tín hiệu của CPU 8085



8085 Pinout

Hình 1.4. sơ đồ chân CPU 8085A

1.3.1. Tuyến địa chỉ

CPU 8085A có 8 đường tín hiệu, A15 – A8 là các tín hiệu một chiều được sử dụng như tuyến địa chỉ cao.

1.3.2. Tuyến dữ liệu / địa chỉ đa hợp.

Các đường tín hiệu AD₀ – AD₇ là các đường hai chiều, chúng phục vụ mục đích kép. Các đường này sử dụng lúc thì như là một tuyến địa chỉ, lúc như là một tuyến dữ liệu. Khi thi hành một lệnh, trong một phần đầu của chu kỳ, các đường này được sử dụng như là một tuyến địa chỉ thấp. Suốt phần còn lại của chu kỳ các đường này được xem như là một tuyến dữ liệu: điều này cũng được

gọi là đa hợp tuyến (Multilexing the bus) Tuy nhiên, tuyến địa chỉ thấp có thể được tách ra từ các tín hiệu này nhờ một sử dụng một mạch chốt (Latch).

1.3.3.Các tín hiệu điều khiển và trạng thái.

Bao gồm hai tín hiệu là $\bar{RD}$, $\bar{WR}$, 3 tín hiệu trạng thái là $IO/\bar{M}$, S_1 và S_0 để xác định loại hoạt động và một tín hiệu đặc biệt: ALE, để chỉ thị sự bắt đầu của hoạt động.

- ALE –Address Latch Enable. Cho phép chốt địa chỉ. Đây là một xung tác động cạnh lên được phát ra mỗi lần 8085 bắt đầu một hoạt động (chu kỳ máy), nó chỉ thị rằng các bit $AD_0 - AD_7$ là các bit địa chỉ. Về cơ bản các tín hiệu này được sử dụng để chốt các địa chỉ thấp từ một tuyến đa hợp và cho ra một tập riêng biệt 8 đường địa chỉ, A_7 đến A_0 , ALE là một tín hiệu điều khiển.
- $\bar{RD}$ - Read: đọc, đây là một tín hiệu điều khiển đọc (tác động mức thấp) tín hiệu này chỉ thị đọc. I/O hoặc bộ nhớ và dữ liệu khả dụng trên tuyến dữ liệu.
- $\bar{WD}$ - Write: Viết (ghi) đây là tín hiệu điều khiển ghi (tác động mức thấp) tín hiệu này chỉ thị rằng, dữ liệu trên tuyến dữ liệu được ghi vào một ô nhớ hoặc I/O đã chọn.
- $IO/\bar{M}$: In put Out put/ Memory: đây là tín hiệu trạng thái được sử dụng, để phân biệt giữa các hoạt động I/O và bộ nhớ. Khi nó ở mức thấp, tín hiệu này được kết hợp với $\bar{RD}$, $\bar{WR}$ để tạo ra các tín hiệu điều khiển I/O và bộ nhớ.
- S_1 và S_0 : Status, đây là các tín hiệu trạng thái, tương tự như $IO/\bar{M}$, có thể xác định các hoạt động khác nhau, nhưng chúng hiếm khi được sử dụng trong các hệ thống nhỏ.

1.3.4.Nguồn cung cấp và tần số xung đồng hồ.

- V_{CC} : Nguồn cung cấp +5V.
- V_{SS} : tham chiếu đất (GND).
- X_1 và X_2 : thạch anh (hoặc mạch L – C, R – C) được nối tại hai chân này. Mỗi chủng loại 8085 đều có tần số tối đa cho phép vào hai chân này.
6MH đối với 8085A.
10MHZ đối với 8085A – 2
12MHZ đối với 8085A – 1.
Tần số được đưa vào từ X_1 và X_2 sẽ được chia hai bên trong vi xử lý.
- Clock Out Put (ngõ ra xung đồng hồ, cung cấp tín hiệu xung đồng hồ, các thành phần khác trong hệ thống

$$\text{Do đó } f_{CKL} = \frac{f_{X_1 X_2}}{2}$$

Bảng 1.1.Bảng trạng thái của các tín hiệu điều khiển

Chu kỳ máy	Trạng thái			Các tín hiệu điều khiển
	$IO/\bar{M}$	S_1	S_0	
Tìm kiếm mã hoạt động.	0	1	1	$\bar{RD}=0$

Luan Van Tot Nghiep	Thiet Ke May Thu Phat Ky To 8 Bit			Trang:101
Đọc bộ nhớ.	0	1	0	$\bar{RD}=0$
Ghi vào bộ nhớ	0	0	1	$\bar{WR}=0$
Đọc I/O	1	1	0	$\bar{RD}=0$
Ghi vào I/O	1	0	1	$\bar{WR}=0$
Yêu cầu ngắt.	1	1	1	$\bar{INTA}=0$
Dừng.	Z	0	0	
Treo	Z	X	X	$\bar{RD}, \bar{WR} = Z$
Đặt lại	Z	X	X	Và $\bar{INTA} = 1$

Z: Tổng trở cao (3 trạng thái: Tri – States)

X: Không xác định (Don't care).

1.3.5. Các ngắt và hoạt động khởi tạo bên ngoài.

CPU 8085 có 5 tín hiệu ngắt có thể sử dụng để ngắt một sự thi hành chương trình.

CPU 8085 trả lời một ngắt bằng tín hiệu $\bar{INTA}$ (Interrupt Acknowledge).

Ngoài các ngắt, còn có 3 chân: RESET, HOLD, READY tiếp nhận các

ngắt bên ngoài như là các ngõ vào.

- $\overline{\text{RESET IN}}$: Khi tín hiệu này ở mức Logic thấp, bộ đếm chương trình được đặt về 0. Các tuyến địa chỉ ở trạng thái tổng trở cao (Hight – Z) và CPU được đặt lại (Reset).
- RESET OUT: Tín hiệu này chỉ thị rằng CPU đang được đặt lại, đồng thời tín hiệu này có thể được dùng để đặt các thiết bị khác trong hệ thống.

1.3.6.Các loại ngắt và tín hiệu khởi tạo bên ngoài CPU 8085A.

- INTR (vào) Interrupt Request.

Tín hiệu này được sử dụng như một ngắt phổ dụng (general – Purpose Interrupt) nó tương tự như tín hiệu INT của 805A.

- $\bar{INTA}$: (Ra)) Interrupt Acknowledge. Tín hiệu này dùng trả lời một yêu cầu ngắt.

- RST 7.5 (vào) Restar) Interrupt

RST 6.5

RST 5.5.

Đây là các ngắt có định hướng (Vectored) Interrupt) và che được, chúng được dùng để truyền sự điều khiển chương trình đến các ô nhớ cụ thể, chúng có quyền ưu tiên cao hơn ngắt INTR.

Trong số 3 ngắt này, thứ tự ưu tiên là RST 7.5, RST 6.5, RST 5.5.

Bảng 1.2. Các ngắt và tín hiệu khởi tạo

Loại ngắt	Ô nhớ để gọi ngắt
1. <u>TRAP</u>	0024 _H
2. <u>RST 7.5</u>	003C _H
3. <u>RST 6.5</u>	0034 _H
4. <u>RST 5.5</u>	002C _H

- TRAP (vào). đây là một ngắt không che được và có quyền ưu tiên cao nhất.
- HOLD (vào). tín hiệu này chỉ thị một ngoại vi như bộ điều khiển DMA (Direct Memory Access) đang yêu cầu sử dụng các tuyến địa chỉ, dữ liệu.
- HLDA (ra). Hold Acknowledge: Tín hiệu này trả lời yêu cầu HOLD.
- READY (vào). tín hiệu này được dùng để trì hoãn các chu kỳ hoặc ghi của CPU cho đến khi ngoại vi (loại đáp ứng chậm) sẵn sàng gọi hoặc nhận dữ liệu. Khi tín hiệu này xuống thấp CPU được đợi trong một số nguyên lần các chu kỳ đồng hồ cho đến khi nó lên cao.

1.3.7. Các cổng I/O nối tiếp.

CPU 8085 có hai đường tín hiệu để thực hiện việc truyền dữ liệu nối tiếp.

- SID (Serial Input Data) Dữ liệu vào nối tiếp tín hiệu này nạp vào bit D₇ của thanh ghi A. Trong suốt quá trình được thực hiện bởi lệnh SIM.]

1.4. Tập lệnh của CPU 8085.

Một lệnh (Instruction) là một mẫu nhị phân (Binary Pattern) được thiết kế bên trong của CPU để thực hiện một chức năng cụ thể. một nhóm đầy đủ các lệnh được gọi là tập lệnh (Instruction Set) xác định các chức năng cụ thể mà CPU 8085 có tất cả 244 lệnh được chia thành các nhóm sau:

- Nhóm lệnh truyền (sao chép) dữ liệu.
- Nhóm lệnh toán học.
- Nhóm lệnh nhảy, rẽ nhánh.
- Nhóm lệnh hoạt động Logic
- Nhóm lệnh điều khiển.

a. Nhóm lệnh truyền (sao chép) dữ liệu:

Thực hiện sao chép dữ liệu từ nguồn đến nơi đích mà không làm thay đổi nội dung sao chép.

- Truyền dữ liệu giữa các thanh ghi.
- Byte dữ liệu cụ thể đến thanh ghi hoặc ô nhớ.
- Giữa một ô nhớ và thanh ghi.
- Giữa thiết bị I/O và thanh ghi tích lũy.
- Giữ thanh ghi và ngăn xếp.

b. Nhóm lệnh hoạt động toán học:

Các lệnh này thực hiện các phép toán cộng, trừ, tăng, giảm:

- Cộng: Cộng bất kỳ một số 8 bit, hoặc nội dung của thanh ghi, hoặc nội dung của một ô nhớ có thể cộng với một nội dung của một thanh ghi tích lũy và kết quả được đưa vào thanh ghi tích lũy. Hai thanh ghi hoặc ô nhớ không thể cộng trực tiếp với nhau. Lệnh LAD là một ngoại lệ, nó cộng trực tiếp dữ liệu 16 bit trong các cặp thanh ghi.

- Trừ: Trừ bất kỳ một số 8 bit, hoặc nội dung của một thanh ghi tích lũy. Lệnh trừ được thực hiện ở dạng bù 2, kết quả nếu âm được biểu diễn ở dạng số bù 2. Hai thanh ghi hoặc ô nhớ không thể trừ trực tiếp.
- Tăng giảm: Nội dung 8 bit của một thanh ghi hoặc ô nhớ có thể được tăng hoặc giảm mỗi lần một đơn vị. Tương tự như nội dung 16 bit của một cặp thanh ghi 16 bit có thể được tăng hoặc giảm đi một. Các hoạt động tăng và giảm khác với phép cộng và trừ ở một cách thức rất quan trọng là chúng có thể thực hiện trong bất kỳ thanh ghi hoặc ô nhớ nào.

c. Nhóm lệnh hoạt động Logic.

Các lệnh này thực hiện các hoạt động Logic khác nhau với nội dung của thanh ghi tích lũy.

- AND, OR, XOR. Bất kỳ một số 8 bit hoặc nội dung của một thanh ghi hoặc nội dung của ô nhớ có thể được Logic AND, OR hoặc XOR với nội dung của thanh ghi tích lũy.
- Xoay: Mỗi bit trong thanh ghi tích lũy có thể được dịch trái hoặc phải đến vị trí kế tiếp.
- So sánh: Bất kỳ một số 8 bit hoặc nội dung của một thanh ghi, hoặc nội dung của một ô nhớ có thể so sánh lớn hơn, bằng, hoặc nhỏ hơn với nội dung của thanh ghi tích lũy.
- Bù: Nội dung của thanh ghi tích lũy được lấy bù tất cả bit 0 được thay thế bằng 1 và toàn bộ các bit 1 được thay thế bằng 0.

d. Nhóm lệnh rẽ nhánh.

Nhóm lệnh này làm thay đổi tình tự thi hành của chương trình:

- Nhảy: Các lệnh nhảy là điều kiện quan trọng để đưa ra quyết định trong lập trình. Các lệnh nhảy kiểm tra một điều kiện nào đó (cờ Zero hoặc cờ Carry) để làm thay đổi trình tự thi hành khi gặp điều kiện, ngoài ra còn có lệnh nhảy không điều kiện.
- Gọi, trở về và khởi động lại: Các lệnh này làm thay đổi trình tự của một chương trình bằng cách gọi chương trình con hoặc trở về một chương trình con. Các lệnh gọi và trở về cũng có thể kiểm tra các cờ điều kiện.

e. Nhóm lệnh hoạt động và điều khiển.

Các lệnh này điều khiển các chức năng vận hành như là dừng, ngắt hoặc không làm gì cả (NOP).

Tập lệnh của CPU 8085A được chia làm 3 nhóm tùy theo kích cỡ của từ lệnh.

1. Các lệnh một từ hoặc 1 byte.
2. Các lệnh hai từ hoặc 2 byte.
3. Các lệnh ba từ hoặc 3 byte.

Lệnh một byte chứa mã hoạt động (opcode) và toán tử (operand) trong cùng một byte.

Trong lệnh 2 byte, byte thứ nhất nói lên mã hoạt động và byte thứ hai nói lên toán tử.

Đối với 3 byte, byte đầu tiên là mã hoạt động, hai byte sau là dữ liệu 16 bit (nội dung hoặc địa chỉ)

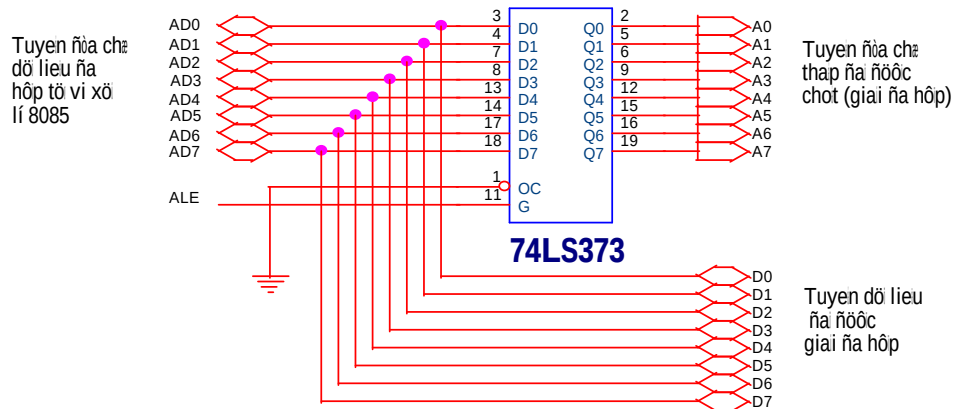
1.5. Mạch chốt địa chỉ và tuyến dữ liệu cho vi xử lý CPU 8085A.

Mạch chốt địa chỉ tuyến thấp.

Trong hệ thống CPU 8085 bắt buộc phải chốt (latch) tuyến địa chỉ để đa hợp (Demultiplex) tuyến $AD_0 - AD_7$ thành hai tuyến riêng biệt.

- Tuyến địa chỉ thấp: $A_0 - A_7$
- Tuyến dữ liệu: $D_0 - D_7$

Hình 4.1 trình bày sơ đồ một mạch chốt dùng tín hiệu ALE để giải đa hợp tuyến.



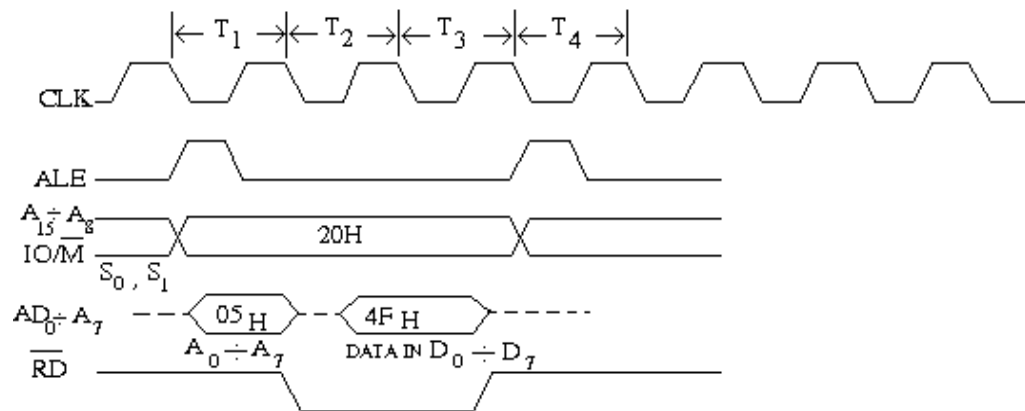
Hình 1.5. sơ đồ mạch chốt tuyến địa chỉ thấp

Tuyến $AD_0 - AD_7$ được kết nối đến ngõ vào của mạch chốt 74LS373.

Tín hiệu chốt được nối chân G của 74LS373.

Tín hiệu điều khiển ngõ ra (OC) của mạch chốt luôn luôn được nối đất (luôn chấp nhận).

Chân chốt ALE luôn ở mức cao trong mỗi chu kỳ T_1 . Khi ALE ở mức cao, ngõ ra của mạch chốt thay đổi tùy theo dữ liệu (địa chỉ ngõ vào). trong mỗi chu kỳ T_1 ngõ ra của mạch chốt là $0,5H$. khi ALE xuống thấp byte $0,5H$ được chốt cho đến khi có ALE tiếp theo, ngõ ra của mạch chốt đại diện tuyến địa chỉ thấp $A_0 - A_7$.



Hình 1.6. Giải đồ thời gian khi truyền một byte từ bộ nhớ đến vi xử lý

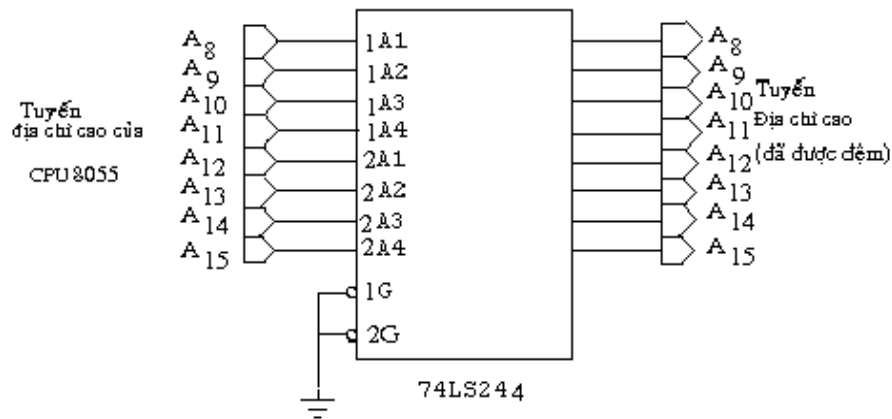
1.6. Mạch điện tuyến địa chỉ cao

Mạch đệm (Buffer) là một mạch Logic để khuếch đại dòng điện hoặc công suất được sử dụng để làm tăng khả năng lái (Drive) của một tín hiệu Logic.

Hình 1.7 trình bày một mạch đệm một chiều 74LS244 vì tuyến địa chỉ là tuyến một chiều hướng từ vi xử lý đến các ngoại vi.

Các tuyến địa chỉ của CPU 8085 có thể cấp dòng $400\mu\text{A}$ ($I_{OH} = 400\mu\text{A}$) và rút dòng 2mA ($I_{OH} = 2\text{mA}$)

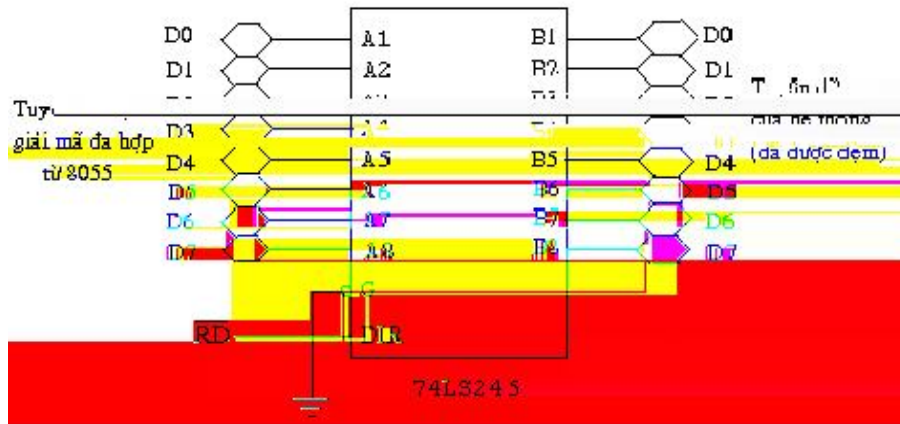
Mặc dù bên trong CPU 8085A đã có các mạch đệm dữ liệu và địa chỉ, nhưng theo khuyến cáo của nhà chế tạo, nếu trong hệ thống vi xử lý có từ 10 thành phần trở lên thì phải dùng các mạch đệm. Mạch 74LS244 có khả năng cấp dòng đến 15mA và rút dòng 24mA .



Hình 1.7. Mạch đệm tuyến địa chỉ cao

1.7. Mạch đệm dữ liệu

Hình 1.8. Trình bày mạch 74LS245 là mạch đệm hai chiều vì tuyến dữ liệu là tuyến hai chiều, hướng của dòng dữ liệu được điều khiển bởi chân DIR.



Hình 1.8. Mạch đệm dữ liệu.

Hướng dòng dữ liệu được xác định bằng cách nối tín hiệu  từ CPU 8085A đến tín hiệu DIR.

Khi CPU ghi (Write) vào một ngoại vi, khi  lên cao và dòng dữ liệu từ CPU đến ngoại vi. Khi CPU đọc (Read) từ một ngoại vi  xuống thấp và dòng dữ liệu hướng đến CPU, còn tuyến địa chỉ thấp đã được đệm bởi 74LS373. Trong hệ thống vi xử lý, các ngoại vi được kết nối ở dạng song song giữa tuyến địa chỉ, tuyến dữ liệu và tuyến điều khiển. CPU thông tin với một

trong các thiết bị tại một thời điểm. Khi đó phải cách ly với tất cả các thiết bị còn lại. Do đó phải dùng mạch 3 trạng thái (Tri – State) để giải quyết.

1.8. Giải mã địa chỉ.

Trong một hệ thống vi xử lý, ngoài các phần tử nhớ (RAM, ROM) CPU còn phải thông báo cho các I/O ngoại vi (8251A, 8253, 8255A, 8279...) để báo rằng CPU đang cần thông tin với bộ nhớ vào ROM hay RAM, hoặc với I/O nào, với phần tử nào trong thiết bị (ô nhớ, thanh ghi...) trạng thái, điều khiển hay dữ liệu. Do đó bắt buộc phải có hệ thống giải mã.

1.8.1. Các phương pháp giải mã địa chỉ.

Có 3 phương pháp giải mã địa chỉ:

1. Giải mã từng phần (Partial Address Decoding).
2. Giải mã địa chỉ toàn phần (Full Address Decoding).
3. Giải mã địa chỉ theo khối (Block Address Decoding).

Tuy nhiên có nhiều cách khác nhau để thực hiện mỗi cách trong 3 phương pháp trên:

- a. Giải mã địa chỉ dùng Logic ngẫu nhiên (Address Decoding Using Random Logic)
- b. Giải mã địa chỉ dùng bộ giải mã m sang n đường (Address Decoding Using m – Line Decoders).
- c. Giải mã địa chỉ bằng PROM (Address Decoding With PROM).
- d. Giải mã địa chỉ dùng bộ Logic lập trình PLA (Address Decoding Using Program Logic Array).

Các kỹ thuật trên đều có thể áp dụng cho bộ nhớ I/O và ngoại vi.

Đối với I/O ngoại vi, cho phép lựa chọn một trong hai phương pháp.

- i. Giải mã I/O ngoại vi (Peripheral I/O) hay còn gọi là I/O cách ly.
- ii. Giải mã I/O có lập bảng đồ nhớ (Memory Mapped I/O).

1.9. Giải mã địa chỉ cho đơn vị CPU.

Trong hệ thống này, phần giải mã địa chỉ sử dụng kiểu giải mã địa chỉ dùng các bộ giải mã từ m đường n đường.

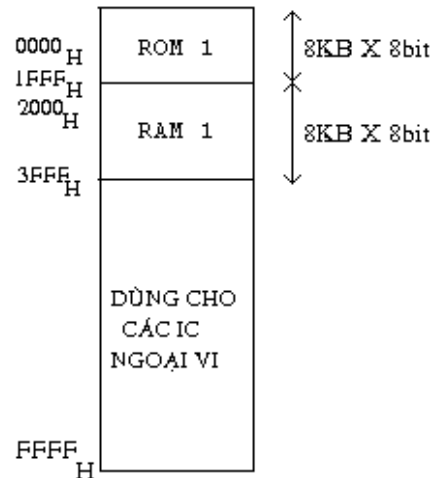
1.9.1. giải mã địa chỉ cho hệ thống bộ nhớ.

Cơ sở lựa chọn dung lượng bộ nhớ đó chính là dung lượng phần mềm. Phần mềm ở đây bao gồm chương trình hệ thống (chương trình Monitor) và chương trình của người dùng cho soạn thảo.

Hệ thống bộ nhớ ở đây gồm có:

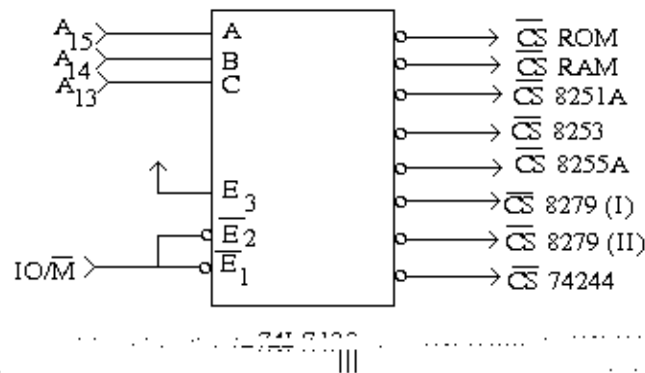
- Một EPROM có dung lượng 8KB x 8 bit (loại 2764).
- Một Ram có dung lượng 8KB x 8 bit (loại 6264).

Bảng đồ nhớ của hệ thống



Hình 1.9. Bản đồ bộ nhớ hệ thống.

Hình 1.9. Sơ đồ mạch giải mã bộ nhớ và ngoại vi cho hệ thống.



Hình 1.10. Mạch giải mã địa chỉ cho bộ nhớ và ngoại vi

Bộ nhớ ROM (Read Only Memory) có nhiệm vụ lưu giữ chương trình quản lý hệ thống.

Bộ nhớ RAM (Random Access Memory) lưu giữ tạm thời dữ liệu soạn thảo.

Trong hệ thống này tất cả bộ nhớ ROM và RAM các ngoại vi đều được giải mã theo kiểu Memory.

Bảng 1.3. Địa chỉ của hệ thống.

Bộ nhớ	A ₁₅	A ₁₄	A ₁₃	A ₁₂ →A ₀	Vùng địa chỉ
ROM 1	0	0	0	0→0	0000 _H
	0	0	0	1→1	1FFF _H
RAM 1	0	0	1	0→0	2000 _H
	0	0	0	1→1	3FFF _H

1.9.2. Giải mã địa chỉ cho hệ thống ngoại vi.

Một địa chỉ giúp vi xử lý định vị một thanh ghi tương ứng trong một ngoại vi nào đó. Số lượng thanh ghi cần được định vị trong mỗi ngoại vi, chẳng hạn 8251 và 8279 có hai thanh ghi cần được định vị, trong khi 8255 và 8253 có đến 4 thanh ghi cần được định vị. Muốn thực hiện được phương pháp giải mã theo khối, bắt buộc phải quy định về khối thanh ghi trong mỗi khối bằng số

lượng tối đa cần định vị trong một ngoại vi. Tức là trong hệ thống này, mỗi khối có đến 4 thanh ghi.

Do đó sử dụng IC giải mã 74LS138 từ 3 đường sang 8 đường theo một kiểu giải mã MEMORY thì hai ngõ ra Q_0 và Q_1 dành cho định vị địa chỉ của ROM 1 và RAM 1. Do đó còn 6 ngõ ra còn lại sẽ để đúng định vị cho các bộ nhớ khi mở rộng dung lượng bộ nhớ cho hệ thống.

Bảng 1.4. Địa chỉ ngoại vi của hệ thống

Ngoại vi	A ₁₅	A ₁₄	A ₁₃	A ₁₂ →A ₀	Vùng địa chỉ
8251A	0	1	0	0→0	4000 _H
	0	1	0	1→1	4003 _H
8253	0	1	1	0→0	6000 _H
	0	1	1	1→1	6003 _H
8255A	1	0	0	0→0	8000 _H
	1	0	0	1→1	8003 _H
8279(I)	1	0	1	0→0	A000 _H
	1	0	1	1→1	A003 _H
8279(II)	1	1	0	0→0	C000 _H
	1	1	0	1→1	C00H
74244	1	1	1	0→0	E000 _H
	1	1	1	1→1	

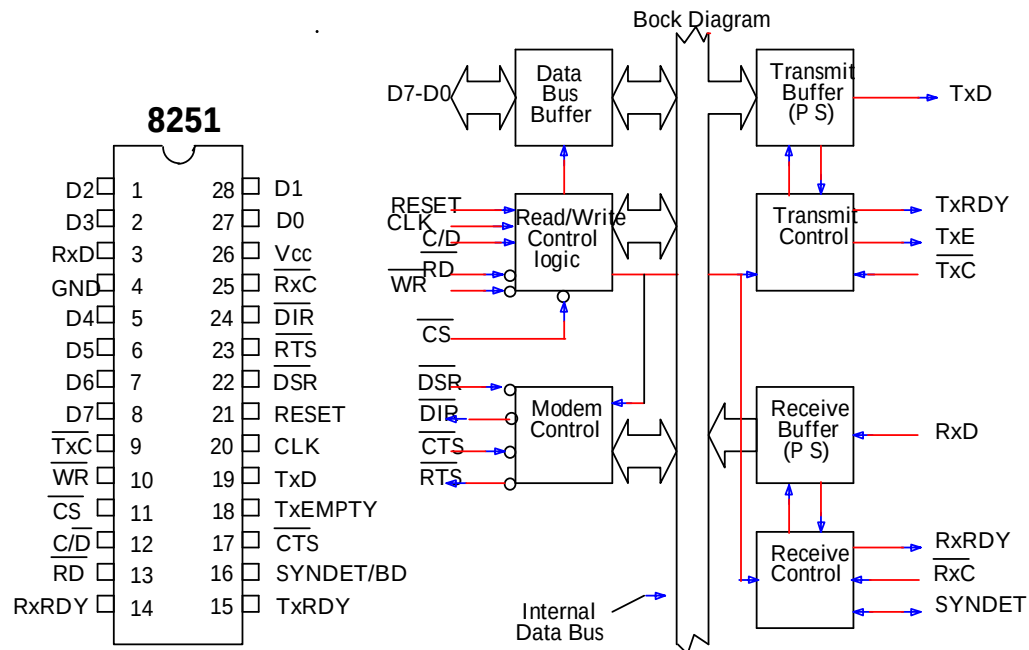
2. GIỚI THIỆU VI MẠCH 8251.

2.1. Giới thiệu chung.

Vi mạch 8251A là một linh kiện lập trình được thiết kế cho việc truyền dữ liệu nối tiếp đồng bộ và bất đồng bộ. Vi mạch 8251A có dạng DIP 28 chân. Nó bao gồm năm phần.

- Logic điều khiển Đọc/Ghi.
- Bộ truyền, bộ nhận, mạch đệm tuyến dữ liệu và điều khiển Modem.

2.2. Cấu trúc vi mạch 8251A.



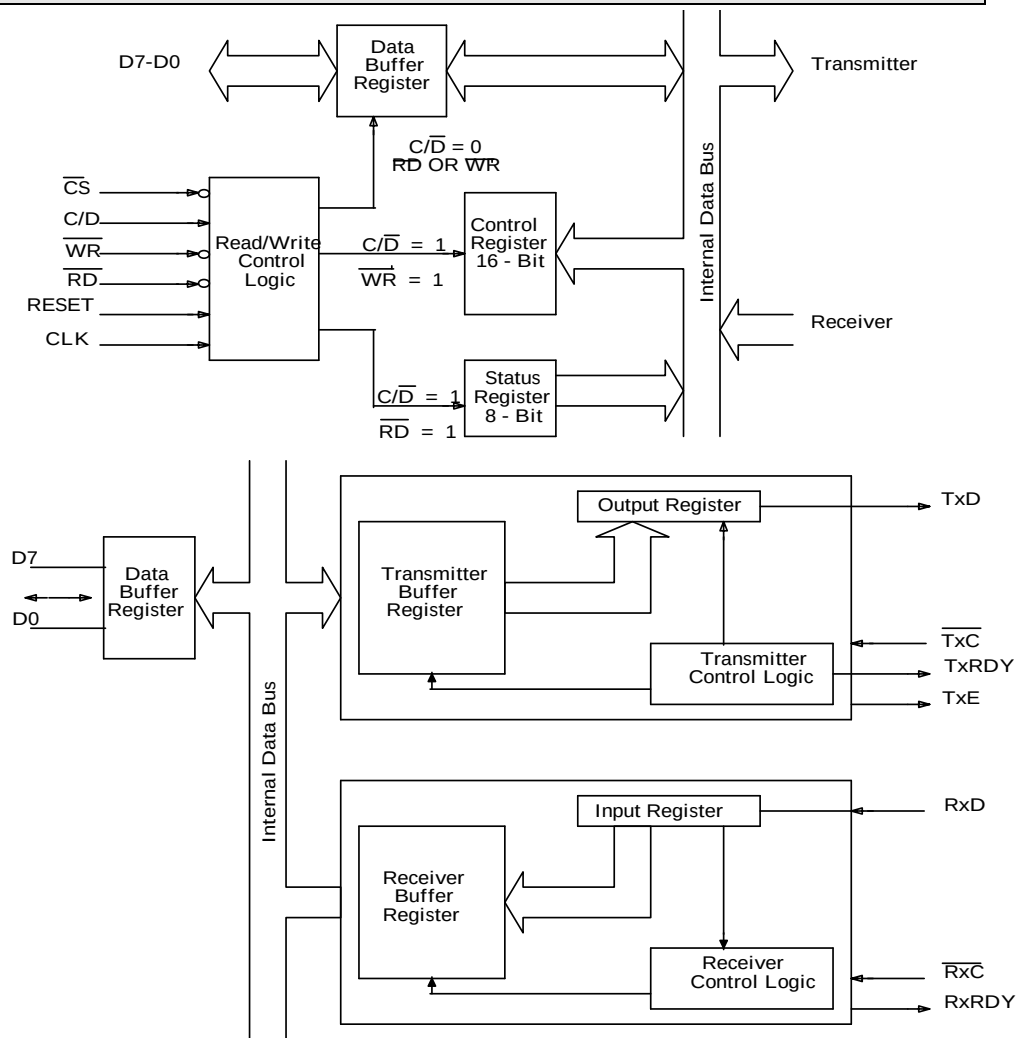
D7 - D0	Data bus (8 Bits)
$\overline{C/D}$	Control or Data is to be Written or Read
$\overline{RD}$	Read Data Command
$\overline{WR}$	Write Data or Control Command
$\overline{CS}$	Chip Enable
CLK	Clock Pulse (TTL)
RESET	Reset
$\overline{TxC}$	Transmitter Clock
TxD	Transmitter Data
$\overline{RxC}$	Receiver Clock
RxD	Receiver Data
RxRDY	Receiver Clock
TxRDY	Transmitter Ready

$\overline{\text{DSR}}$	Data Set Ready
$\overline{\text{DIR}}$	Data Terminal Ready
SYNDET/BD	Sync. Detect Break Detect
$\overline{\text{RTS}}$	Request to Send Data
$\overline{\text{CTS}}$	Clear to Send Data
TxE	Transmitter Empty
Vcc	+ 5 Volt Supply
GND	Ground

Hình 2.1. Sơ đồ khối 8251A

- Logic điều khiển giao tiếp với vị trí xử lý, quyết định chức năng của chip tùy theo từ điều khiển trong thanh ghi của nó và kiểm soát dòng dữ liệu.
- Phần chuyển đổi dạng song song (Parallel Word) được tiếp nhận từ vi xử lý thành các bit nối tiếp và truyền chúng đi trên đường TXD đến một thiết bị ngoại vi.
- Phần tiếp nhận các bit nối tiếp từ một ngoại vi chuyển chúng thành một từ song song và truyền đi từ này đến vi xử lý.
- Điều khiển Modem được sử dụng để truyền thông tin qua các Modem trên các đường dây điện thoại.

Vì mạch 8251A là một thiết bị phức tạp có khả năng thực hiện được các chức năng khác nhau.



Hình 2.2. Sơ đồ khối khai triển của phân phát và phần thu trong 8251A

- Logic điều khiển ghi/đọc và các thanh ghi.

Phần này bao gồm Logic điều khiển R/W và 3 thanh ghi đệm: Thanh ghi dữ liệu, thanh ghi điều khiển, và thanh ghi trạng thái.

Các tín hiệu vào đến Logic điều khiển như sau:

-  Chip select: chọn chip khi tín hiệu này xuống thấp, 8251A được chọn. Tín hiệu này thường được nối với một ngõ ra của bộ giải mã địa chỉ.
- $C/\overline{D}$: Control/Data: Điều khiển/ Dữ liệu. Khi tín hiệu này ở mức cao thanh ghi điều khiển hoặc thanh ghi trạng thái được định địa chỉ khi nó xuống thấp thì bộ đếm dữ liệu được định địa chỉ. Thanh ghi điều khiển và thanh ghi trạng thái được phân biệt bởi các tín hiệu $\overline{WR}$ và $\overline{RD}$ một cách tương ứng.
- $\overline{WR}$: Write: Ghi khi tín hiệu này xuống thấp, vi xử lý ghi vào thanh ghi điều khiển hoặc gửi dữ liệu ra bộ đệm dữ liệu.
- $\overline{RD}$: Read: Đọc. khi tín hiệu này xuống thấp, vi xử lý đọc một trạng thái từ thanh ghi trạng thái hoặc tiếp nhận dữ liệu từ bộ đệm dữ liệu.
- $\overline{RESET}$: RESET: Đặt lại: khi tín hiệu này ở mức Logic cao sẽ đặt lại vi mạch 8251A và đưa nó về mode không làm việc (Idle Mode)

- CLK – Clock: Xung đồng hồ, đây là ngõ vào của hệ thống. Xung đồng hồ này không thể điều khiển tốc độ hoặc tốc độ truyền hoặc tốc độ nhận. Xung đồng hồ cần thiết cho việc thông tin với vi xử lý.
- Thanh ghi điều khiển: Thanh ghi này 16 bit cho một từ điều khiển bao gồm 2 byte độc lập: byte thứ nhất được gọi là từ chọn Mode (Word Mode), byte thứ hai được gọi là từ lệnh (Command Word). Thanh ghi này có thể được xâm nhập như là một cổng xuất khi chân $C/\overline{D}$ ở mức cao.

Thanh ghi trạng thái: thanh ghi này kiểm tra trạng thái sẵn sàng của một thiết bị ngoại vi. Thanh ghi này được định địa chỉ như là một cổng xuất nhập khi chân $C/\overline{D}$ ở mức cao, nó có cùng địa chỉ với thanh ghi điều khiển.

Bộ đệm dữ liệu: Đây là thanh ghi loại hai chiều có thể được định địa chỉ như là một cổng xuất nhập khi chân $C/\overline{D}$ ở mức thấp.

Bảng 2.1: Tóm tắt tất cả các tín hiệu giao tiếp và điều khiển

$\overline{CS}$	$C/\overline{D}$	$\overline{RD}$	$\overline{WR}$	Chức năng
0	1	1	0	Vi xử lý ghi các lệnh vào thanh ghi điều khiển
0	1	0	1	Vi xử lý đọc trạng thái từ thanh ghi trạng thái
0	0	1	0	Vi xử lý ghi dữ liệu vào bộ đệm dữ liệu
0	0	0	1	Vi xử lý đọc số liệu ở bộ đệm dữ liệu
1	X	X	X	USAT không được chọn

❖ Phần phát:

Phần phát tiếp nhận dữ liệu dạng song từ vi xử lý và chuyển đổi chúng thành dữ liệu nối tiếp. Nó có 2 thanh ghi: một thanh ghi đệm để duy trì 8 bit sang một chuỗi các bit nối tiếp. Vi xử lý ghi một byte vào thanh ghi đệm, mỗi khi thanh ghi xuất đang rỗng (Empty), nội dung của một thanh ghi đệm được truyền đến thanh ghi xuất. Phần này truyền dữ liệu trên chân TxD cùng với các bit tạo khung (framing bits) tương ứng với START và STOP. Phần phát có ba tín hiệu xuất và một tín hiệu nhập.

TxD – TransmitData phát dữ liệu các bit nối tiếp được phát trên đường này.

TxC: Transmitter Clock: Xung đồng bộ của bộ phát tín hiệu này điều khiển tốc độ mà ở đó các bit được phát bởi USART. Tần số xung đồng hồ có thể bằng 1,16 hoặc 64 lần tốc độ Baud.

TxRDY – Transmitter Ready: Bộ phát sẵn sàng. Đây là một tín hiệu xuất. Khi ở mức cao nó chỉ thị rằng thanh ghi của bộ đệm đang rỗng và USART sẵn sàng tiếp nhận một byte. Nó được sử dụng hoặc để ngắt vi xử lý hoặc để chỉ trạng thái. Tín hiệu này được đặt lại (Reset) khi một byte dữ liệu được tải vào bộ đếm.

TxE: Transmitter Empty: Bộ phát rỗng. Đây là tín hiệu xuất, khi ở mức cao trên chân này chỉ thị rằng thanh ghi xuất đang rỗng. Tín hiệu này được đặt lại khi một byte được truyền từ bộ đệm đến thanh ghi xuất.

Phần thu:

Phần thu tiếp nhận dữ liệu nối tiếp trên đường RxD từ một ngoại vi và chuyển chúng thành dữ liệu dạng song. Phần thu có hai thanh ghi: thanh ghi nhập và thanh ghi đệm.

Khi RxD ở mức thấp, Logic điều khiển xem nó như là một bit START, đợi một khoảng thời gian bằng nửa bit và lấy mẫu đường truyền vẫn còn ở mức thấp, thanh ghi tiếp nhận các bit theo sau, thành lập một ký tự, và tải nó vào thanh ghi đệm. Cuối cùng byte dữ liệu song song được truyền đến vi xử lý khi được yêu cầu. Ở Mode bất đồng bộ, hai tín hiệu nhập và một tín hiệu xuất là cần thiết, được diễn tả sau đây.

RxD: Receive Data: Nhận dữ liệu. Các bit được tiếp nhận một cách nối tiếp trên đường truyền này và được chuyển đổi sang một byte song song trong thanh ghi nhận của bộ thu.

$\overline{\text{RxC}}$ - Receiver Clock: Xung đồng hồ cho bộ thu. Đây là một tín hiệu xung đồng hồ để điều khiển tốc độ mà ở đó các bit được tiếp nhận bởi USART. Ở Mode bất đồng bộ xung đồng hồ có thể đạt 1,16 hoặc 64 lần tốc độ Baud.

RxRDY: Receiver Ready: Bộ thu sẵn sàng. Đây là tín hiệu xuất. Nó lên mức cao khi có một ký tự trong thanh ghi đệm và sẵn sàng truyền nó đến vi xử lý. Đường này được sử dụng hoặc để chỉ thị trạng thái hoặc để ngắt vi xử lý.

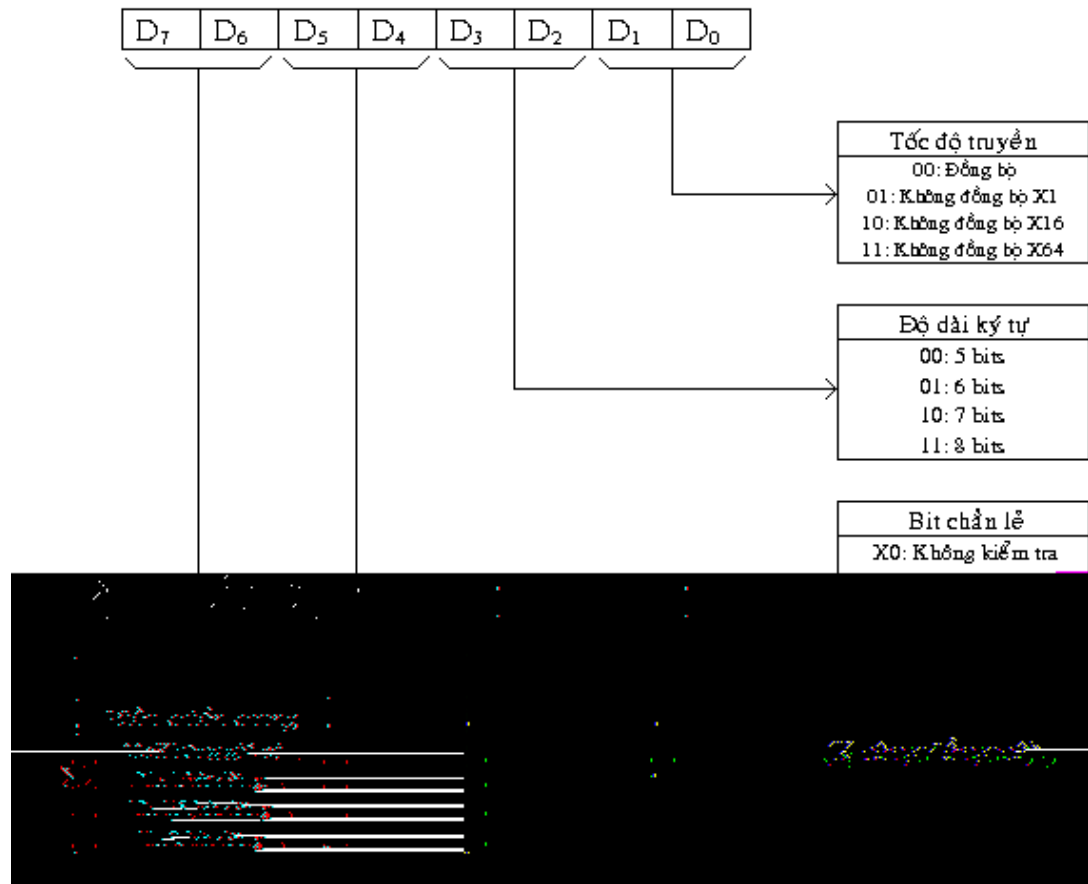
2.3.LẬP TRÌNH CHO VI MẠCH 8251 A:

Để thực hiện việc truyền tin nối tiếp, vi xử lý phải thông tin cho 8251 A tất cả các tín hiệu thông tin như: Mode hoạt động, tốc độ Baud, các bit: STOP, START, Parity,....

Do đó trước khi truyền dữ liệu, một tập hợp các từ điều khiển phải được tải vào thanh ghi điều khiển 16 bit của 8251 A. Ngoài ra vi xử lý còn phải kiểm tra sự sẵn sàng của một ngoại vi bằng cách đọc thanh ghi trạng thái.

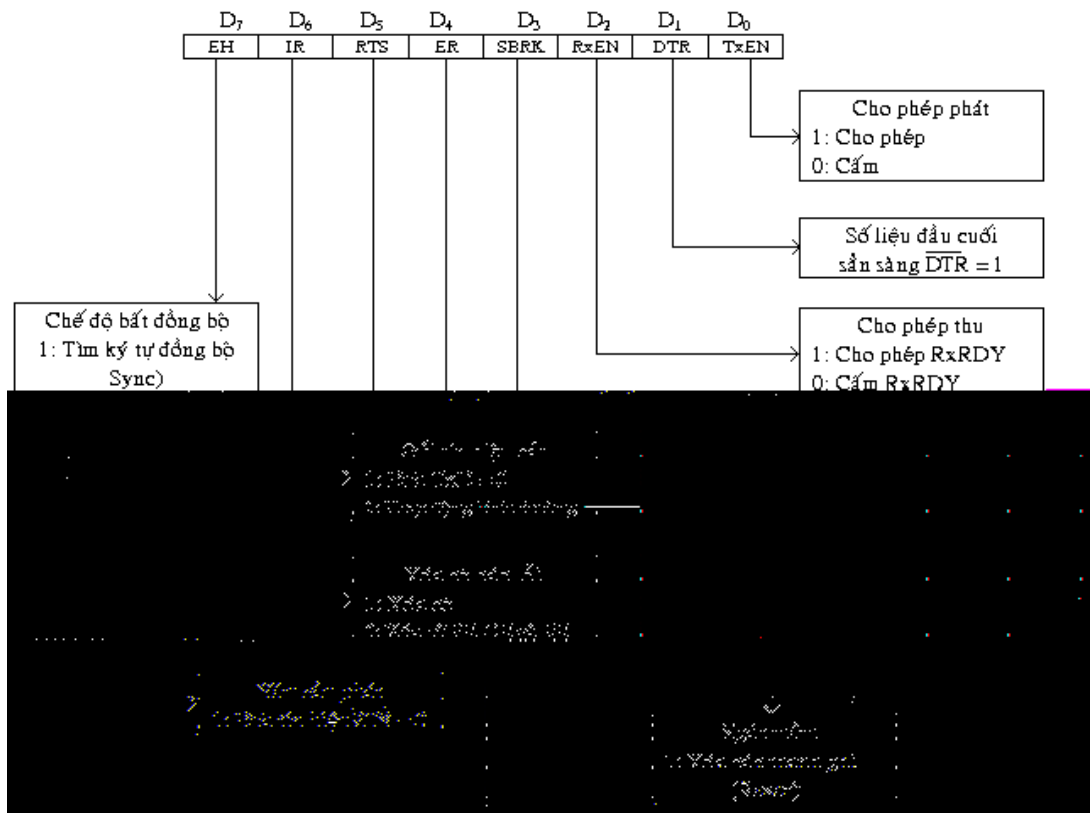
Từ điều khiển được chia thành hai dạng các từ chọn Mode và từ lệnh. Từ chọn Mode nêu rõ các đặt tính chung của hoạt động (như tốc độ Baud chuẩn, số lượng các bit dừng).

Từ lệnh cho phép việc truyền hoặc nhận dữ liệu từ trạng thái cung cấp thông tin liên quan đến trạng thái thanh ghi và các lỗi trong việc truyền.



Hình 2.3: Trình bày sự định nghĩa cho các từ này.

Để khởi tạo 8251 A ở Mode đồng bộ, một trình tự nào đó của các từ điều khiển phải tuân theo. Sau khi Reset (Reset hệ thống hoặc thông qua lệnh), một từ chọn Mode phải được ghi vào thanh ghi điều khiển theo sau một từ lệnh. Bất kỳ từ điều khiển nào được ghi vào thanh ghi điều khiển ngay sau một từ chọn Mode sẽ được hiểu như là một từ lệnh. Điều đó có nghĩa là một từ lệnh có thể thay đổi bất cứ lúc nào trong quá trình hoạt động.



Hình 2.4 . Cấu trúc từ lệnh.

Tuy nhiên, 8251 A sẽ được đặt lại trước lúc ghi một từ chọn Mode mới và có thể đặt lại nhờ sử dụng bit Reset bên trong (D₆) trong từ lệnh.

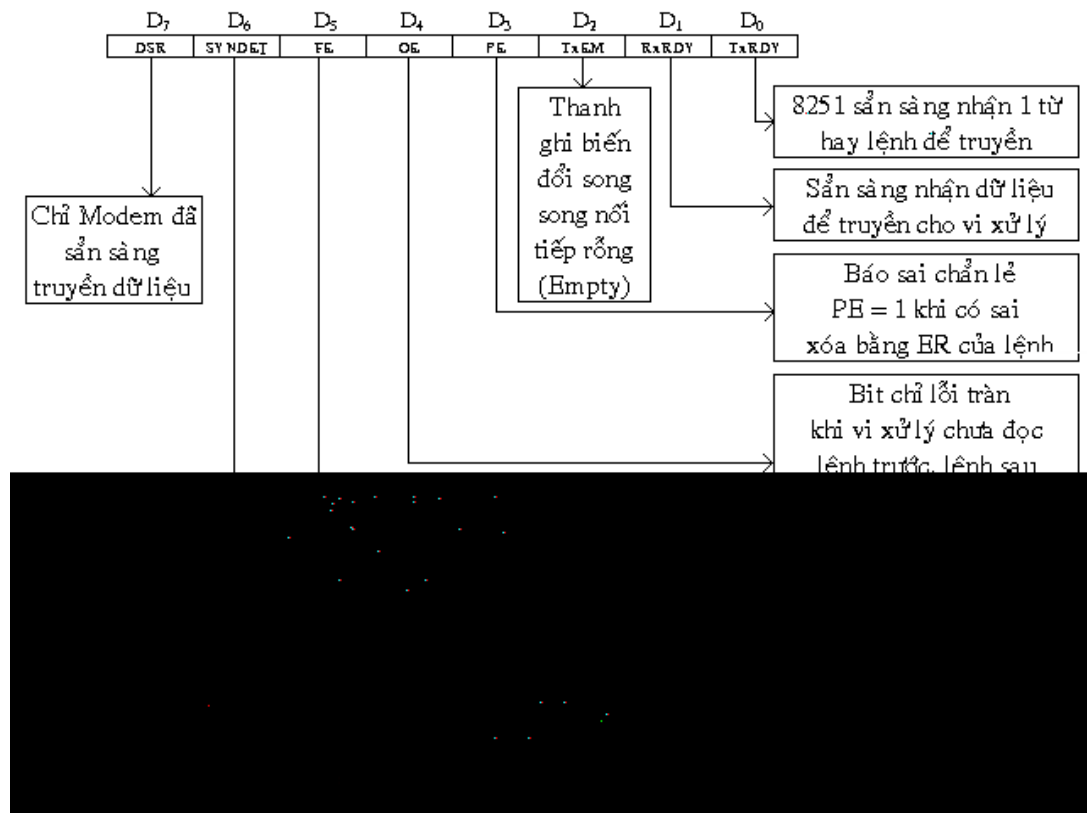
Thanh ghi điều khiển:

Dùng để ghi:

Từ điều khiển chế độ (chọn Mode)

Từ lệnh

Dùng để đọc từ trạng thái



Hình 2.5. Cấu trúc từ trạng thái

Bit trạng thái TxRDY khác với chân TxRDY. Bit TxRDY không được định điều kiện bởi CTS và TxEN. Chân TxRDY phụ thuộc vào điều kiện của cả hai CTS và TxEN.

Phát một ký tự:

Để phát một ký tự, bit TxEN trong thanh ghi lệnh phải ở logic cao và chân $\overline{CTS}$ phải ở mức thấp.

Đợi cho đến khi chân TxRDY ở mức cao hoặc cho đến khi bit TxRDY trong thanh ghi trạng thái ở mức cao.

Ghi ký tự cần phát vào thanh ghi đệm phát.

Thu một ký tự:

Để thu một ký tự và kiểm tra trạng thái lỗi của ký tự này, cần phải thực hiện các bước sau:

Đợi cho đến khi RxRDY ở mức cao hoặc cho đến khi bit RxRDY trong thanh ghi trạng thái ở mức cao.

Đọc trạng thái lỗi từ thanh ghi trạng thái (có thể kết hợp với các bước trước khi đọc bit RxRDY).

Đọc ký tự từ thanh ghi đệm thu.

Đặt lại trạng thái lỗi bằng cách ghi bit ER = 1 trong thanh ghi lệnh.

Tốc độ phát và thu bit được quyết định bởi tần số của xung đồng hồ đưa vào chân $\overline{RxC}$ và $\overline{TxC}$ chia theo hệ số (1,16 hoặc 64) đã được chọn trong từ chọn Mode.

2.4.GIAO TIẾP GIỮA 8251 A VỚI VI XỬ LÝ 8085 A

Đối với hệ thống này, 8251 A phải được khởi tạo ở Mode bất đồng bộ nối tiếp vì xung đồng hồ cấp cho TxC và $\overline{RxC}$ khác với xung đồng hồ của máy vi tính.

Xung đồng hồ cấp cho hai phân thu và phát của 8251 A được lấy từ ngõ OUT ...

Muốn cho 8251 A truyền dữ liệu với tốc độ bao nhiêu Baud chỉ cần lập trình số đếm cho bộ đếm COUNTER và lập trình hệ số tốc độ (1, 16 và 64) trong 8251 A.

Thông tin giữa máy thu phát ký tự và máy tính được truyền tải thông qua cáp chuẩn RS232C.

Bảng 2.2: Tên các chân cắm của RS-232C

Chân	Chức năng (tên gọi)	Lối vào – ra
1	DCD – Data Carrier Detect	Lối vào
2	RxD – Receive Data	Lối vào
3	TxD – Transmit Data	Lối ra
4	DTR – Data Terminal Ready	Lối ra
5	GND – Ground (Nối đất)	Chung
6	DSR – Data – Set – Ready	Lối ra
7	RTS – Request To – Send	Lối ra
8	CTS – Clear – To Send	Lối vào
9	RI – Ring Indicator	

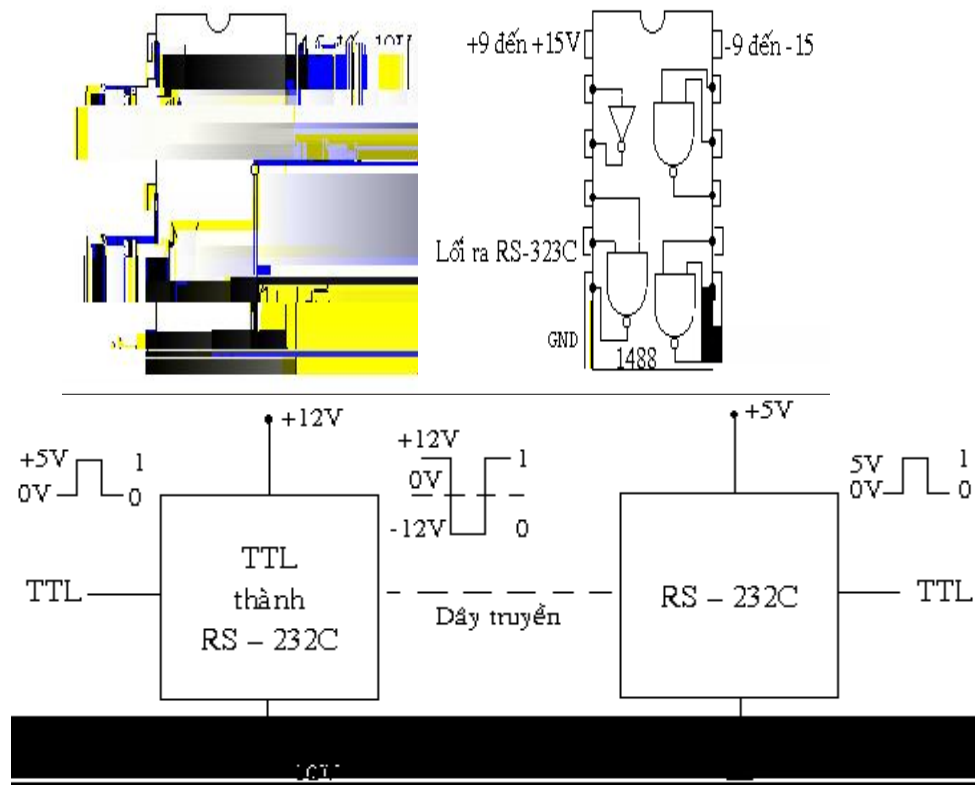
Trở kháng ra và tín hiệu TTL của USART không thích hợp để phát trực tiếp lên đường dây xoắn đôi hoặc cáp đồng trục nên thường đòi hỏi các mạch kích phát và thu những mạch này có thể sử dụng các mức điện áp hoặc dòng điện lớn hơn tiêu chuẩn của IC số.

Nhờ tính phổ biến của giao tiếp RS232C người ta chế tạo các IC kích hoạt phát và thu. Hai vi mạch như vậy được hãng MOTOROLA sản xuất là IC kích phát MC 1488 và IC thu MC 1489 có dạng DIP. Mỗi IC kích phát MC 1488 nhận tín hiệu mức TTL và chuyển thành tín hiệu ngõ ra tương thích với mức điện áp RS232C. IC thu MC 1489 phát hiện các mức vào của RS232C và chuyển chúng thành các ngõ ra có mức TTL.

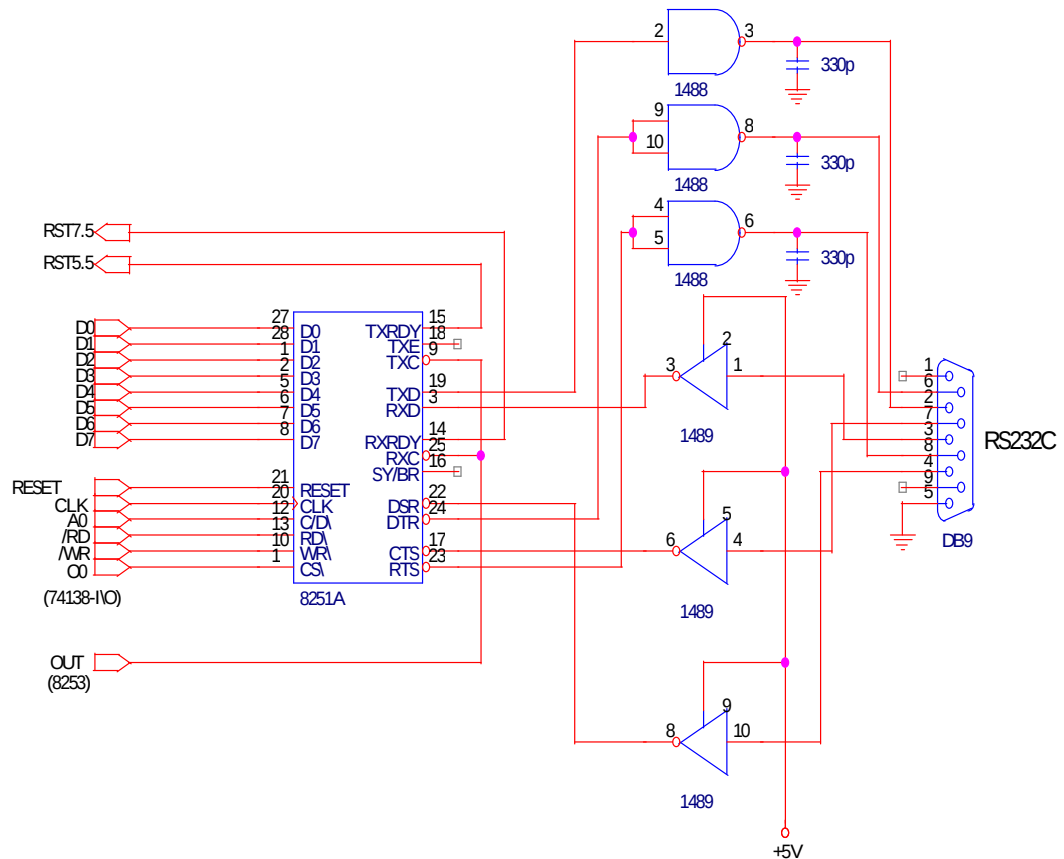
Chuẩn RS 232C xem Mode như là DCE và các máy tính hoặc là thiết bị đầu cuối như DTE.

Chuẩn này dùng tốc độ truyền dữ liệu là 20Kps với khoảng cách truyền lớn nhất là 15m. Đây là một dạng giao tiếp loại TTL và bộ kích đường truyền không cân bằng.

Mặc dù RS232C của EIA được thiết kế dành riêng cho áp dụng kết nối mô-dun với thiết bị đầu cuối, nhưng RS232C có thể được sử dụng hai thiết bị đầu cuối được nối với nhau (ở đây là máy thu phát ký tự và máy tính). Trong trường hợp này Mode rỗng (Null Modem) các đường tín hiệu điều khiển phải đặt chéo nhau.



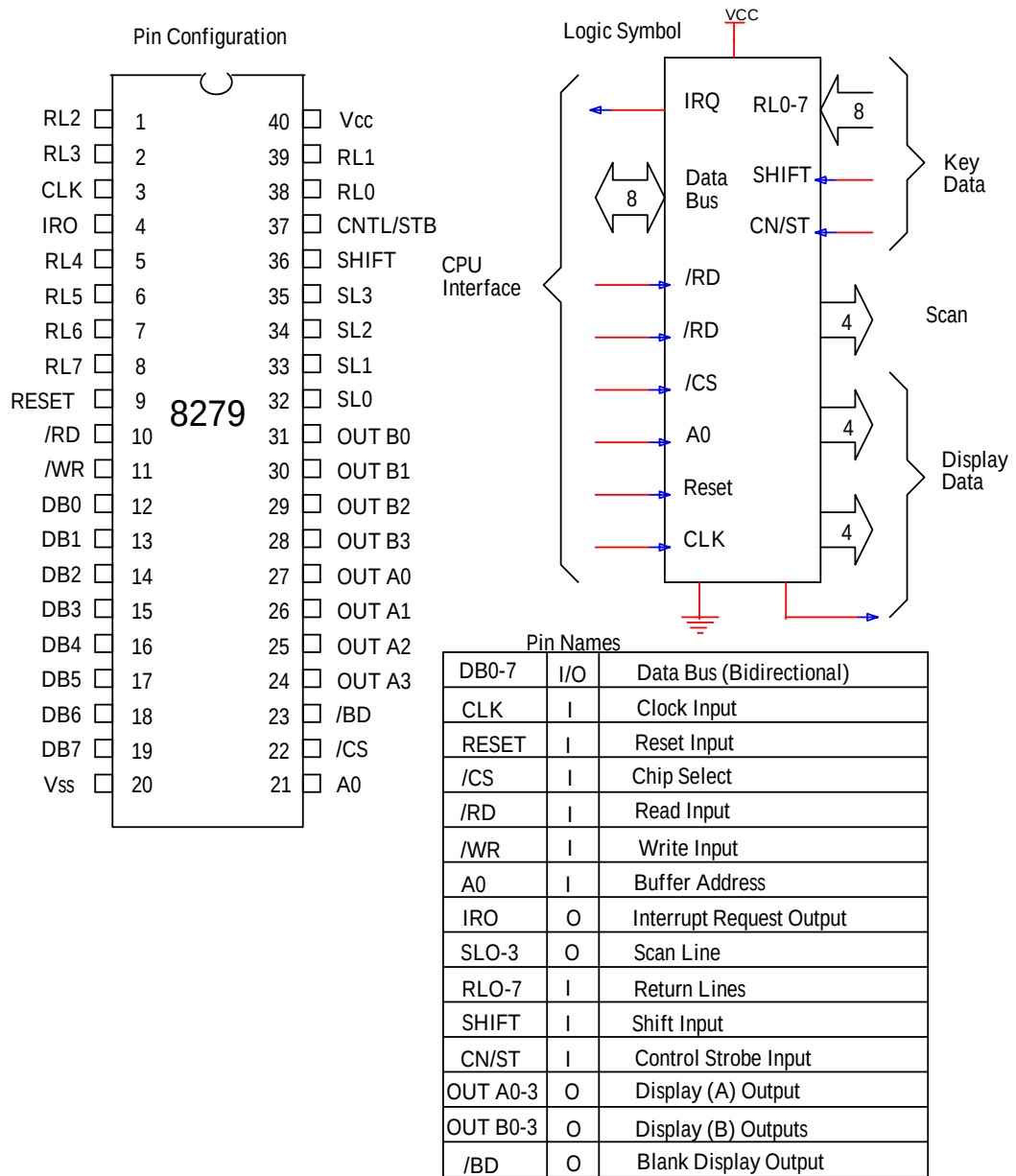
Hình 2.6. Nguyên tắc ghép nối TTL- RS-232C và RS-232C-TTL.



Hình 2.7.Sơ đồ kết nối 8251A với vi xử lý 8085A và các vi mạch kích chuẩn.

3.GIỚI THIỆU VI MẠCH LẬP TRÌNH 8279L

3.1.CẤU TRÚC VI MẠCH 8279L



Hình 3.1. Sơ đồ chân và sơ đồ khối cấu trúc 8279

8279 là vi mạch chuyên về giải mã hiển thị LED 7 đoạn và quét phím theo nhiều phương pháp khác nhau.

Sử dụng 8279 là phương pháp dùng phần cứng để giao tiếp với bàn phím ma trận và hiển thị đa hợp. Bất lợi của phương pháp dùng phần mềm là vi xử lý bận trong lúc kiểm tra và làm tươi hiển thị. Do đó 8279 sẽ thay thế vi xử lý đảm trách hai nhiệm vụ này.

Hình 3.2.Sơ đồ khối cấu trúc của 8279

Vi mạch 8279 là linh kiện dạng DIP có 40 chân có hai phần chính là: bàn phím và hiển thị. Phần bàn phím có thể được nối với 1 ma trận tối đa là 64 phím, sự gõ phím được giải nẩy và giải mã phím được lưu trữ trong bộ nhớ FIFO bên trong (First In – First Out). Vào trước – Ra trước và một lần tín hiệu ngắt phát ra mỗi lần gõ phím.

Phần hiển thị có thể cung cấp một hiển thị tối đa 16 LED hiển thị, phần này có bộ nhớ RAM16X8, có thể sử dụng để đọc/ghi thông tin cho các mục đích hiển thị. Phần hiển thị có thể khởi tạo ở dạng ghi phải (Right Entry) hoặc ghi trái (Left Entry).

Tần số xung đồng hồ cấp cho 8279 tối đa là 3,125 MHz.

Sơ đồ khối logic (Hình 3.2) trình bày bốn phần chính của 8279: bàn phím, quét, hiển thị và giao tiếp với vi xử lý.

❖ **Chức năng của các phần này được diễn tả như sau:**

- Phần bàn phím:
- Phần này có 8 đường (RLO – RL7) có thể nối với 8 cột của bàn phím cộng thêm với hai đường thêm vào: SHIFT và CNTL/STB. Trạng thái của phím SHIFT và phím CONTROL có thể được lưu trữ theo sự đóng phím.
- Khung mã dữ liệu của phím bị ấn như sau:

CNTL	SHIFT	SCAN	RETURN
------	-------	------	--------

Các phím tự động được giải nẩy, bàn phím có thể hoạt động ở hai Mode: Khóa ngoài hai phím (two – key ockout) hoặc xoay vòng N phím (N – key rollover).

Mode khóa ngoài hai phím: nếu hai phím được ấn hầu như đồng thời thì chỉ có các phím đầu tiên được xác nhận.

Mode xoay vòng N phím, các phím đồng thời được xác nhận và mã của chúng được lưu trữ vào bộ đệm bên trong, nó cũng có thể được đặt sao cho không có phím nào được xác nhận cho đến khi chỉ còn 1 phím được ấn.

Phần bàn phím chứa bộ nhớ RAM FIFO 8X8. RAM FIFO chứa tám thanh ghi có thể lưu trữ tám sự ghi nhận của bàn phím, mỗi nội dung dữ liệu được đọc ra theo thứ tự ghi vào. Logic trạng thái giữ dấu vết có thứ tự của sự ghi nhận phím và cung cấp một tín hiệu yêu cầu ngắt là IRQ khi FIFO không rỗng (Empty).

❖ **Phần quét:**

Phần quét có một bộ đếm quét và 4 đường quét (SLO – SL3). Bốn đường này có thể được giải mã nhờ sử dụng bộ giải mã 4 sang 16 đường để tạo ra 16 đường quét. Các đường quét này có thể được nối đến các hàng của một bàn phím dạng ma trận và các mạch lái số của một hiển thị đa hợp.

❖ **Phần hiển thị:**

Phần hiển thị có tám đường được chia thành hai nhóm: A0 – A3 và B0 – B3. Các đường này có thể sử dụng hoặc như một nhóm tám đường hoặc hai nhóm bốn đường, trong sự liên hệ với các đường quét cho một hiển thị đa hợp. Hiển thị có thể được nhấp nháy nhờ vào chân $\overline{BD}$. Phần này chứa RAM hiển thị 16 X 8. Vi xử lý có thể ghi vào hoặc đọc dữ liệu từ các thanh ghi này.

❖ **Phần giao tiếp vi xử lý:**

Phần này bao gồm 8 đường dữ liệu hai chiều (DB0 – DB7), một đường yêu cầu ngắt (IRQ) và 6 đường giao tiếp luôn cả đường địa chỉ của bộ đệm.

Khi AO ở mức cao, các tín hiệu được hiểu như là các từ điều khiển và trạng thái, khi AO ở mức thấp các tín hiệu được hiểu như là dữ liệu.

Tín hiệu IRQ được sử dụng để ngắt vi xử lý nhằm chỉ thị tính khả dụng của dữ liệu, khi IRQ lên mức cao thì việc ghi nhận dữ liệu vào FIFO

3.2.LẬP TRÌNH CHO 8279:

Cấu trúc phần mềm của 8279:

IC 8279 có một đường địa chỉ là Ao có chức năng chọn lựa như sau:

Ao = 0: 8279 xem dữ liệu từ vi xử lý gửi đến là dữ liệu để hiển thị.

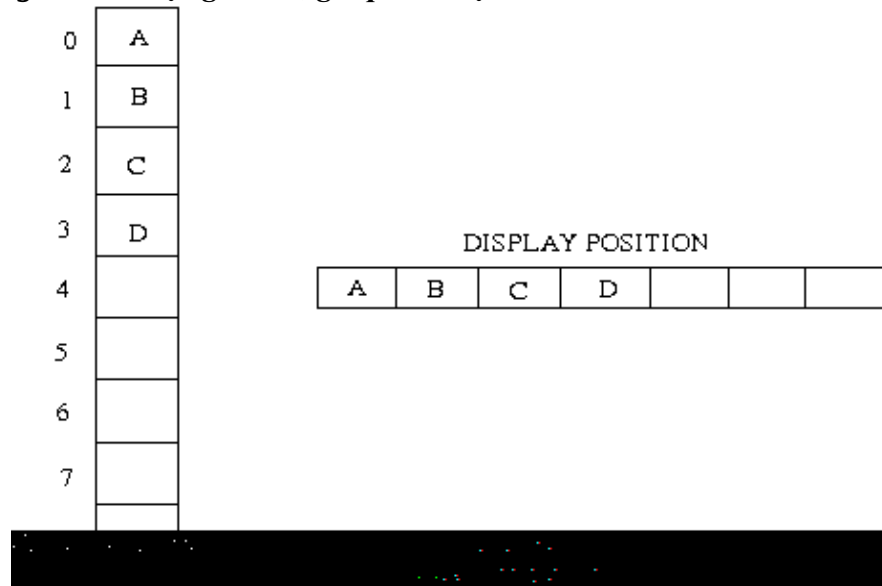
Ao = 1: 8279 xem dữ liệu từ vi xử lý gửi đến là dữ liệu của lệnh điều khiển 8279.

3.2.1.CÁC LỆNH ĐIỀU KHIỂN CỦA 8279:

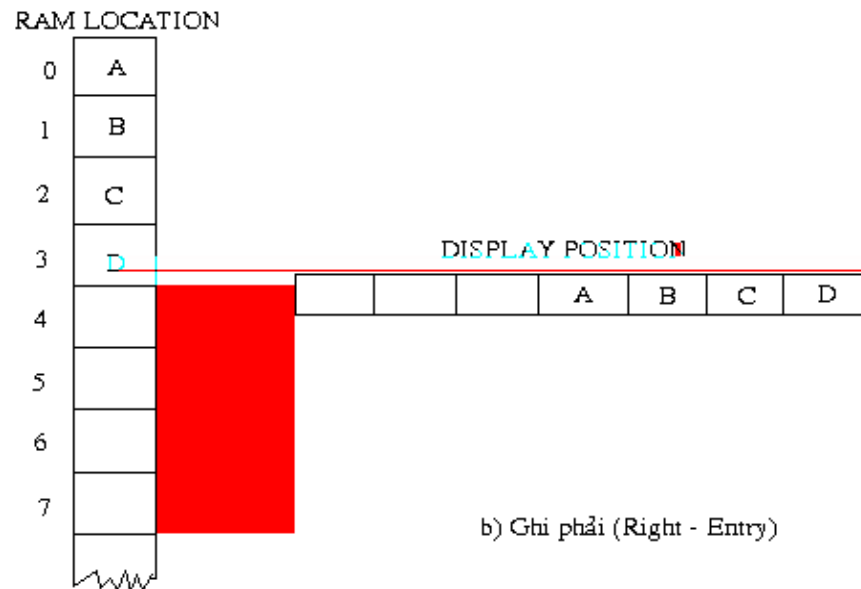
	MSB				LSB			
MÃ	0	0	0	D	D	K	K	K

- Đặt Mode hiển thị/ bàn phím.
- Trong đó:
- DD: là Mode hiển thị
- KKK: là Mode bàn phím
- DD
- 00 - Hiển thị 8 ký tự, 8 bit – Ghi trái (Left Entry)
- 01 - Hiển thị 16 ký tự, 8 bit – Ghi trái (Left Entry)
- 10 - Hiển thị 8 ký tự, 8 bit – Ghi phải (Right – Entry)
- Hiển thị 16 ký tự, 8 bit – Ghi phải (Right – Entry)

❖ Ý nghĩa của việc ghi trái, ghi phải được diễn tả ở hình 3.3



Hình 3.3: Mối liên hệ giữa Ram 8279 và vị trí hiển thị.



KKK

000 Bàn quét phím có lập mã – Khóa ngoài 2 phím

001 Bàn quét có giải mã – Khóa ngoài 2 phím

010 Bàn quét phím có lập mã – Khóa vòng N phím

011 Bàn quét có giải mã – Khóa vòng N phím

100 Ma trận cảm biến, quét có lập mã

101 Ma trận cảm biến, quét có giải mã

110 Ngõ vào Strob, quét hiển thị có lập mã

110 Ngõ vào Strob, quét hiển thị có giải mã

Khi quét phím có giải mã được đặt trong Mode bàn phím, hiển thị sẽ giảm xuống 4 ký tự, không phụ thuộc vào việc đặt Mode hiển thị.

Ở Mode có lập mã, các ngõ ra SL (Scan Lines) tác động mức cao và theo sau là mẫu bit nhị phân từ 0 đến 7 hoặc từ 0 đến 15 tùy theo hiển thị 8 hoặc 16 ký tự được chọn.

Ở Mode giải mã, các ngõ ra (Scan Lines) tác động mức thấp và ở một trong 4 ngõ ra ở mức thấp tại một thời điểm bất kỳ được cho. Các ngõ ra giải mã lặp lại mẫu: 1110, 1101, 1011, 0111.

Ở Mode Strob, một xung tác động mức cao ở chân CN/ST sẽ Strob dữ liệu từ các chân SL vào FIFO bên trong nơi mà chúng được duy trì cho vi xử lý.

3.2.2.LẬP TRÌNH XUNG ĐỒNG HỒ:



Các tín hiệu định thời và đa hợp cho 8279 được phát ra bởi một bộ định thời đặt trước (Prescaler) bên trong. Bộ chia đặt trước chia xung đồng hồ bên ngoài cho một số nguyên có thể lập trình các bit PFFFF dùng để xác định số chia nằm trong khoảng từ 2 đến 31. Tần số hoạt động của mạch quét hiển thị và chống dội của 8279 là 100 KHz nếu tần số ngõ vào là 2 MHz thì phải chia cho 20 để được tần số 100 KHz, khi đó các bit PFFFF phải là 10010

ĐỌC FIFO/RAM CẢM BIẾN:

Mã	0	1	0	AI	X	A	A	A
----	---	---	---	----	---	---	---	---

X: không quan tâm

Từ điều khiển này chọn địa chỉ của mã phím cần đọc trong RAM FIFO/RAM cảm biến.

Ở Mode bàn phím, cờ tăng tự động AI (Automatic Increament) và các bit địa chỉ RAM (AAA) không còn khả dụng, 8279 sẽ tự động lái tuyến dữ liệu cho mỗi lần đọc tiếp theo ($A_0 = 0$) theo đúng trình tự ban đầu dữ liệu được nhập vào FIFO. Tất cả những lần đọc tiếp theo sẽ đến từ FIFO cho đến khi một lệnh khác được tạo ra.

Mode ma trận cảm biến, các bit địa chỉ RAM (AAA) được chọn một trong 8 hàng của RAM cảm biến. Nếu cờ AI được đặt ($AI = 1$) mỗi lần đọc kế tiếp sẽ đến từ hàng tiếp theo của RAM cảm biến.

ĐỌC RAM HIỂN THỊ:

Mã	0	1	1	AI	A	A	A	A
----	---	---	---	----	---	---	---	---

Từ điều khiển này chọn địa chỉ của byte dữ liệu cần đọc trong RAM hiển thị. Các bit AAAA được chọn một trong 16 hàng của RAM hiển thị, nếu cờ AI được đặt lại ($AI = 1$) địa chỉ hàng này sẽ được tăng tự động sau mỗi lần đọc hoặc ghi tiếp theo. Vì cùng một bộ đếm hoặc ghi. Từ lệnh này đặt địa chỉ đọc hoặc ghi kế tiếp và cảm biến nhận Mode tự động tăng cho cả hai hoạt động đọc/ghi.

GHI VÀO RAM HIỂN THỊ:



Từ điều khiển này chọn địa chỉ trong RAM hiển thị nơi cần ghi dữ liệu vào. sau đó từ lệnh $AO = 1$ tất cả những lần ghi kế tiếp vào $AO = 0$ sẽ ở trong RAM hiển thị. Các chức năng định địa chỉ và tăng tự động giống như đọc RAM hiển thị. Tuy nhiên từ lệnh này không ảnh hưởng đến nguồn của những lần đọc dữ liệu kế tiếp. Vì xử lý sẽ đọc dữ liệu bất kỳ RAM nào. (Hiển thị/FIFO/Cảm biến) được nêu rõ sau cùng. Lẽ ra RAM hiển thị được nêu rõ sau cùng, việc ghi vào RAM hiển thị, tuy nhiên sẽ làm thay đổi vị trí đọc tiếp theo.

NHẬP NHÁY/CÁM GHI VÀO HIỂN THỊ:

Mã	1	0	1	X	IW	IW	PI	PI
----	---	---	---	---	----	----	----	----

Các bit IW có thể được sử dụng che nửa byte A và nửa byte B. Trong những ứng dụng đòi hỏi các cổng hiển thị 4 bit tách biệt bằng cách đặt cờ IW ($IW = 1$) đối với một trong các cổng, cổng sẽ được đánh dấu sao cho việc ghi vào RAM hiển thị từ CPU không ảnh hưởng đến cổng đó. Nếu mỗi nửa của byte được nhập vào bộ giải mã BCD, CPU có thể ghi vào một số RAM hiển thị mà không ảnh hưởng đến số khác đang hiển thị. Bit B_0 tương ứng với bit D_0 trên tuyến dữ liệu của CPU và bit A_3 tương ứng với bit D_7 .

Nếu người sử dụng muốn nhập nhảy hiển thị, các cờ BL có khả dụng đối với mỗi nửa byte. Lệnh xóa sau cùng được phát ra xác định mã sử dụng như

một “nhấp nháy” tất cả bằng 0 sau sự đặt lại. Chú ý cả hai cờ BL phải được đặt nhấp nháy một lần hiển thị kết hợp với một cổng đơn 8 bit.

XÓA:

Mã	1	1	0	C_D	C_D	C_D	C_F	C_A
----	---	---	---	-------	-------	-------	-------	-------

Các bit C_D được có sẵn trong từ lệnh này để xóa tất cả các hàng của RAM hiển thị theo một mã có thể chọn lựa như sau:

C_D	C_D	C_D
0	X	Tất cả bằng 0 (X: không quan tâm)
1	0	AB = 29H (0 0 1 0 0 0 0 0)
1	1	Tất cả bằng 1
		Cho phép xóa hiển thị khi bằng 1

Trong suốt thời gian RAM hiển thị đang bị xóa (~ 160μS) nó không thể được ghi vào. Bit có trong số lớn nhất (MSB) của từ trạng thái được đặt trong suốt thời gian này. Khi RAM hiển thị trở nên khả dụng trở lại, các bit này tự động đặt lại.

Nếu $C_F = 1$, trạng thái FIFO bị xóa và các ngõ ra ngắt được đặt lại và con trỏ RAM cảm biến được đặt lại tại hàng 0, C_A bit xóa tất cả, có sự ảnh hưởng của C_D và C_F . Nó sử dụng C_D xóa mã trên RAM hiển thị và xóa trạng thái FIFO. Hơn thế nữa nó còn đồng bộ lại bộ định thời bên trong.

ĐẶT LẠI MODE BÁO LỖI/NGẮT Ở CUỐI:

Mã	1	1	1	E	X	X	X	X
----	---	---	---	---	---	---	---	---

Đối với Mode Ma trận cảm biến từ lệnh này hạ đường IRQ xuống thấp và cho phép ghi vào RAM khi đường IRQ nâng lên phát hiện một sự thay đổi trong một giá trị cảm biến. Điều này cũng sẽ cấm ghi vào RAM cho đến khi được đặt lại. Đối với Mode xoay vòng N phím, nếu bit E được đặt bằng 1, 8279 sẽ hoạt động ở Mode báo lỗi.

❖ KHỞI TẠO 8279:

- Khi khởi tạo 8279 thứ tự các từ điều khiển sau đây là cần thiết:
- Đặt Mode hiển thị/bàn phím.
- Lập trình xung đồng hồ.
- Xóa RAM hiển thị hoặc FIFO hoặc cả hai. Các từ điều khiển còn lại có thể gọi ra thành ghi điều khiển trong lúc cần thiết hoặc đồng thời.

❖ Việc đọc mã của phím có thể được thực hiện bằng một trong hai cách:

- Dừng ngắt (Interrupt) hoặc kỹ thuật hỏi vòng (Polling). Khi một phím được ấn xuống, chân IRQ của 8279 sẽ tạo ra một mức logic cao, nếu dùng ngắt, chân này phải được nối đến chân ngắt của 8085 hay CPU, chương trình phục vụ ngắt sẽ đọc mã phím ấn.

- Nếu dùng kỹ thuật hỏi vòng, phải kiểm tra trạng thái FIFO trước khi muốn đọc FIFO để lấy mã phím ấn.
- ❖ Trong đề tài này, để thực hiện việc quét bàn phím đã sử dụng kỹ thuật hỏi vòng (Polling).

4.GIỚI THIỆU IC ĐỊNH THỜI GIAN/MẠCH ĐẾM THỜI GIAN 8253:

4.1GIỚI THIỆU CHUNG:

Mạch định thời gian lập trình được 8253 A là một mạch phụ rất quan trọng trong các hệ xử lý của Intel. Nó có thể đáp ứng một số yêu cầu ứng dụng khác nhau trong hệ vi xử lý như: đếm thời gian, đếm sự kiện, chia tần số, tạo ra dãy xung.

8253 là một thiết bị có 24 chân, dạng DIP đòi hỏi nguồn đơn +5V. Nó phát ra những trì hoãn thời gian chính xác và có thể ứng dụng như là đồng hồ thời gian thực (real time clock) bộ đếm sự kiện (event counter) mạch dao động đơn ổn, máy phát sóng vuông (Square Wave generator) và máy phát dạng sóng phức tạp (Complex Wave form generator).

8253 chứa 3 bộ đếm 16 bit có thể hoạt động độc lập ở bất kỳ một trong 6 Mode. Để kích hoạt một bộ đếm, từ điều khiển và một số đếm 16 bit được nạp vào thanh ghi của nó, bộ đếm bắt đầu suy giảm cho đến khi số đếm bằng 0, khi đó nó phát ra một xung, xung này có thể dùng để mất vi xử lý. Mỗi bộ đếm có thể đếm ở dạng nhị phân hoặc dạng BCD. Ngoài ra một số đếm có thể được đọc bởi vi xử lý trong khi bộ đếm đang giảm.

4.2.CẤU TRÚC 8253:

Hình 4.1 trình bày sơ đồ khối của 8253.

Nó chứa 3 bộ đếm (0,1 và 2), một bộ đếm tuyến dữ liệu, logic điều khiển đọc/ghi và một thanh ghi điều khiển.

Xung đồng bộ CLK và cổng kích GATE và một tín hiệu ra OUT.

Bộ đếm tuyến dữ liệu:

Đây là một bộ đếm hai chiều, 8 bit, 3 trạng thái được kết nối đến tuyến dữ liệu của vi xử lý.

Logic điều khiển:

Phần logic điều khiển có 5 tín hiệu: $\overline{RD}$, $\overline{WR}$, $\overline{CS}$ và các đường địa chỉ A_0 và A_1 được nối đến các đường địa chỉ A_0 và A_1 của vi xử lý một cách tương ứng, $\overline{CS}$ được nối đến một chân của bộ giải mã địa chỉ.

Thanh ghi điều khiển và các bộ đếm được tùy chọn theo các tín hiệu A_0 và A_1 như trình bày dưới đây.

A_1	A_0	Chọn lựa
0	0	Bộ đếm 0
0	1	Bộ đếm 1
1	0	Bộ đếm 2
1	1	Thanh ghi điều khiển



Hình 4.2.Sơ đồ nguyên lý mạch tạo xung Clock

❖ Thanh ghi từ điều khiển:

Thanh ghi này được xâm nhập khi các đường A_0 và A_1 ở logic 1. Nó được sử dụng để ghi một từ lệnh, từ này nêu rõ bộ đếm nào sẽ được dùng, Mode của nó và một hoạt động đọc hoặc ghi. Tuy nhiên thanh ghi từ điều khiển không khả dụng đối với hoạt động đọc.

❖ Các Mode hoạt động

8253 có hoạt động ở 6 Mode khác nhau. Cổng GATE của một bộ đếm được sử dụng hoặc để cấm hoặc để cho phép hoạt động.

Mode 0: Tạo yêu cầu ngắt khi đếm xong (Terminal Count, TC)

Từ điều khiển là $CW = 10H$, Mode này chỉ đọc/ghi LSB và chế độ đếm hệ 16 cho bộ đếm 0. Khi nạp $LSB = N$ thì sau $N + 1$ xung đồng hồ ta có $OUT = 1$, bộ đếm sau khi đạt $0000H$ thì sẽ tiếp tục lùi từ $FFFFH$ nếu như nó không được nạp thêm giá trị mới.

Mode 1: Đa hài đợi với thời gian lập trình được.

Từ điều khiển là $CW = 12H$, chỉ đọc/ghi LSB và chế độ đếm theo hệ 16 cho bộ đếm 0. Khi nạp $LSB = N$ và $GATE = 1$ thì $OUT = 0$ trong N xung đồng hồ. Bộ đếm sau đạt $0000H$ thì sẽ tiếp tục lùi từ $FFFFH$ nếu như nó không được nạp giá trị đếm mới và khi có xung $GATE = 1$ nó lại tạo ra xung $OUT = 0$ kéo dài N xung đồng hồ.

Mode 2: Tạo ra xung có tần số FIN/N .

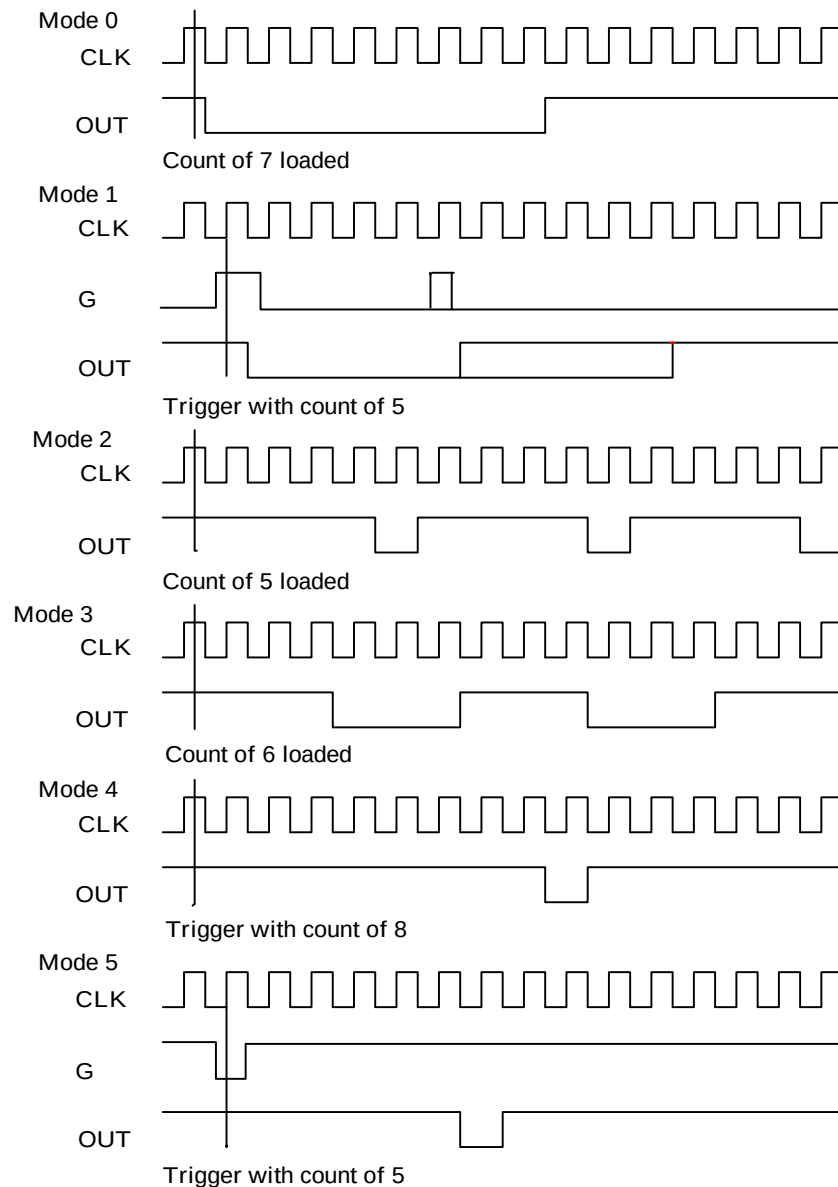
Từ điều khiển, $CW = 14H$, chỉ đọc/ghi LSB và chế độ đếm theo hệ 16 cho bộ đếm 0.

Nạp $LSB = N$ vào bộ đếm thì sau N xung đồng hồ, ta có ở đầu ra $OUT = 0$ trong thời gian một xung đồng hồ.

Mode 3: Tạo ra xung cho phép bằng chương trình từ điều khiển $CW = 18H$, chỉ đọc/ghi LSB và chế độ đếm theo hệ 16 cho bộ đếm 0. Nạp số đếm N thì sau $N + 1$ xung đồng hồ ta sẽ có được xung cho phép tích cực thấp kéo dài một xung đồng hồ.

Mode 4: Tạo ra xung cho phép bằng xung điều khiển GATE.

Từ điều khiển $CW = 1AH$, chỉ đọc/ghi LSB và chế độ đếm theo hệ 16 cho bộ đếm 0. Nạp số đếm là N và kích phát bộ đếm bằng xung $GATE = 1$ thì sau $N + 1$ xung đồng hồ sẽ có được xung cho phép tích cực thấp kéo dài một xung đồng hồ.



Hình 4.3. Giải đồ thời gian của các mode của 8255

4.3.LẬP TRÌNH CHO 8253:

Mỗi bộ đếm có thể lập trình riêng biệt bằng cách ghi từ điều khiển trước, theo sau là số đếm ban đầu.

Hình liệt kê các dạng thức thanh ghi điều khiển của vi mạch 8253.

Từ điều khiển cho phép người lập trình chọn lựa bộ đếm, một hoạt động, và dạng của hoạt động (Đọc/Ghi). Từ điều khiển cũng sử dụng để chọn hoặc số đếm nhị phân hoặc số đếm BCD. Mỗi bộ đếm có thể được lập trình với số đếm từ 1 đến FFFFh. Số đếm bằng 0 với (FFFFh + 1), (tức là 65.536) hoặc là 10.000 ở BCD.

Mode 2 và Mode 3 có số đếm nhỏ nhất là 1. Mỗi bộ đếm có một từ điều khiển được sử dụng để chọn cách mà bộ đếm hoạt động.

Nếu 2 byte được lập trình cho bộ đếm thì byte đầu tiên là LSB sẽ làm dừng số đếm và byte thứ hai (MSB) sẽ khởi động bộ đếm với số đếm mới.

Thứ tự của việc lập trình rất quan trọng đối với mỗi bộ đếm, nhưng việc lập trình cho các bộ đếm khác nhau có thể được xen kẽ với nhau.

8253 có thể được lập trình để cung cấp các ngõ ra khác nhau thông qua hoạt động đọc/ghi để kiểm tra một số đếm trong khi đếm thông qua hoạt động đọc.

4.3.1.HOẠT ĐỘNG GHI:

Để khởi tạo bộ đếm, cần thiết phải theo các bước sau:

- Ghi một từ điều khiển vào thanh ghi điều khiển,
- Nạp byte thấp của số đếm vào thanh ghi điều khiển.
- Nạp byte cao của số đếm vào thanh ghi điều khiển.
- Nếu chỉ nạp LSB hoặc MSB, 8253 sẽ tự động hiệu byte không dùng có giá trị 00h. Muốn khởi tạo đồng thời nhiều bộ đếm. Chẳng hạn hai bộ đếm có thể theo một trong hai phương pháp sau đây:

❖ Phương pháp 1:

- LẬP TRÌNH TỪ ĐIỀU KHIỂN 1; Khởi tạo bộ đếm 1.
- LẬP TRÌNH TỪ ĐIỀU KHIỂN 2; Khởi tạo bộ đếm 2.
- LẬP TRÌNH LSB1 ; Dừng bộ đếm 1 và lập trình LSB1.
- LẬP TRÌNH LSB2 ; Dừng bộ đếm 2 và lập trình LSB2.
- LẬP TRÌNH MSB1; Lập trình MSB1 và khởi động bộ đếm 1.
- LẬP TRÌNH MSB2; Lập trình MSB2 và khởi động bộ đếm 2.

❖ Phương pháp 2:

- LẬP TRÌNH TỪ ĐIỀU KHIỂN 1; Khởi tạo bộ đếm 1.
- LẬP TRÌNH LSB1 ; Dừng bộ đếm 1 và lập trình LSB1.
- LẬP TRÌNH MSB1; Lập trình MSB1 và khởi động bộ đếm 1.
- LẬP TRÌNH TỪ ĐIỀU KHIỂN 2; Khởi tạo bộ đếm 2.
- LẬP TRÌNH LSB2 ; Dừng bộ đếm 2 và lập trình LSB2.
- LẬP TRÌNH MSB2; Lập trình MSB2 và khởi động bộ đếm 2.

4.3.2.HOẠT ĐỘNG ĐỌC:

Trong một số ứng dụng, đặc biệt là trong các bộ đếm sự kiện, cần thiết phải đọc giá trị của bộ đếm trong khi bộ đếm đang đếm. Điều này có thể được thực hiện bằng hai phương pháp.

$$T_D = N \times \frac{1}{f_{CLK}}$$

Phương pháp thứ nhất liên quan đến việc đọc một số đếm sau khi đã làm dừng bộ đếm cần đọc.

Phương pháp thứ hai liên quan đến việc đọc một số đếm khi số đếm đang thay đổi.

Ở phương pháp thứ nhất việc dừng bộ đếm bằng cách kích hoạt vào cổng gate, hoặc ngõ vào xung đồng hồ (Clock) của bộ đếm được chọn và hoạt động I/O được thực hiện bởi vi xử lý.

- Hoạt động I/O thứ nhất là đọc byte thấp.
- Hoạt động I/O thứ hai là đọc byte cao.

Ở phương pháp thứ hai, một từ điều khiển tương ứng được ghi vào thanh ghi điều khiển để chốt lại số đếm tại mạch chốt ngõ ra, và hoạt động I/O thực hiện bởi vi xử lý.

Tần số xung đồng hồ và thời gian trì hoãn.

Tần số xung đồng hồ tối đa tại ngõ vào của vi mạch 8253 là 2,6 MHz.

Vi mạch 8254 là 8 MHz

Vi mạch 8254 – 2 là 10 MHz.

Gọi f_{CLK} là tần số xung đồng hồ đưa vào bộ đếm.

N là giá trị số đếm nạp cho bộ đếm đó thì thời gian trì hoãn do đếm là T_D .

$$T_D = N \times \frac{1}{f_{CLK}}$$

4.3.GIAO TIẾP VỚI VI MẠCH 8253 VỚI CÁC NGOẠI VI VÀ CPU:

❖ Trong hệ thống này 8253 có nhiệm vụ:

- Tạo xung ngắt có chu kỳ cho vi xử lý.
- Cung cấp xung đồng hồ cho các nhiệm vụ truyền (Tx) và nhận (Rx) của vi mạch 8251 A để lập trình tốc độ truyền (baud).
- Tạo nên tần số có độ chia thay đổi lập trình được từ đơn vị Hz, KHz, MHz.

Muốn vi mạch 8251 A truyền dữ liệu với máy tính với tốc độ bao nhiêu (75, 110, 300, 600, 900, 1200, 2400, 4800 hay 9600 bit/S). Chỉ cần lập trình cho vi mạch 8253 phát ra xung định thời (tại chân OUT) có tần số tương ứng.

Trong hệ thống này 8253 được sử dụng cả 3 bộ đếm 0, 1 và 2.

Bộ đếm 0 được sử dụng để chia tần số được lấy từ ngõ ra xung CLOCK OUT của vi xử lý 8085 có tần số là 3 MHz.

Ngõ vào CLC của bộ đếm có tần số là 3MHz sau đó được chia để cho ngõ ra OUT 0 là 1MHz.

Bộ đếm 1 được sử dụng để chia tần số 1MHz lấy từ bộ đếm 0 để chia tần số và cho ngõ OUT 1 có tần số có đơn vị là KHz.

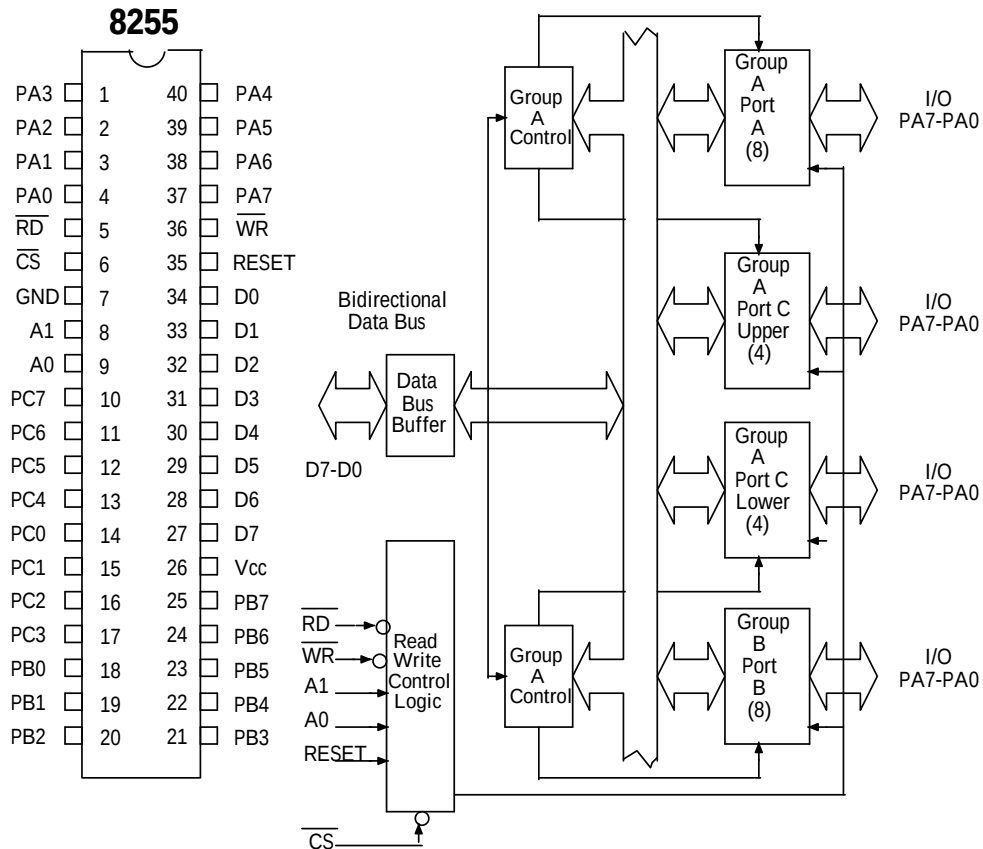
Bộ đếm 2 được sử dụng để tần số ngõ vào là KHz để cho ngõ OUT 2 có tần số có đơn vị là Hz.

Trong hệ thống dùng vi mạch 4017 để chọn đơn vị tần số được chia ở ngõ ra thông qua phím UNIT và 3 đèn LED hiển thị đơn vị tần số Hz, KHz, MHz.

Ngõ ra xung CLOCK cuối cùng sau khi đã được chia sẽ qua công tắc (SW) chuyển mạch để đưa đến các nguồn nhận sau:

- ♦ Đưa đến ngõ vào RST 7.5 để tác động ngắt vi xử lý 8085 khi truyền dữ liệu.
- ♦ Cấp xung Clock cho thiết bị nhận với mức tác động, hoặc tác động lên sườn lên, hoặc tác động sườn xuống của xung Clock nhờ vào SW chuyển mạch.
- ♦ Cấp xung Clock cho vi mạch 8251 để thực hiện đồng bộ việc thu (Rx) hoặc phát (Tx) dữ liệu.

5. GIỚI THIỆU IC NGOẠI VI 8255 A:



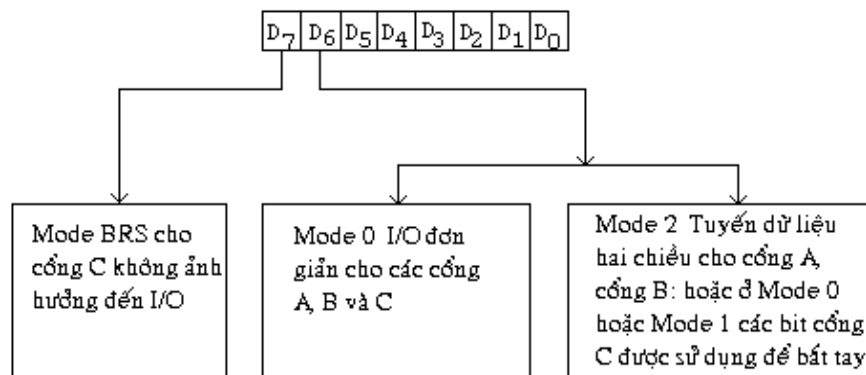
Hình 5.1. Cấu trúc bên trong của IC 8255 A:

5.1 GIỚI THIỆU CHUNG:

IC 8255 A là một thiết bị ngoại vi giao tiếp song song lập trình được, sử dụng rộng rãi do Intel chế tạo. Nó có thể lập trình để truyền dữ liệu bởi các điều kiện khác nhau, từ I/O đơn giản đến I/O có ngắt, IC 8255 khá linh hoạt, đa năng và tinh tế (Khi có nhiều cổng I/O đòi hỏi). Nó là một thiết bị phổ dụng có thể sử dụng tương thích với hầu hết các bộ vi xử lý.

8255 có 40 chân dạng DIP, về cơ bản được phân nhóm thành hai cổng (Port) song song 8 bit: A và B, với 8 bit còn lại của Port C có thể được sử dụng độc lập hoặc theo hai nhóm 2 cổng 8 bit.

Cu (Upper: Cao và CL (Lower: thấp)



Hình 5.2. Trình bày tất cả các chức năng của 8255 A

Được xếp theo hai nhóm một (Mode). Mode đặt/Đặt lại bit (BSR) và Mode I/O.

- Mode BSR được sử dụng để đặt lại các bit trong cổng C.
- Mode I/O được chia thành 3 Mode: Mode 0, Mode 1 và Mode 2.
 - Ở Mode 0, tất cả các cổng có chức năng như nhau đều là các cổng I/O đơn giản.
 - Ở Mode 1 là Mode bắt tay (Hand shake Mode) nhờ đó các cổng A và/hoặc B sử dụng các bit từ cổng C như là tín hiệu bắt tay. Ở Mode bắt tay, hai dạng truyền dữ liệu I/O có thể được thi hành: Kiểm tra trạng thái và ngắt.
 - Ở Mode 2: Cổng A có thể được đặt để truyền dữ liệu hai chiều nhờ sử dụng các tín hiệu bắt tay từ cổng C và cổng B có thể được đặt ở Mode 0 hoặc Mode 1.

Sơ đồ khối hình 6.3 trình bày hai cổng 8 bit (A và B) và hai cổng 4 bit (C_U và C_L), bộ đệm tuyến dữ liệu, logic và điều khiển. Sơ đồ khối này trình bày tất cả các phần tử của một thiết bị lập trình, cổng C thực hiện chức năng tương tự chức năng của thanh ghi trạng thái, ngoài ra còn cung cấp tín hiệu bắt tay.

Logic điều khiển:

Phần điều khiển có 6 đường, chức năng và việc kết nối của chúng như sau:

- ♦ $\overline{RD}$: (Read) đọc, tín hiệu điều khiển này cho phép hoạt động đọc. Khi tín hiệu này ở mức logic thấp, vi xử lý đọc tín hiệu từ cổng I/O được chọn của

8255A.

- ♦ $\overline{WR}$: (Write): Ghi tín hiệu này cho phép hoạt động ghi. Khi tín hiệu này ở mức thấp, vi xử lý ghi vào thanh ghi hoặc cổng I/O đã được chọn.

Đối với hệ thống này, hai chân này được kết nối trực tiếp với chân $\overline{RD}$ và $\overline{WR}$ của vi xử lý.

- ♦ RESET (Reset): Đặt lại: Đây là một tín hiệu tác động ở mức cao, nó xóa thanh ghi điều khiển và đặt lại toàn bộ các cổng ở mode nhập chân này có thể được nối trực tiếp đến chân RESET OUT của vi xử lý.
- ♦ $\overline{CS}$, A_0 , A_1 Đây là tín hiệu chọn thiết bị. $\overline{CS}$ được nối đến một chân giải mã, cụ thể là chân ... của 74LS 138 giải mã.

A_0 và A_1 thường được nối đến các đường địa chỉ A_0 và A_1 của vi xử lý tương ứng.

Trạng thái tổ hợp của $\overline{CS}$, A_0 và A_1 như sau

$\overline{CS}$	A_1	A_0	Trạng thái chọn lựa
0	0	0	Cổng A
0	0	1	Cổng A
0	1	0	Cổng A
0	1	1	Thanh ghi điều khiển
1	x	x	8255A không chọn lựa

5.2.TỪ ĐIỀU KHIỂN

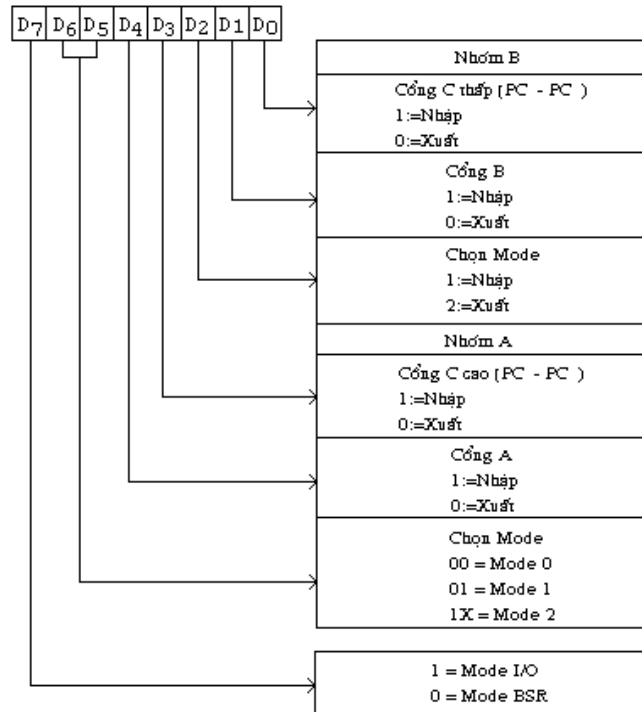
Hình 5.3. Trình bày một thanh ghi gọi là thanh ghi điều khiển (Control Register). Nội dung của thanh ghi này gọi là từ điều khiển (Control Word) nêu

rõ một chức năng I/O cho mỗi cổng. Thanh ghi này có thể xâm nhập để ghi từ điều khiển.

Bit D_7 của thanh ghi điều khiển nêu rõ hoặc chức năng I/O hoặc chức năng đặt / đặt lại bit.

Nếu bit $D_7 = 1$ còn các bit $D_6 - D_5$ quyết định các chức năng I/O ở các Mode khác nhau.

Nếu bit $D_7 = 0$, cổng C hoạt động ở các Mode đặt / đặt lại bit (BSR). Từ điều khiển BSR không ảnh hưởng đến các chức năng của các cổng A và B.



Hình 5.3. Dạng từ điều khiển đối với Mode I/O của IC 8255A.

Để thông tin với các thiết bị ngoại vi, thông qua 8255A cần thực hiện ba bước sau đây.

- Xác định địa chỉ cổng A, B và C của thanh ghi theo Logic chọn chip ($\overline{CS}$) và các đường địa chỉ $A_0 - A_1$.
- Ghi từ điều khiển vào thanh ghi điều khiển.
- Ghi các lệnh I/O để thông tin với các ngoại vi thông qua các cổng A, B và C.

Đối với hệ thống này, chọn 8255A làm việc ở Mode 0 là thích hợp nhất.

❖ **Các đặc điểm I/O ở mức 0 như sau:**

- Các ngõ ra được chốt (Latch).
- Các ngõ vào không được chốt.
- Các cổng không có khả năng bắt tay và khả năng ngắt.

Để cổng A là cổng xuất (8 bit), B và C là hai cổng nhập (16 bit), từ điều khiển gửi vào thanh ghi điều khiển của 8255A có giá trị là 8BH.

TÀI LIỆU THAM KHẢO

1. CHÂU KIM LANG

- Phương pháp nghiên cứu khoa học. Ban Sư Phạm Kỹ Thuật. Trường Đại Học Sư Phạm Kỹ Thuật TP. HCM, 1989.

2. DƯƠNG MINH TRÍ

- Linh kiện quang điện trở. Nhà xuất bản khoa học và kỹ thuật TP. HCM, 1989.

3. NGUYỄN HỮU PHƯƠNG

- Giáo trình Mạch số Tập 2.
Trường Đại Học Tổng Hợp TP. HCM, 1988.

4. NGÔ DIÊN TẬP

- *Lập trình bằng hợp ngữ. Nhà xuất bản khoa học kỹ thuật, Hà Nội, 1988. Trang 31 – 97.*
- *Giáo trình hợp ngữ. Khoa Tin học, Đại học mở bán công TP. HCM, 1995.*

5. LÊ VĂN VIỆT

- Cấu trúc máy tính. Khoa Tin học. Đại Học Bách Khoa TP. HCM, 1988.

6. NGÔ DIÊN TẬP

- Đo lường và điều khiển bằng máy tính. Nhà xuất bản khoa học và kỹ thuật, Hà Nội, 1996.

7. DƯƠNG MINH TRÍ

- Sơ đồ chân linh kiện bán dẫn. Nhà xuất bản khoa học và kỹ thuật TP. HCM, 1994.

8. HỒNG MINH NHẬT và các tác giả

- *Thiết kế và lắp ráp máy vi tính bằng VI XỬ LÝ Z 80. Thiết kế cơ bản, tập 1. Nhà xuất bản giáo dục, 1994. Trang 77 – 190.*

9. TRẦN VĨNH AN

- Tài liệu giảng dạy môn học thiết kế mạch điện tử. Lưu hành nội bộ, Trường Đại Học Sư Phạm Kỹ Thuật TP. HCM, 1997.

10. TRẦN VĂN TRỌNG

- Kỹ thuật vi xử lý 8085 A. Đại Học Sư Phạm Kỹ Thuật TP. HCM, 1995.

11. VÂN THẾ MINH

- Kỹ thuật vi xử lý, Nhà xuất bản giáo dục, 1997.

12. HUỖNH ĐẮC THẮNG

- Cẩm nang thực hành vi mạch tuyến tính TTL/LS CMOS, Nhà xuất bản khoa học và kỹ thuật, Hà Nội, 1994, trang 7 – 130.

13. NGUYỄN MẠNH GIANG

- Kỹ thuật ghép nối máy vi tính, tập 1. Nhà xuất bản giáo dục, 1998.

14. ROBERT J. BARON LEE HIGBIE

- Kiến trúc máy tính. Nguyễn Minh Tuấn (dịch) Khoa công nghệ thông tin. Trường Đại Học Khoa Học Tự Nhiên, 1999.

15. PAUL BATES, P. ENG

- Truyền dữ liệu sử dụng vi mạch LSI. TÔNG VĂN ON (dịch). Đại Học Bách Khoa TP. HCM, 1994.

16. BARRY B. BREY

- The Z80 Microprocessor. Hardware, Software, Programming, Interfacing Prentice – Hall International, 1992, Page 97 – 245.

17.MPF – I

- Experiment Manual (Software/Hardware) Multitech Industrial Crop, 1981, Page 21 – 87.

18.SAVAN. RODEN. CAPPENTER

- Electronic Design, Circuits and Systems the Benjamin/Cummings Publishing Company, Inc, 1991, Page 724 – 828.

15.MICROPROCESSORS and IC families DATA hand book, Intel Corporation, 1993, Page 17 – 97.